

# 从硅往碳化硅器件过渡中 变流器设计的十个常见问题

马国伟<sup>博士</sup>、郝欣<sup>博士</sup>

英飞凌科技

2019 年11月1日

深圳



中国电源学会  
CHINA POWER SUPPLY SOCIETY



# 目录

1 绪论

2 SiC 与 Si 的对比

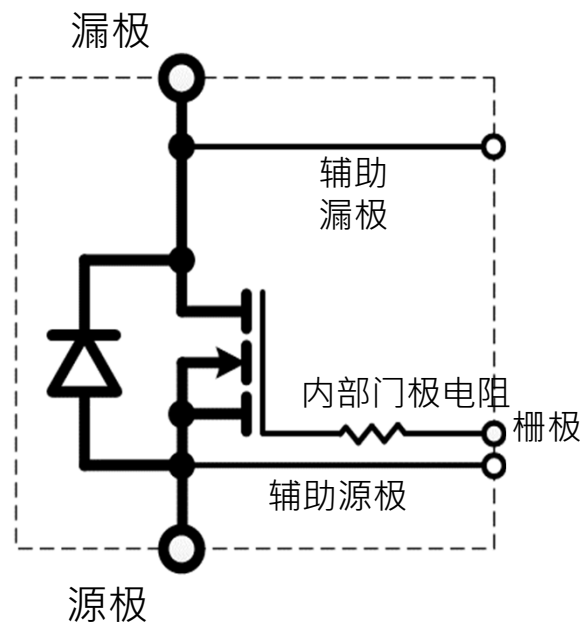
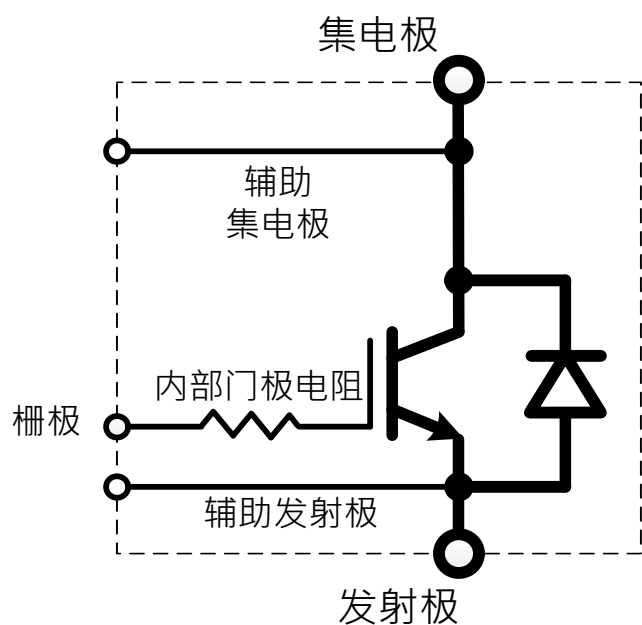
3 SiC十问

# 演示格式 & 专业名词说明

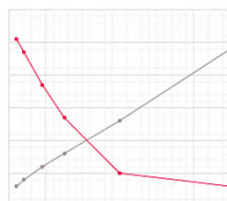
IGBT:  $V_{GE}$  - 门极-发射极电压;  $I_C$  - 集电极电流;  $R_G$  - 栅极电阻

SiC MOSFET:  $V_{GS}$  - 栅-源电压;  $I_D$  - 漏电流

首字母缩略: **ROT** - 第一规则 **BOE** - 粗略计算



分立器件数据



图中数据表示某种趋势而非确切数据

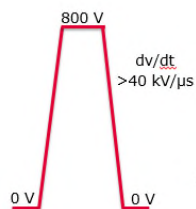
IGBT - 绿色 SiC - 蓝色



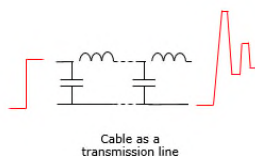
= Infineon SiC MOSFET数据

# 幻灯片序号 & 将幻灯片合二为一

## Fast Switching Edges and High $dv/dt$ are Problematic for Motor Drives



Reflective wave & end turn voltage



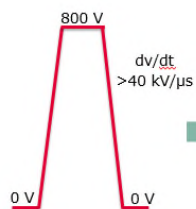
Insulation failure

Q2c. Applications

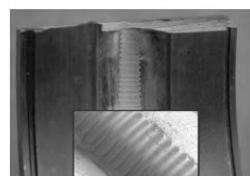
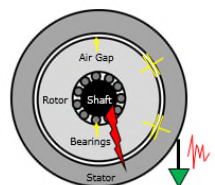
Copyright © Infineon Technologies AG 2019. All rights reserved

327

## Fast Switching Edges and High $dv/dt$ are Problematic for Motor Drives



Rotor charged up due to capacitive coupling with stator & discharges across bearings

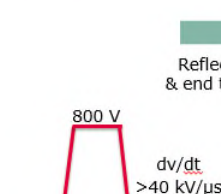


Q2c. Applications

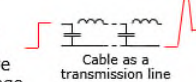
Copyright © Infineon Technologies AG 2019. All rights reserved

326

## Fast Switching Edges and High $dv/dt$ are Problematic for Motor Drives

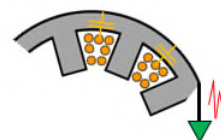


Reflective wave & end turn voltage

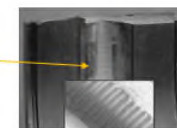
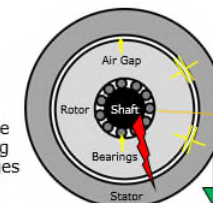


Insulation failure

Capacitive currents to ground in motor and cabling



Rotor charged up due to capacitive coupling with stator & discharges across bearings

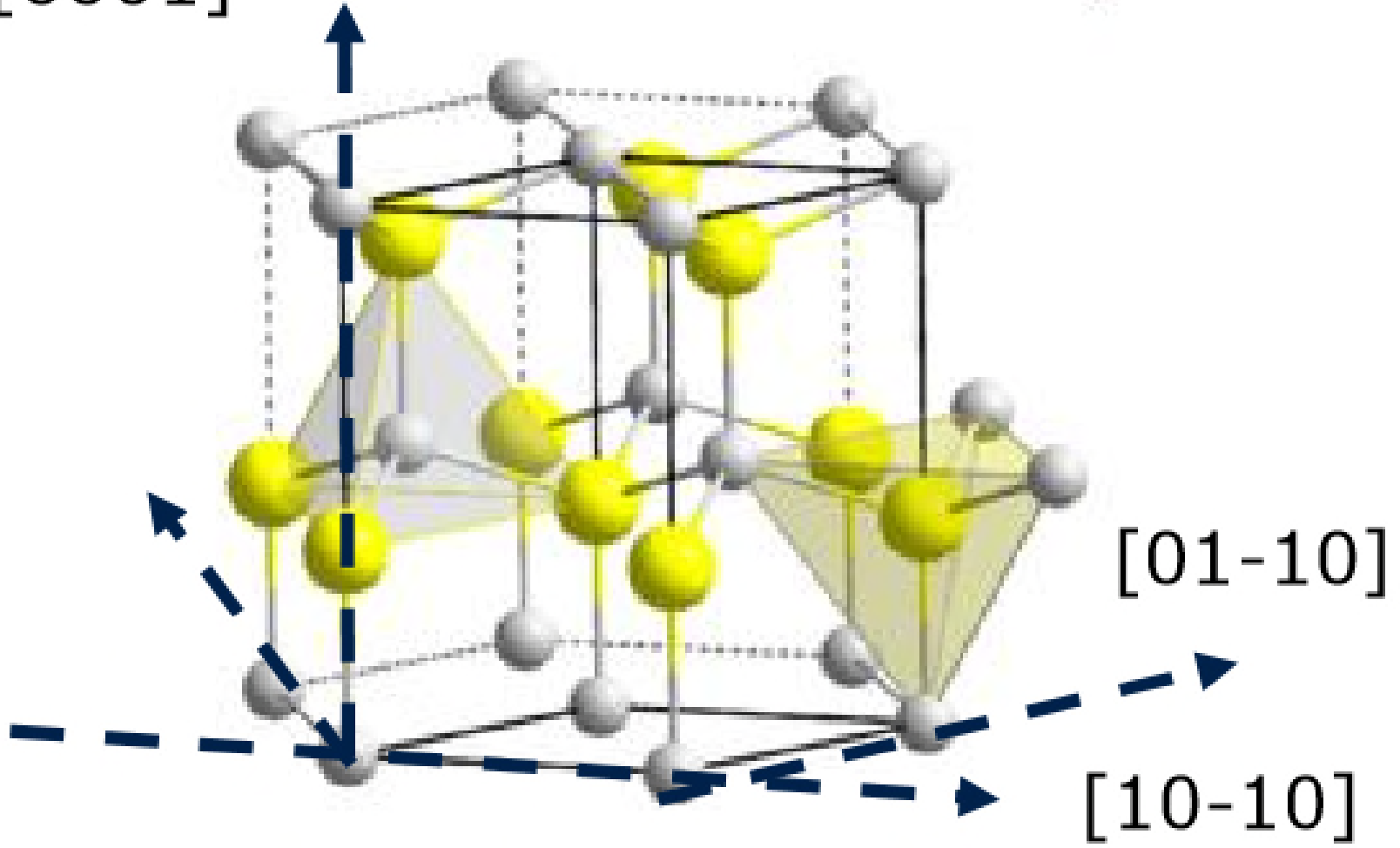


Q2c. Applications

Copyright © Infineon Technologies AG 2019. All rights reserved

325

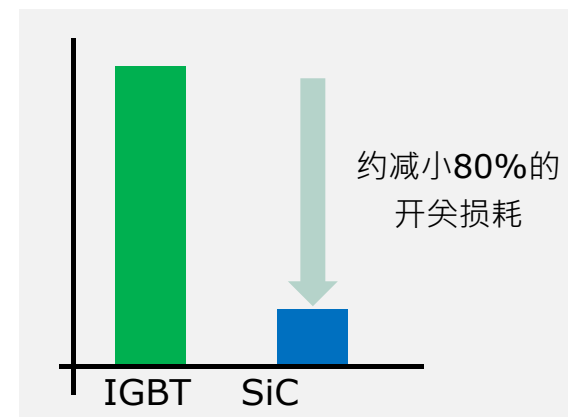
[0001]



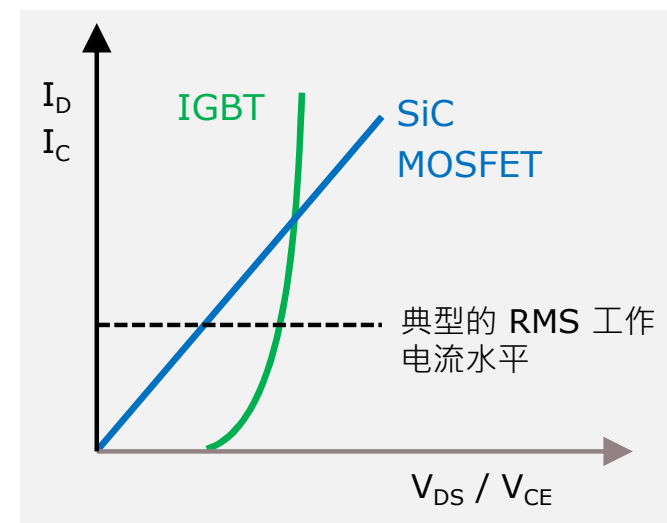
SiC 晶体结构

# SiC MOSFET与 Si IGBT

> 低门极电荷和器件寄生电容，可在快速开关时保持低损耗



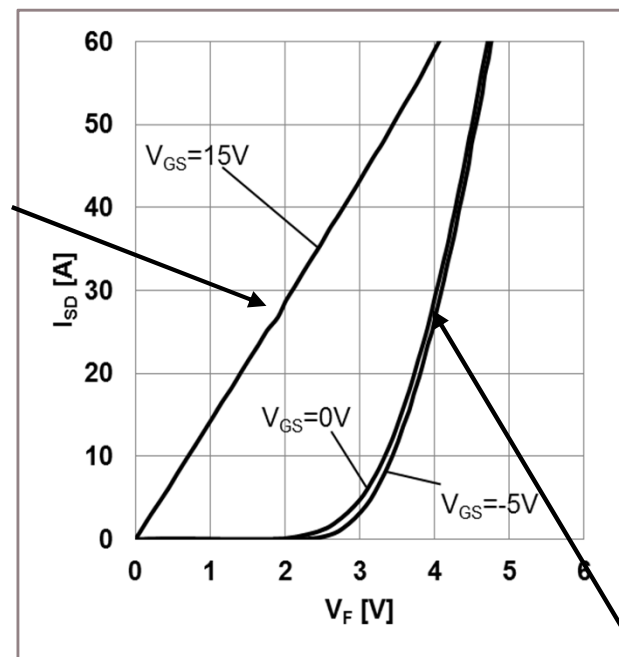
> 无导通阈值电压



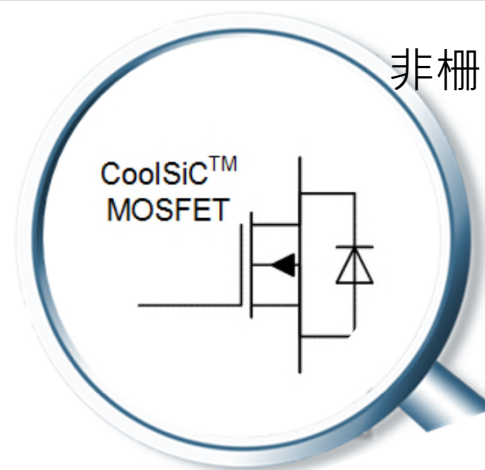
# SiC MOSFET与 Si IGBT

MOSFET栅控  $V_F$

- > 具有低反向恢复电荷的体二极管  $V_F$  曲线



非栅控体二极管  $V_F$



# 关键参数: 40A/45 mΩ 1200 V 器件

参数	IKY40N120CH3	IMZ120R045M1
工艺	场终止沟槽栅 Si IGBT	沟槽栅 SiC MOSFET
最大脉冲电流 $I_C I_D$	160 A	130 A
典型 $V_{GE}$	+15/-5 V	+15/-3 V
短路时间	10 $\mu$ S	<b>3 <math>\mu</math>S</b>
$V_{CE}/V_{DS}$ @ 50 A 25 °C/175 °C	2.2 V/2.6 V	2.25 V/3.75 V
$C_{GE}/C_{GS}$	2.3 nF	<b>2.0 nF</b>
$C_{CE}/C_{DS}$	110 pF	100 pF
$C_{CG}/C_{DG}$	130 pF	13 pF
门极阈值电压@25 °C	5.8 V	4.5 V
栅极充电电荷0-15 V	190 nC	52 nC
导通上升时间@25 °C	59 ns	22 ns
关断下降时间@25 °C	306 ns	27 ns
热阻 $R_{jc}$	0.3 °C/W	0.66 °C/W



四引脚分立封装





# 关键参数: 40A/45 mΩ 1200 V 器件

参数	IKY40N120CH3	IMZ120R045M1
工艺	场终止沟槽栅 Si IGBT	沟槽栅 SiC MOSFET
最大脉冲电流 $I_C I_D$	160 A	130 A
典型 $V_{GE}$	+15/-5 V	+15/-3 V
短路时间	10 $\mu$ S	<b>3 <math>\mu</math>S</b>
$V_{CE}/V_{DS}$ @ 50 A 25 °C/175 °C	2.2 V/2.6 V	2.25 V/ <b>3.75 V</b>
$C_{GE}/C_{GS}$	2.3 nF	2.0 nF
$C_{CE}/C_{DS}$	110 pF	100 pF
$C_{CG}/C_{DG}$	130 pF	13 pF
门极阈值电压@25 °C	5.8 V	4.5 V
栅极充电电荷0-15 V	190 nC	52 nC
导通上升时间@25 °C	59 ns	22 ns
关断下降时间@25 °C	306 ns	27 ns
热阻 $R_{jc}$	0.3 °C/W	0.66 °C/W



四引脚分立封装



# 关键参数: 40A/45 mΩ 1200 V 器件

参数	IKY40N120CH3	IMZ120R045M1
工艺	场终止沟槽栅 Si IGBT	沟槽栅 SiC MOSFET
最大脉冲电流 $I_C I_D$	160 A	130 A
典型 $V_{GE}$	+15/-5 V	+15/-3 V
短路时间	10 $\mu$ S	3 $\mu$ S
$V_{CE}/V_{DS}$ @ 50 A 25 °C/175 °C	2.2 V/2.6 V	2.25 V/3.75 V
$C_{GE}/C_{GS}$	2.3 nF	2.0 nF
$C_{CE}/C_{DS}$	110 pF	100 pF
$C_{CG}/C_{DG}$	130 pF	<b>13 pF</b>
门极阈值电压@25 °C	5.8 V	<b>4.5 V</b>
栅极充电电荷0-15 V	190 nC	<b>52 nC</b>
导通上升时间@25 °C	59 ns	22 ns
关断下降时间@25 °C	306 ns	27 ns
热阻 $R_{jc}$	0.3 °C/W	0.66 °C/W



四引脚分立封装



# 关键参数: 40A/45 mΩ 1200 V 器件

参数	IKY40N120CH3	IMZ120R045M1
工艺	场终止沟槽栅 Si IGBT	沟槽栅 SiC MOSFET
最大脉冲电流 $I_C I_D$	160 A	130 A
典型 $V_{GE}$	+15/-5 V	+15/-3 V
短路时间	10 $\mu$ S	3 $\mu$ S
$V_{CE}/V_{DS}$ @ 50 A 25 °C/175 °C	2.2 V/2.6 V	2.25 V/3.75 V
$C_{GE}/C_{GS}$	2.3 nF	2.0 nF
$C_{CE}/C_{DS}$	110 pF	100 pF
$C_{CG}/C_{DG}$	130 pF	13 pF
门极阈值电压@25 °C	5.8 V	4.5 V
栅极充电电荷0-15 V	190 nC	52 nC
导通上升时间@25 °C	59 ns	<b>22 ns</b>
关断下降时间@25 °C	306 ns	<b>27 ns</b>
热阻 $R_{jc}$	0.3 °C/W	<b>0.66 °C/W</b>

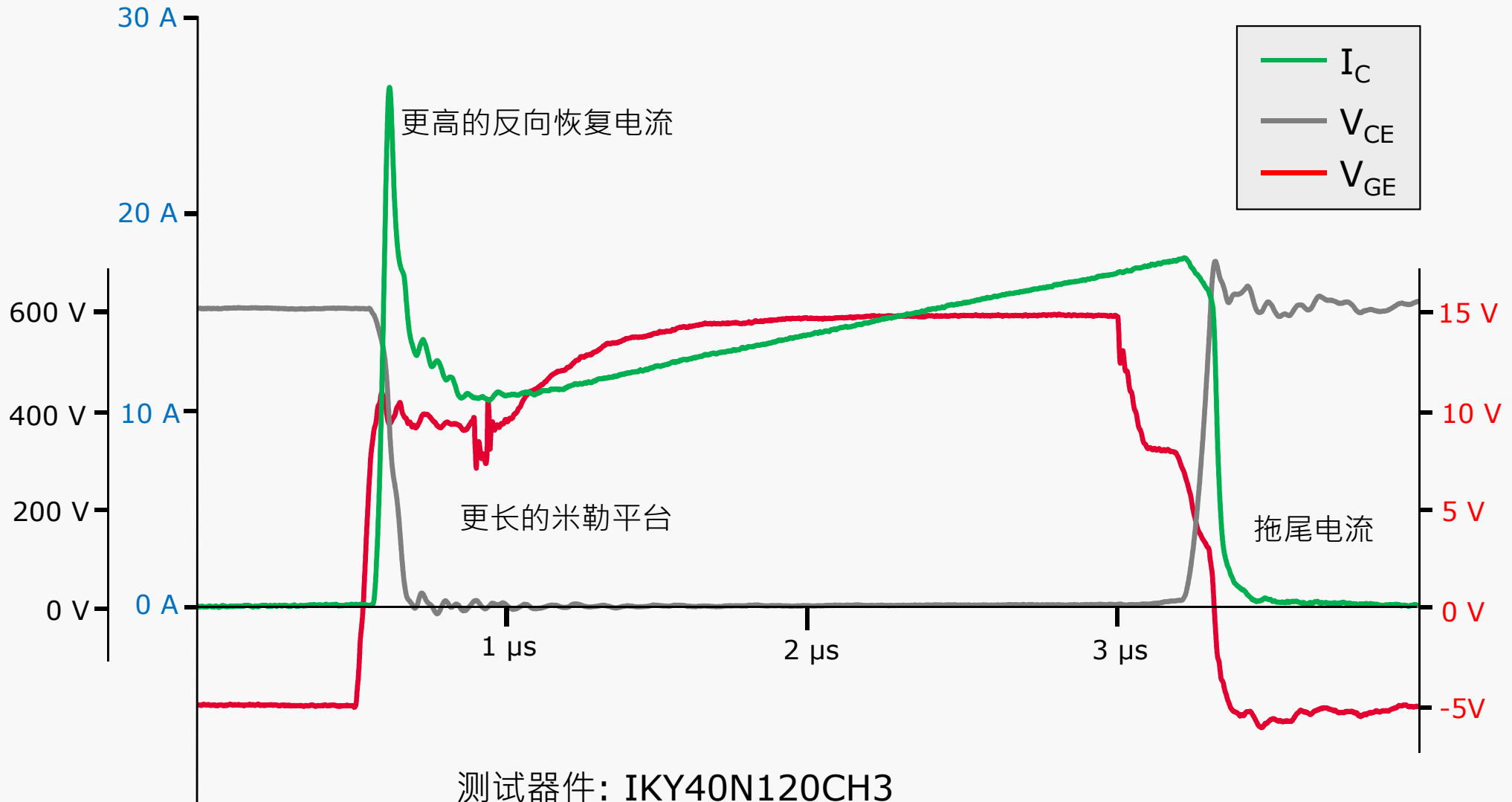


四引脚分立封装

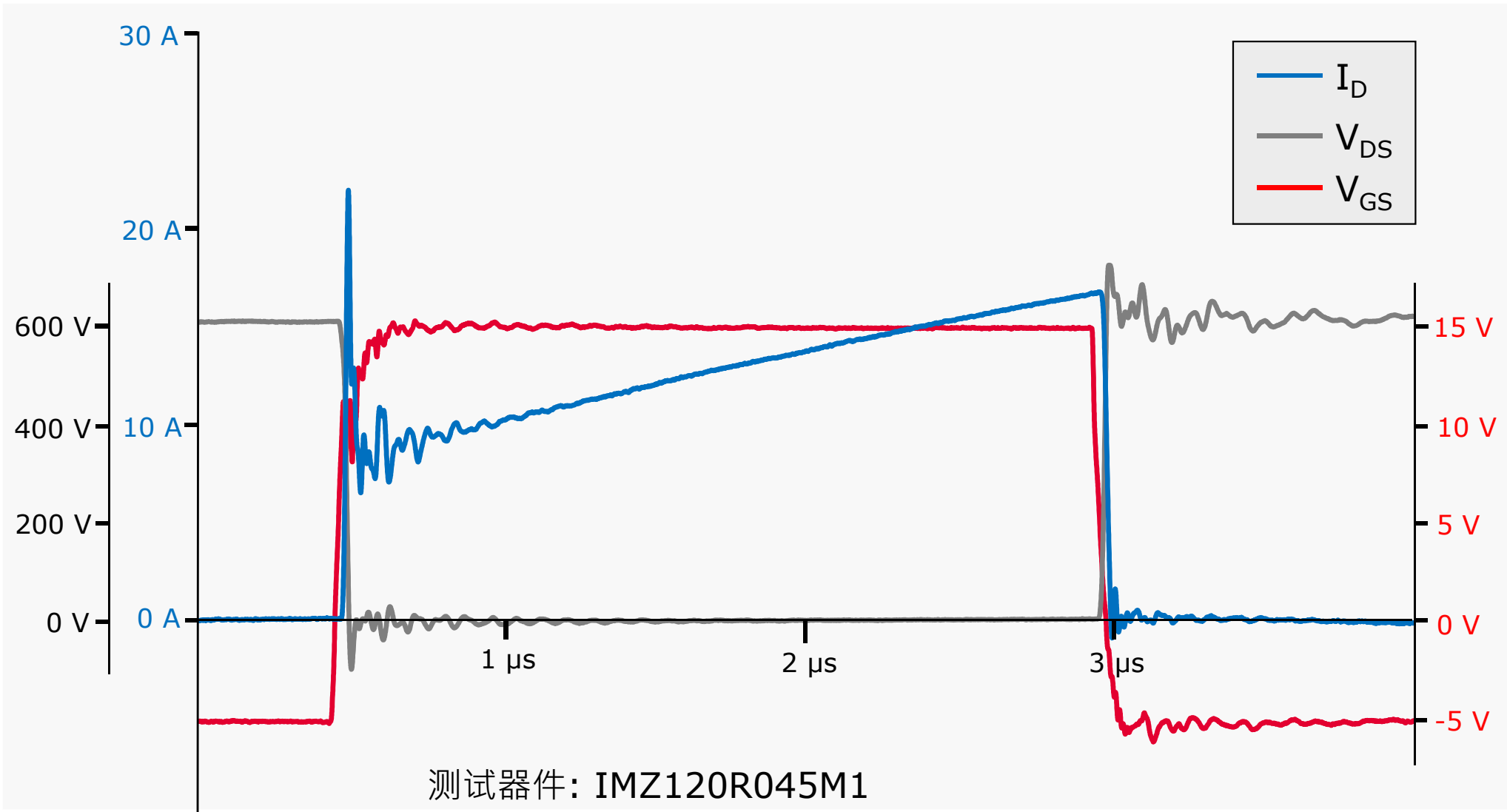


# IGBT开关过程

@ 15 A, 25 °C, 600 VDC



# SiC MOSFET开关过程 @ 15 A, 25 °C, 600 VDC



- 没有阈值电压/拐点压降，因此低负载下通态损耗更低
- 低开关损耗，开关频率可变得更高
- 低或零短路能力的器件设计
- 可以在反向导通时使用同步整流以克服较高的体二极管压降 $V_F$

# 关键十问

- 1 SiC的成本问题？
- 2 甚么是合适的应用？
- 3 如何驱动门极？
- 4 用体二极管 还是同步整流？
- 5 如何降低杂散电感带来的影响？
- 6 如何对短路、过电流和过电压作保护？
- 7 如何计算损耗和结温？
- 8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？
- 9 长期可靠性要注意什么？
- 10 SiC MOSFET器件是否可以并联？

# 第一部分

- 1 SiC的成本问题
- 2 SiC适合哪些应用
- 3 如何驱动门极
- 4 用体二极管 还是同步整流?
- 5 杂散电感带来的问题和解决办法



# 第一部分

- 1 **SiC的成本问题**
- 2 SiC适合哪些应用
- 3 如何驱动门极
- 4 用体二极管 还是同步整流?
- 5 杂散电感带来的问题和解决办法

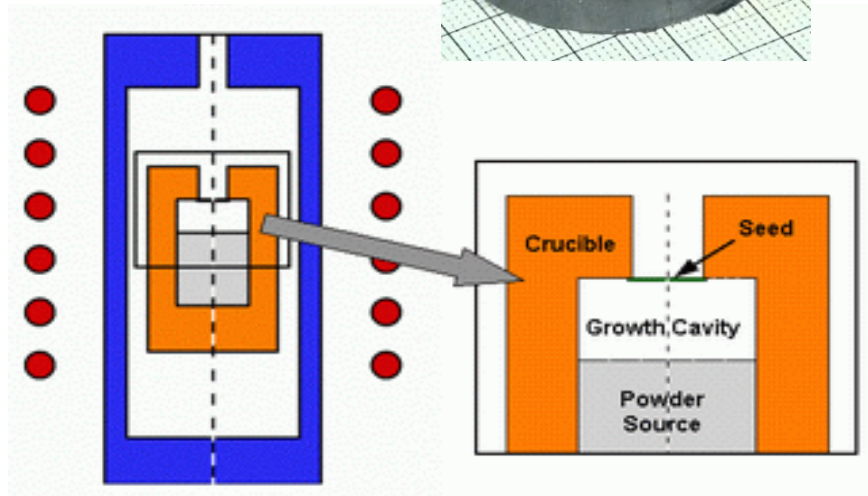
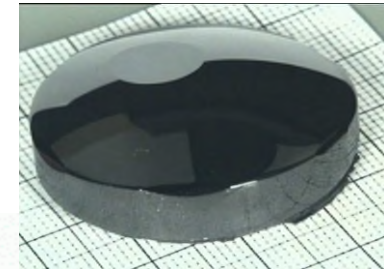
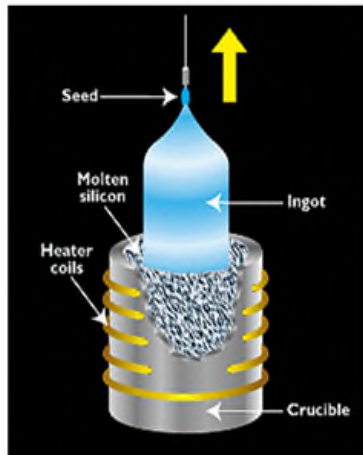
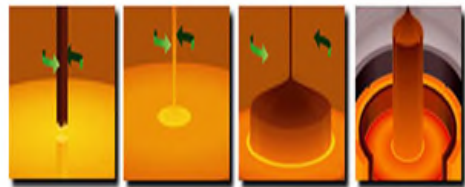
# 我们首先谈一个不能避讳的敏感话题- 成本



# 为什么SiC成本更高?

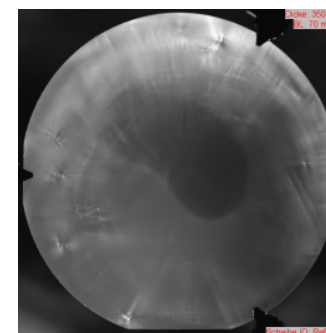
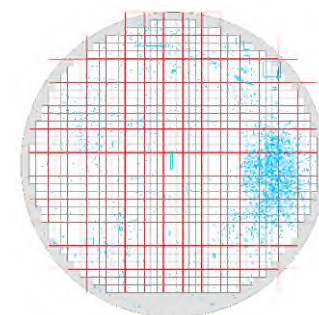
## - 晶体生长

硅 Si	碳化硅 SiC
快速拉伸法@ 1500 °C	慢速生长(<1 mm/h) @ 2100-2500 °C
晶体尺寸长 ( $l/\varnothing \gg 1$ )	晶体尺寸短(5 cm, $l/\varnothing \ll 1$ )
晶体直径不受晶种尺寸限制	晶种 $\varnothing \approx$ 晶体 $\varnothing$
易于切割成晶圆	硬度较高, 加工、抛光难度大



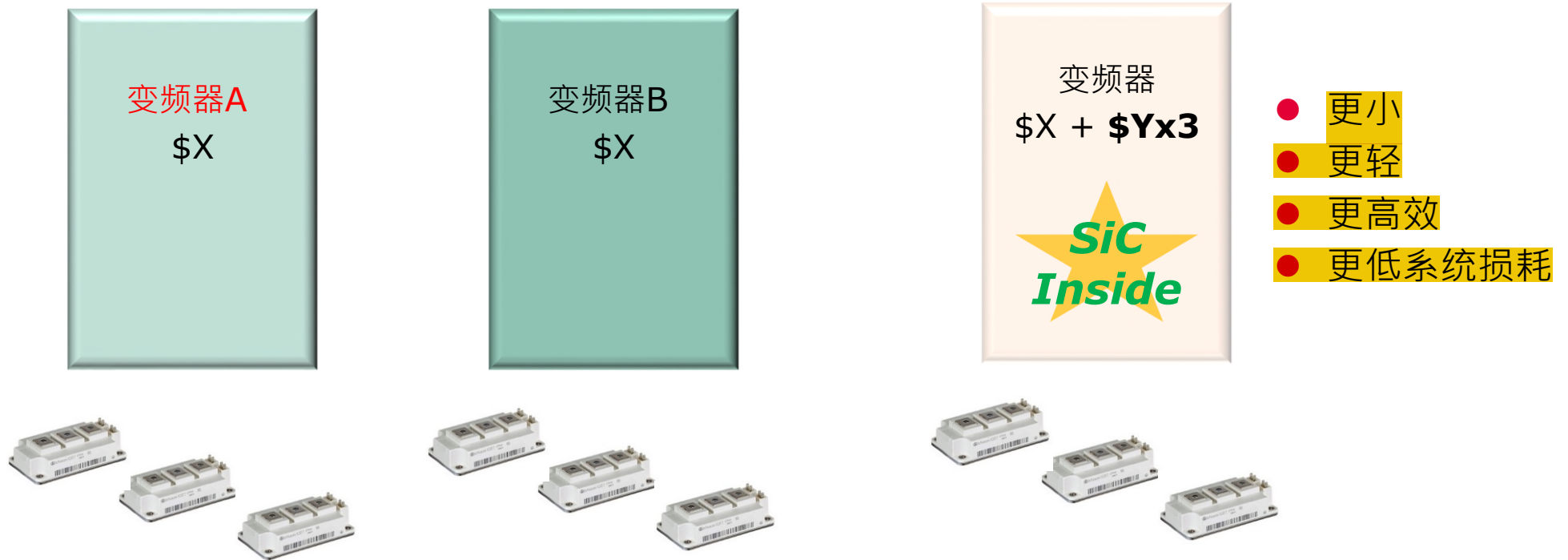
# 为什么SiC成本更高?

- 12英寸与6英寸晶圆，以及更高的缺陷密度



SiC基晶圆缺陷密度大

# 为什么要用SiC?



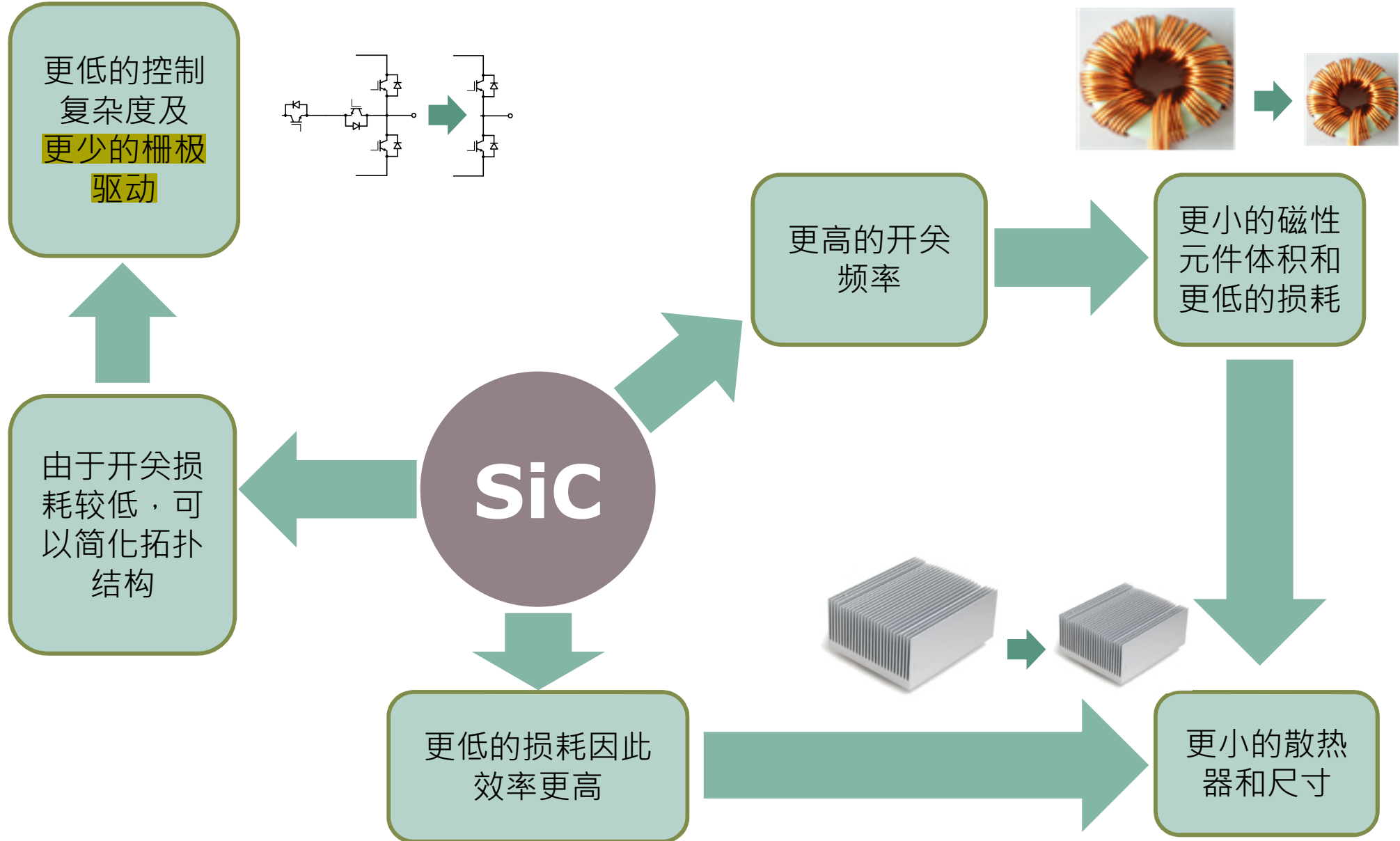
SiC 器件比等效的Si器件更昂贵。

如果基于SiC的模块比等效的Si器件成本高Y美元，最终的变频器设计“可能”需要额外的\$Yx3

# 第一部分

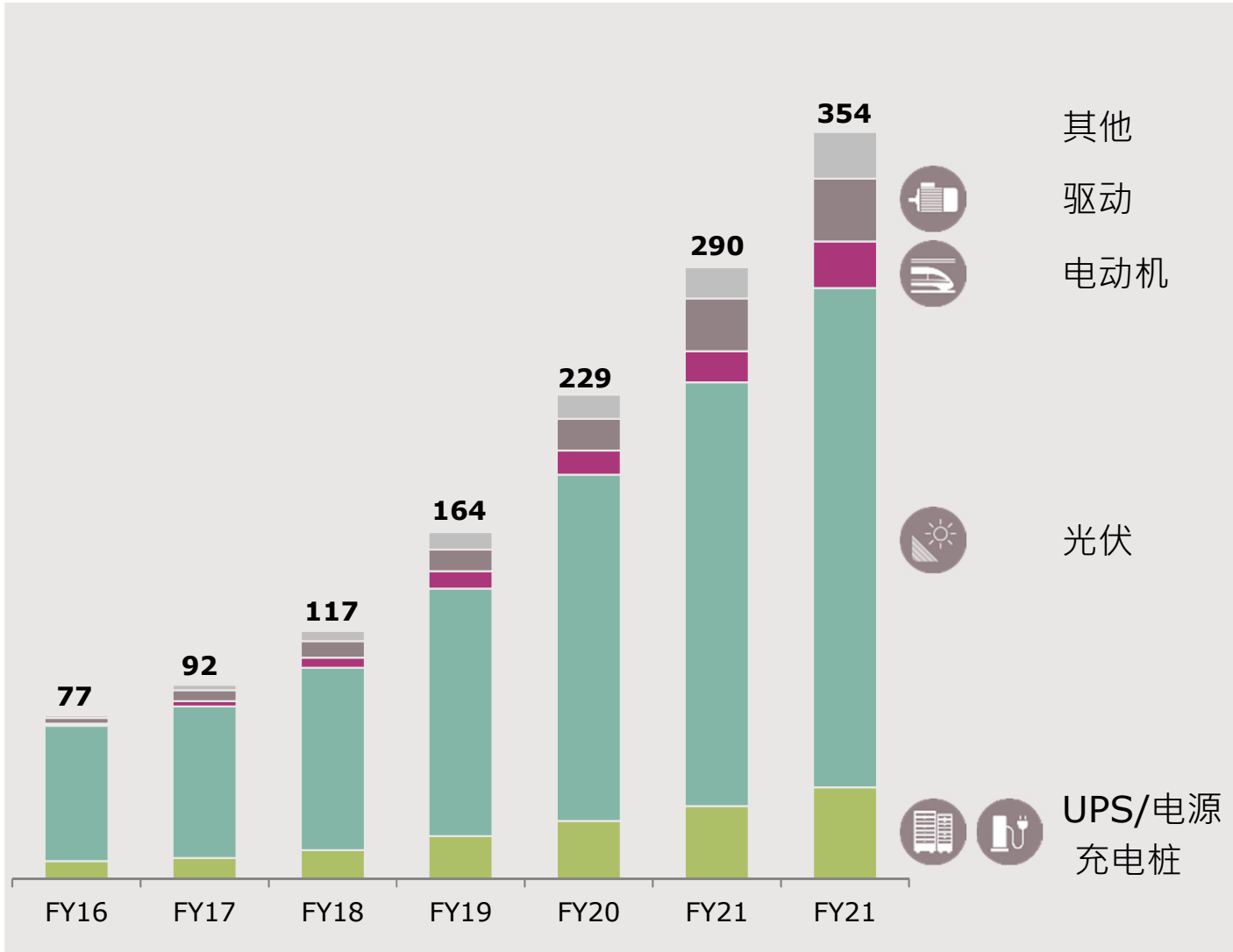
- 1 SiC的成本问题
- 2 **SiC**适合哪些应用
- 3 如何驱动门极
- 4 用体二极管 还是同步整流?
- 5 杂散电感带来的问题和解决办法

# 利用SiC MOSFET可以做出的系统优化



# SiC的市场预测

## SiC 功率器件市场发展预测[m €]



## 产品

Easy 1B



Easy 2B



62mm



XHP™ 2



分立器件



SMD



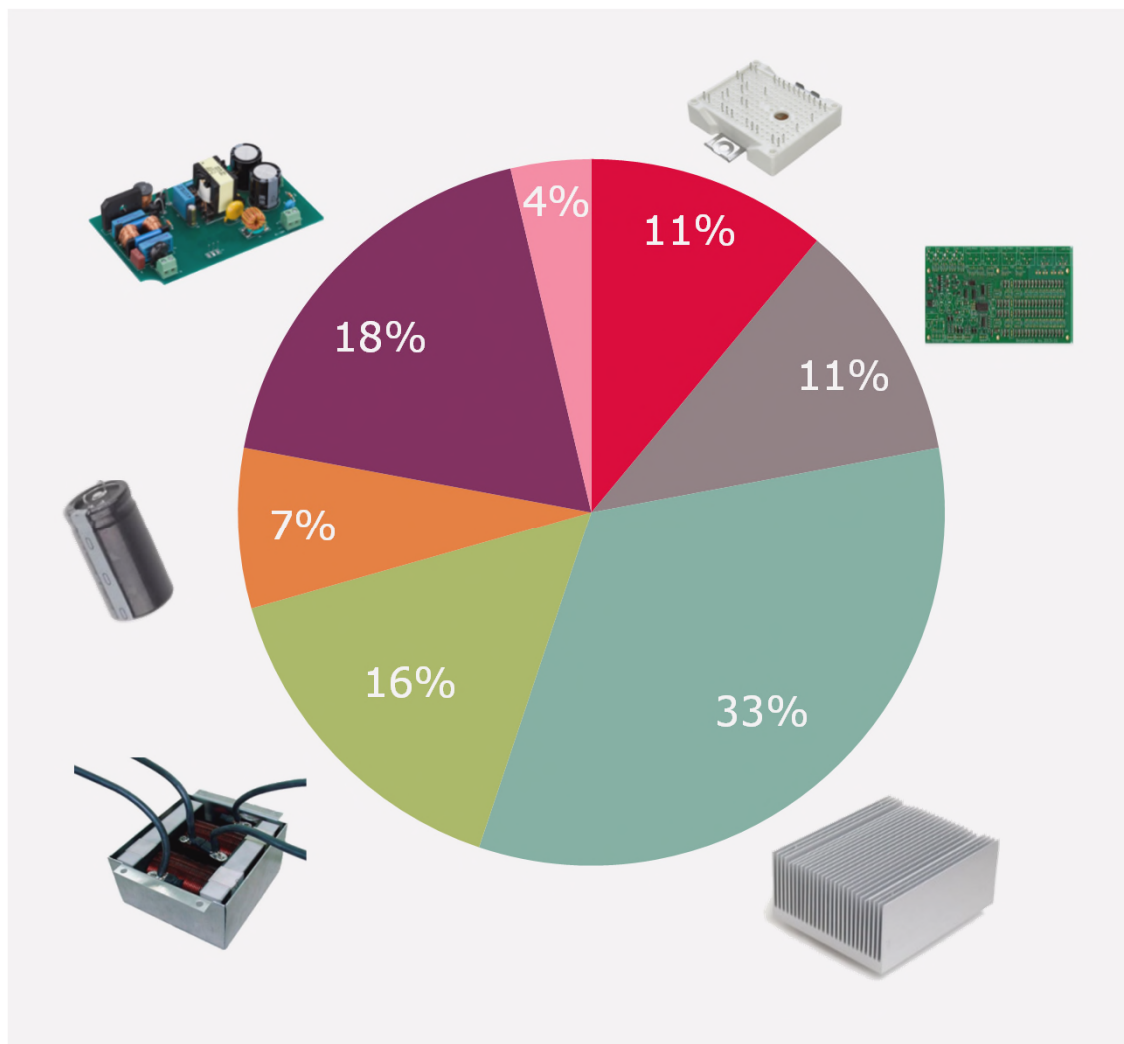


# SiC可能的应用领域

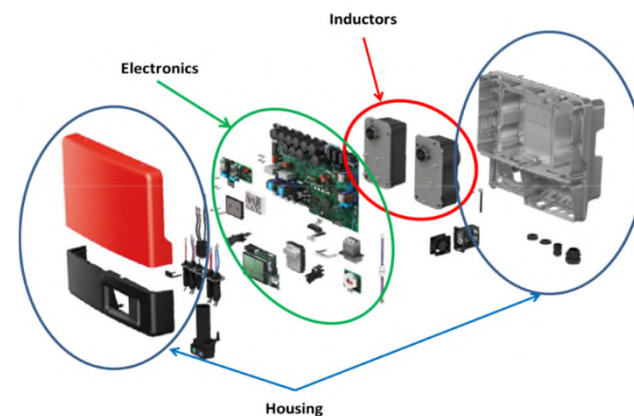


# 光伏领域应用：为什么SiC适合这一领域？

## 举例 - 光伏组串逆变器 BOM 成本

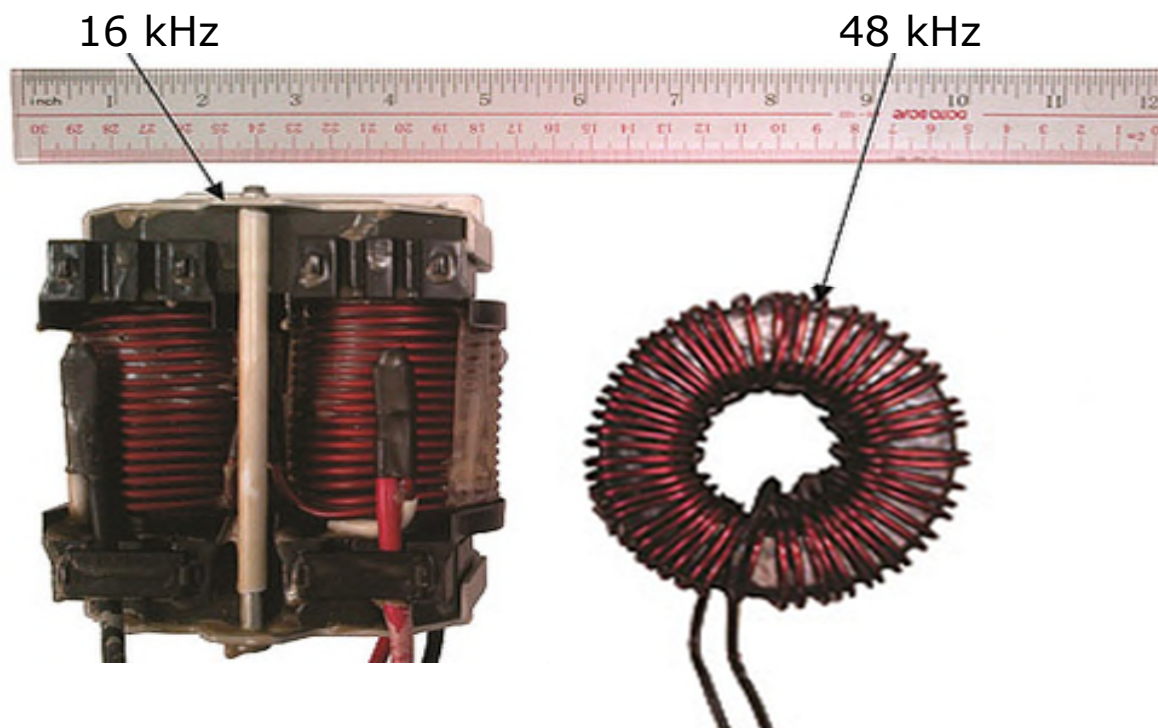


- 功率器件
- 控制器
- 外壳 & 散热器
- 磁性材料
- 电容
- 开关电源及其组件
- EMI组件



预估材料成本比例图

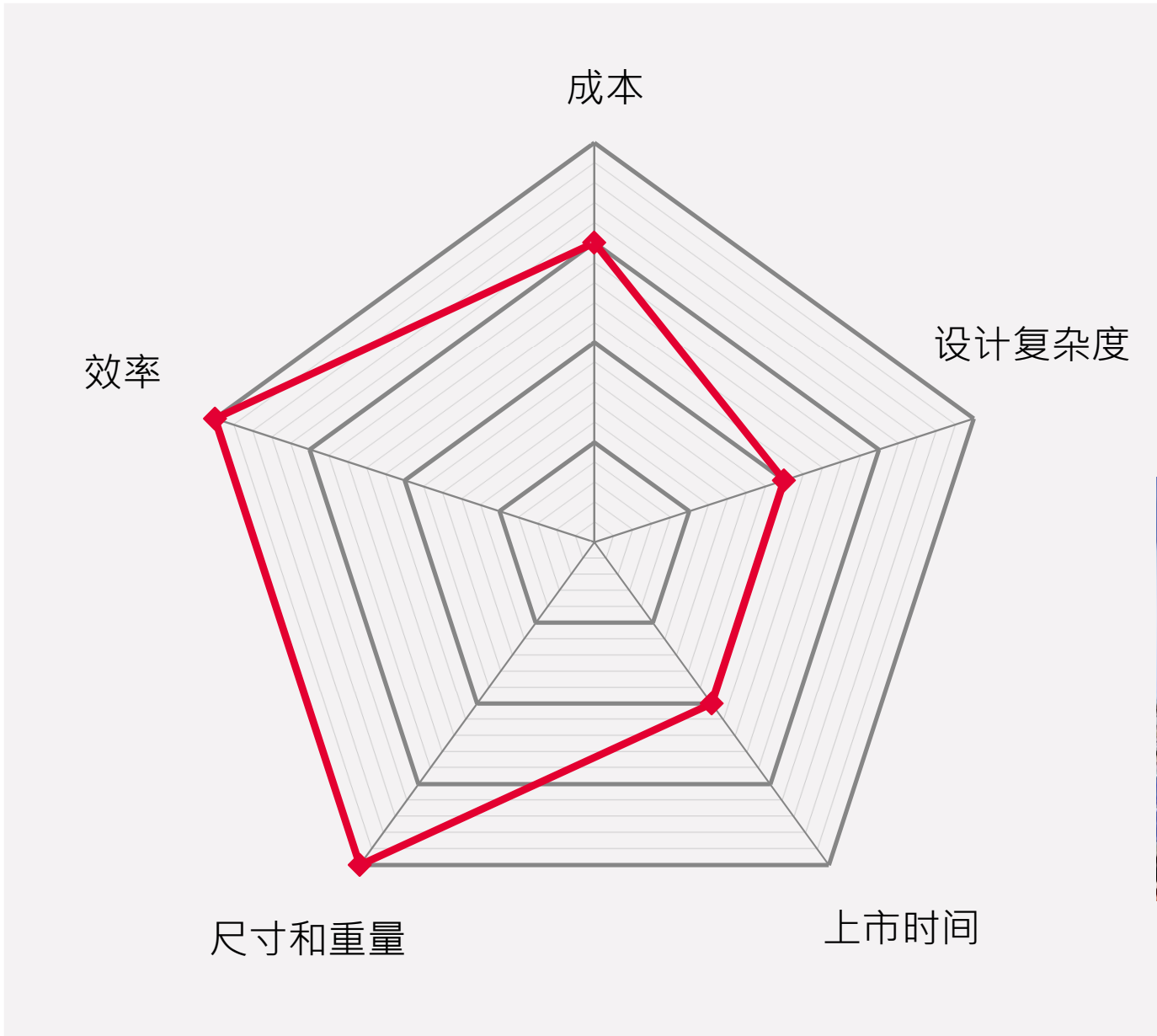
# 开关频率对30A ( RMS ) 升压电感的影响



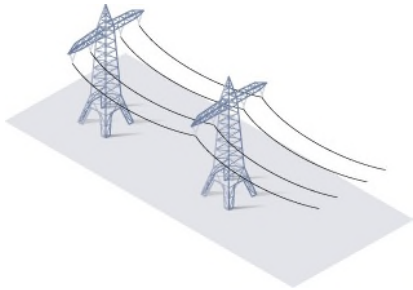
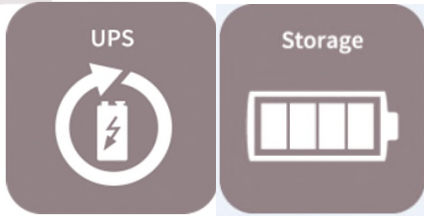
## 48 kHz ( 相对于16 kHz 方案 )

- > 成本降低55%
- > 重量降低60%
- > 体积降低65%
- > 损耗降低19%

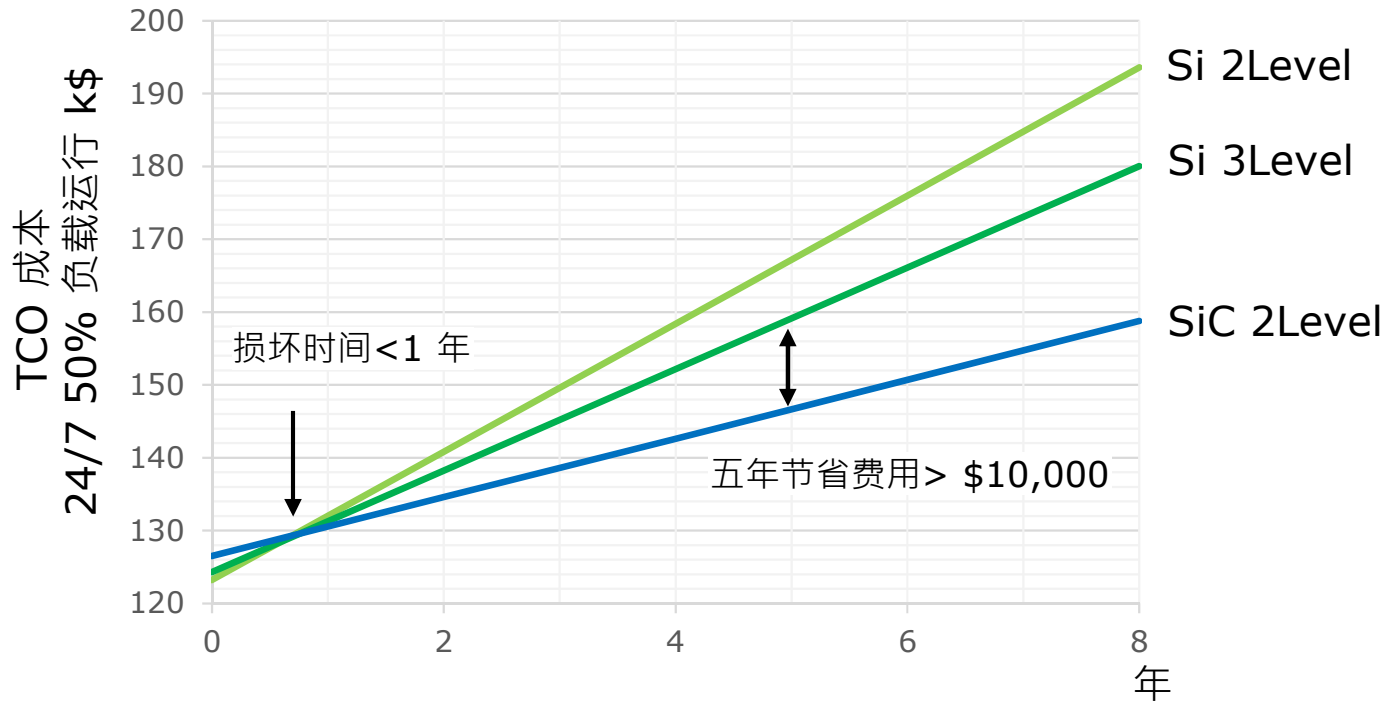
# 太阳能电池组件-雷达图



# 250kVA UPS分析 – 预估总拥有成本 ( TCO )



电力成本=12 cents/kWhr



与完整的安装系统，运行效率和整体冷却系统相关的成本相比，功率半导体成本较低。

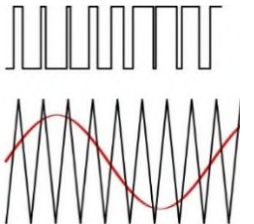
# IGBT大约有60%用于电机驱动应用



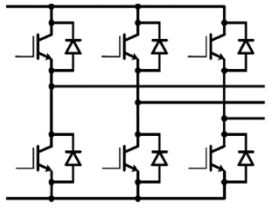
# 宽禁带器件好像跟电机驱动不太咬弦？



无磁性元件

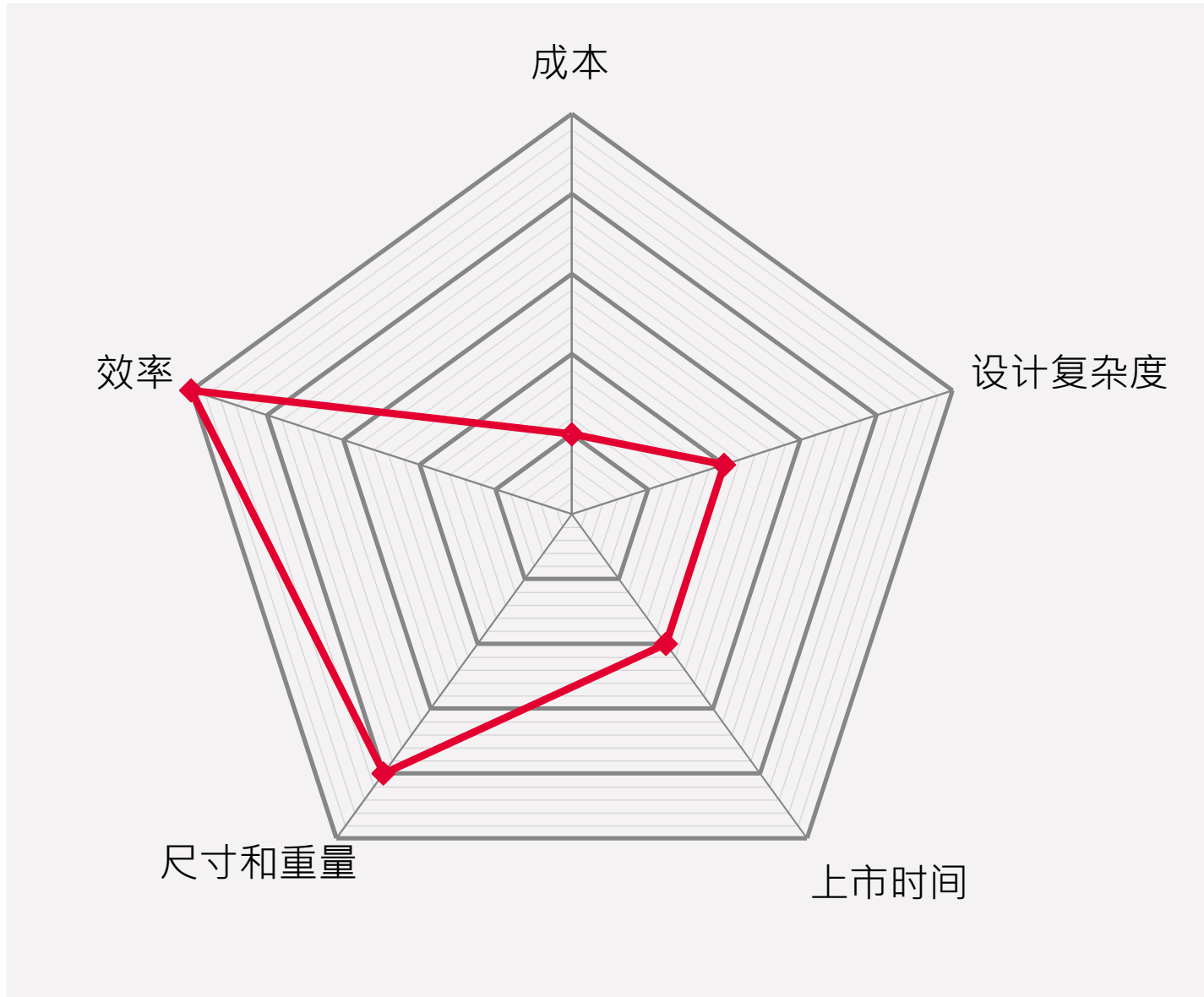


典型值  $\approx 4$  kHz



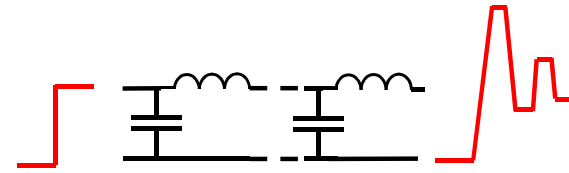
简单拓扑

# 电机驱动：SiC前景仍有待进一步探索

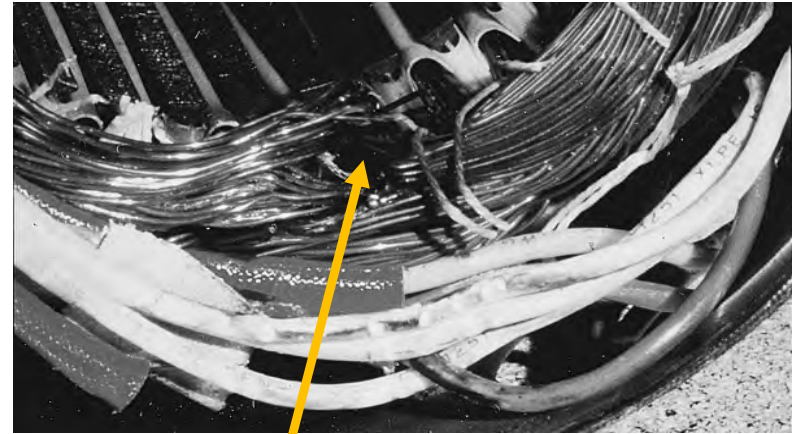
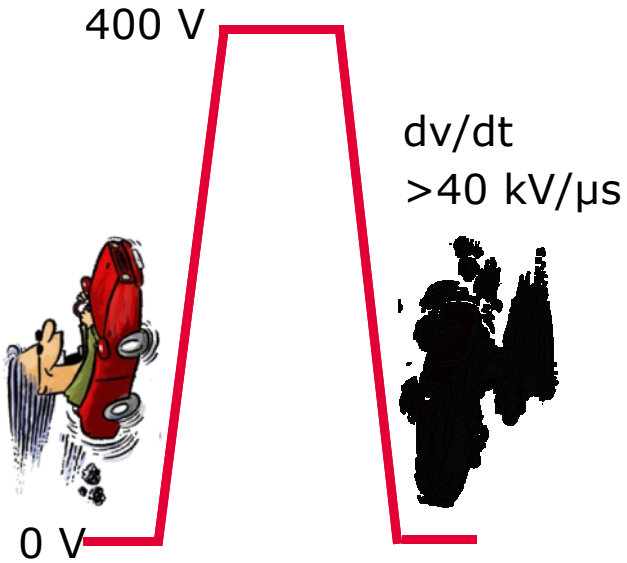




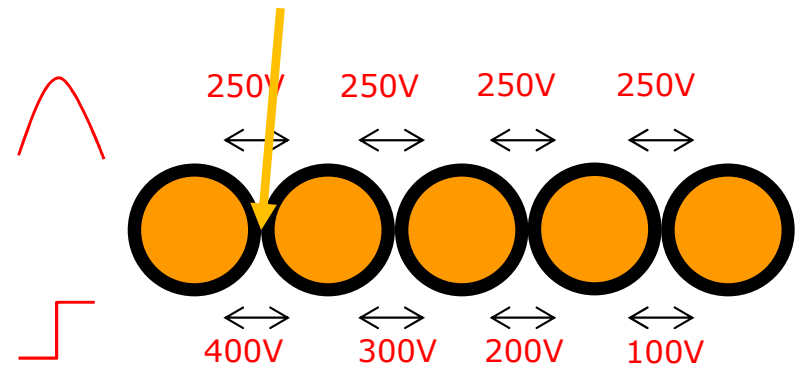
# 高电压变化速率存在的问题



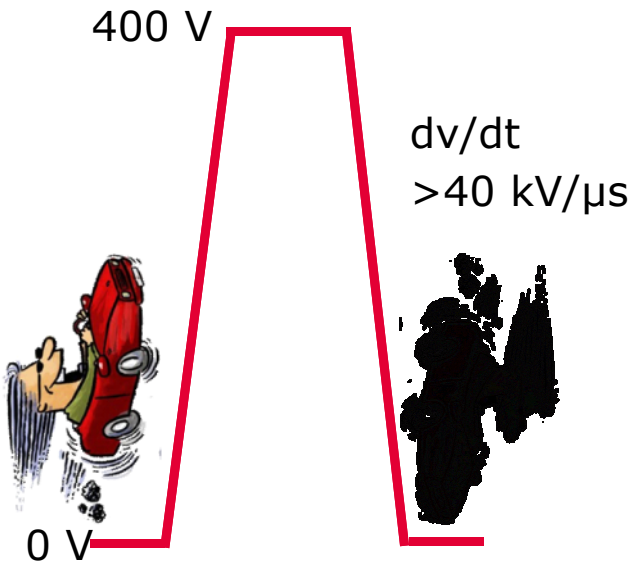
电缆传输线



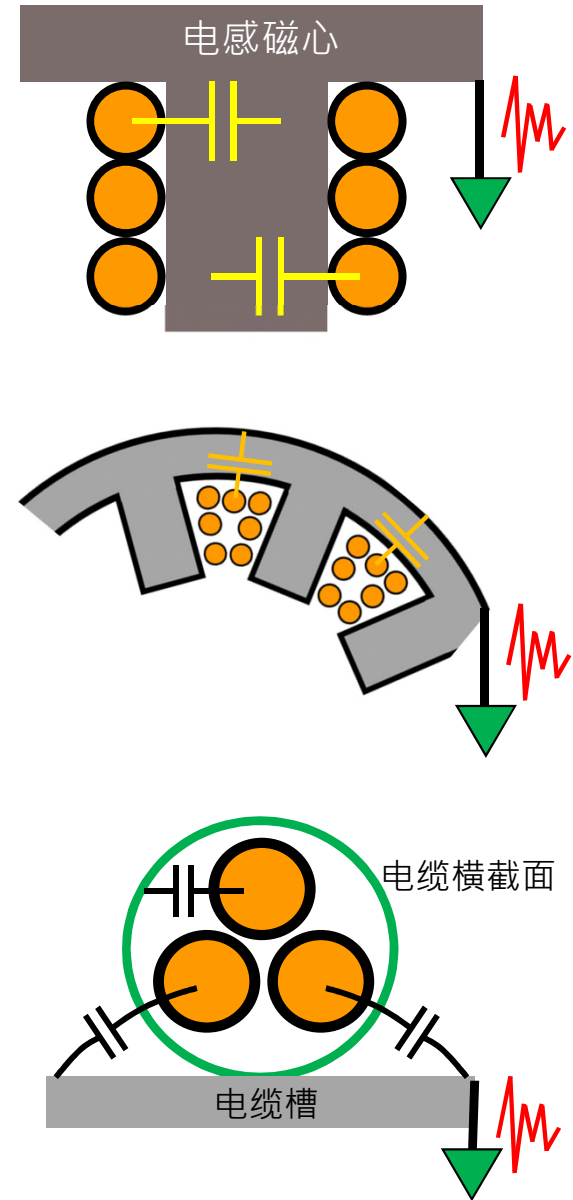
绝缘失效



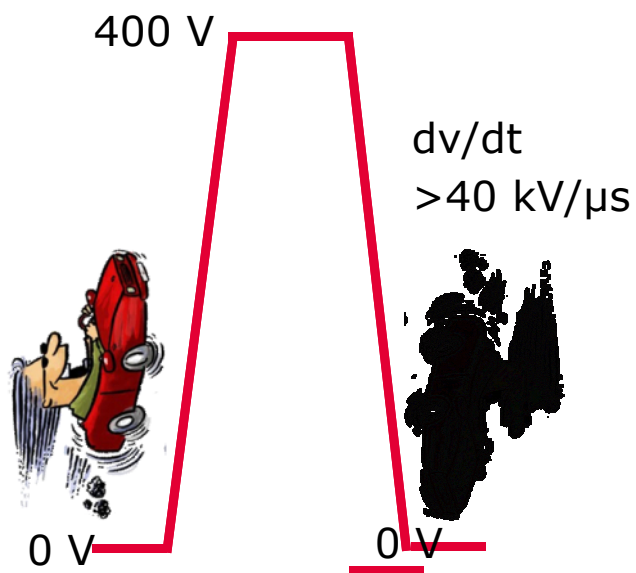
# 高电压变化速率存在的问题



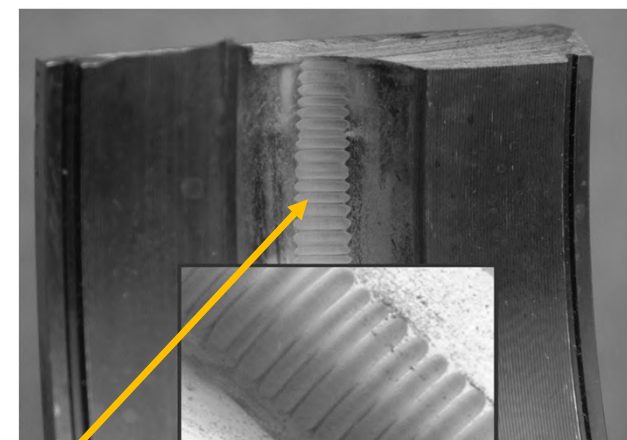
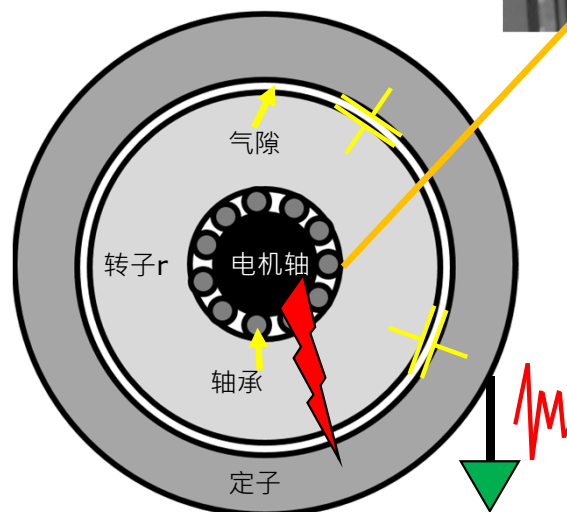
电压的变化造成电容的充放电：  
 $I = C \times dv/dt$



# 高电压变化速率存在的问题

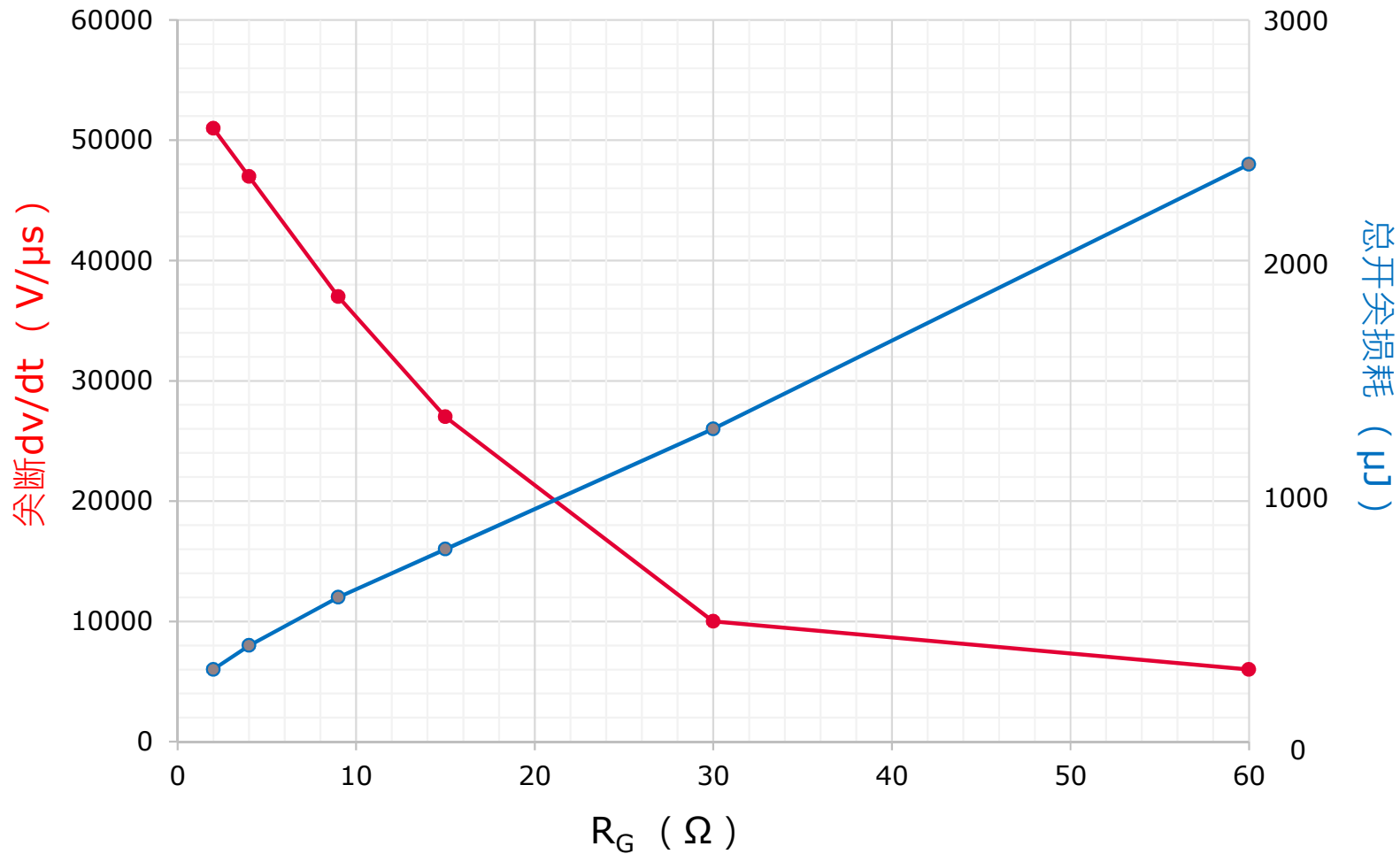


转子由于与定子产生电容耦合以及轴承放电，产生充电效应



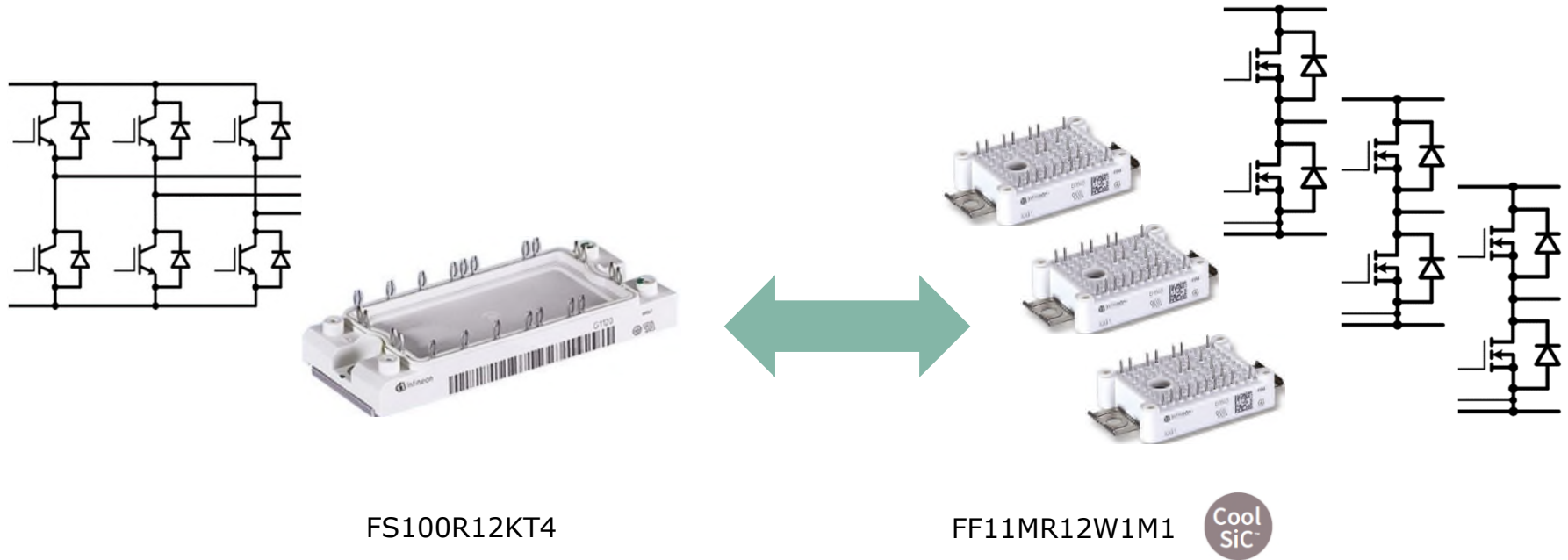
轴承损伤

# SiC MOSFET典型的电压变化速率和开关损耗 vs. $R_G$



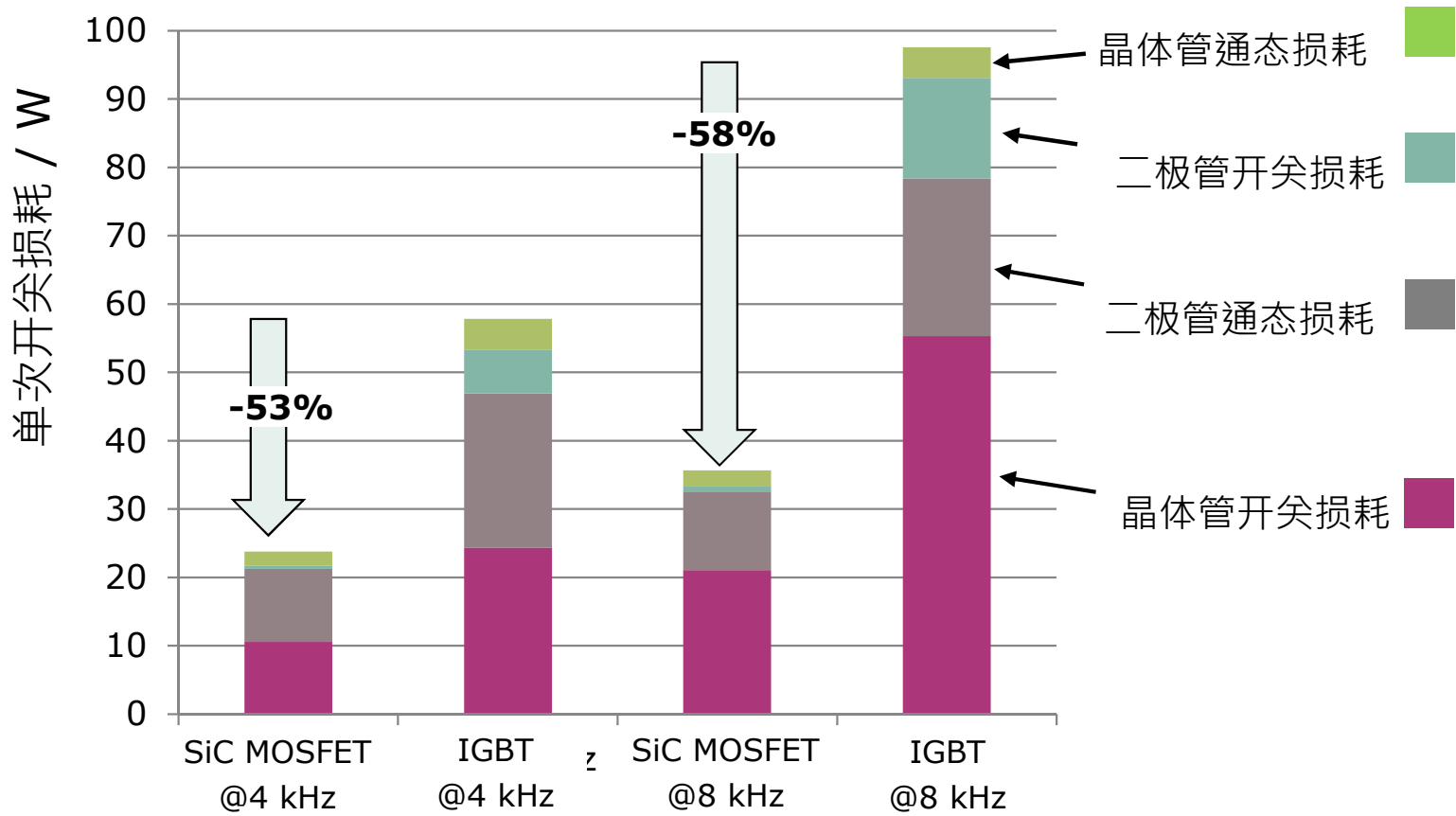
# 用于22kW 480VAC驱动电机的SiC与Si

驱动电机参数:  $dv/dt (0.1 V_{DC}-0.9 V_{DC}) \approx 5 \text{ kV}/\mu\text{s}$

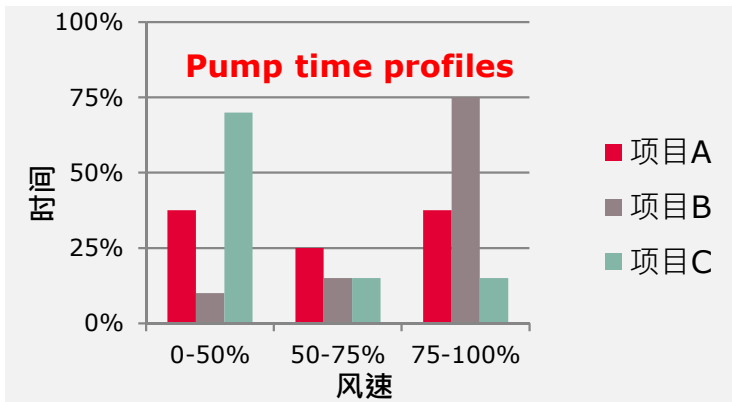
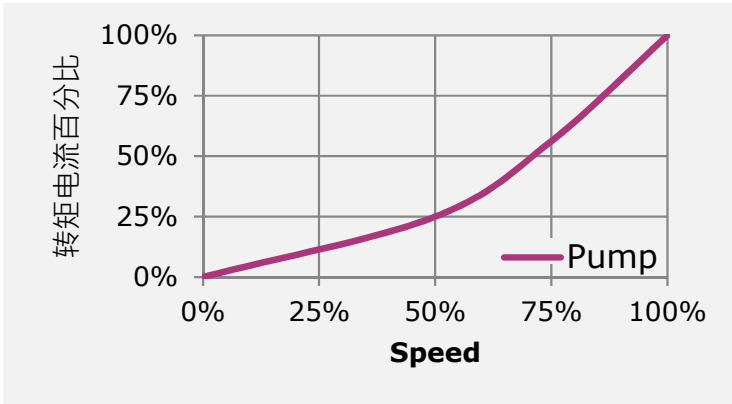




# 损耗计算 ( $5\text{kV}/\mu\text{s}$ , $I_{\text{Motor}} = 44 \text{ A}_{\text{RMS}}$ )



# 依据泵和转速曲线在EN 50598-2 下测量的节能数据

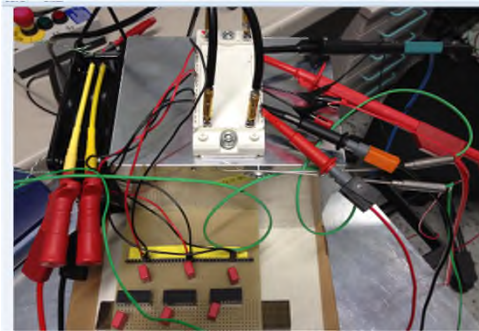
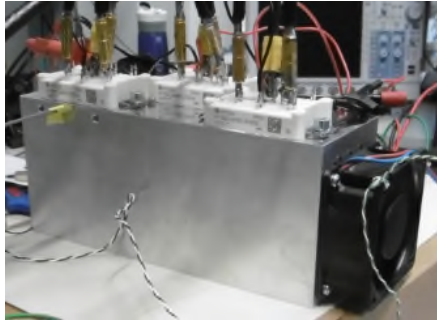


项目	每年大约节能 ( kWh )	每年大约节省费用 ( \$ )
A	1142	<b>\$ 120</b>
B	1489	<b>\$ 170</b>
C	882	<b>\$ 105</b>

\*假定:0.12 \$/kWh

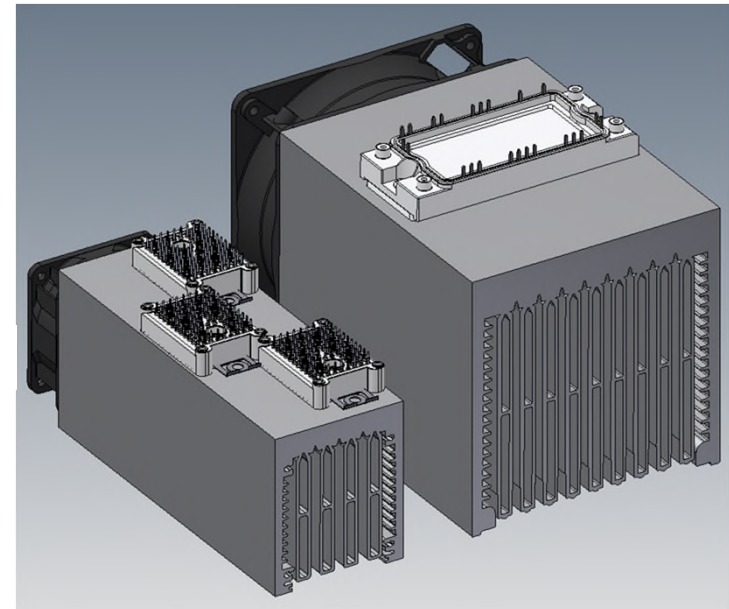
更高的效率使得TCO降低

# 散热器尺寸及性能



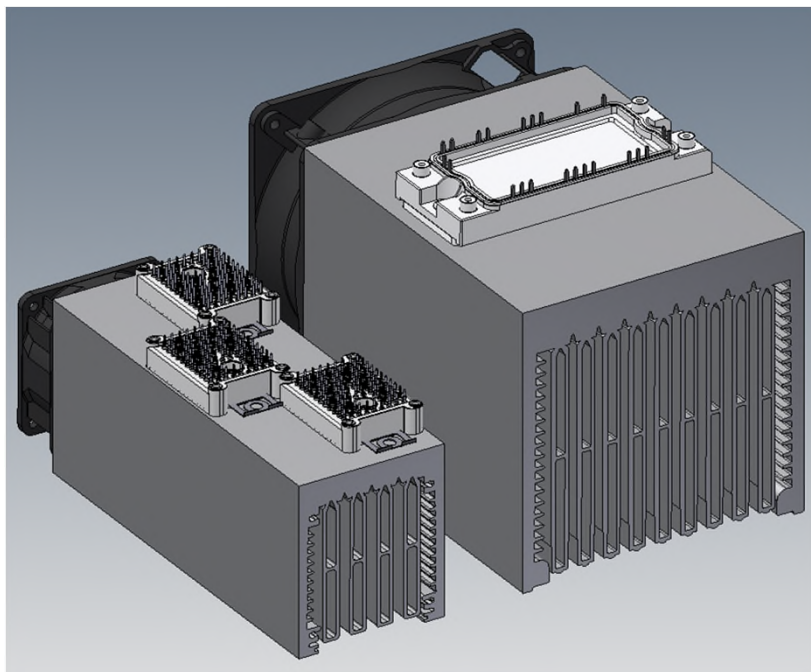
散热器 尺寸/类型		热阻 [°C/W]	体积 [L]
散热器 120x120x150 mm		0.084	2.16
散热器 62x74x170 mm		0.186	0.78

**-63%**



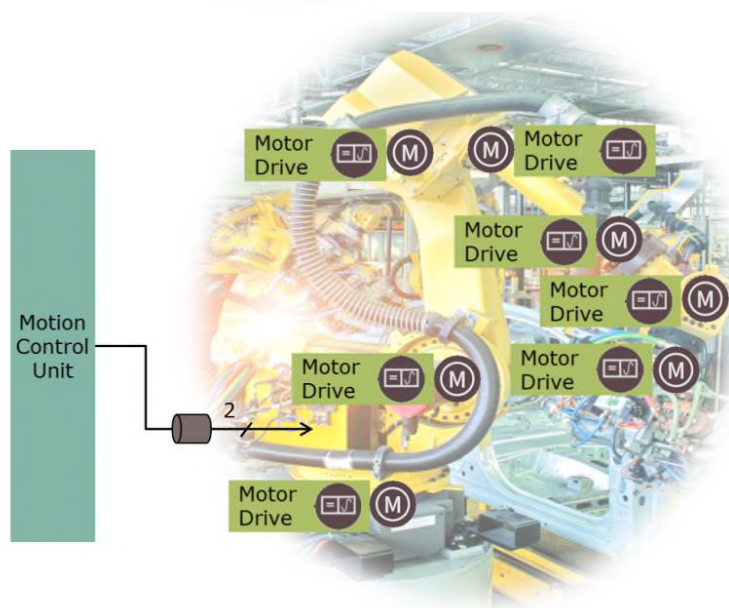
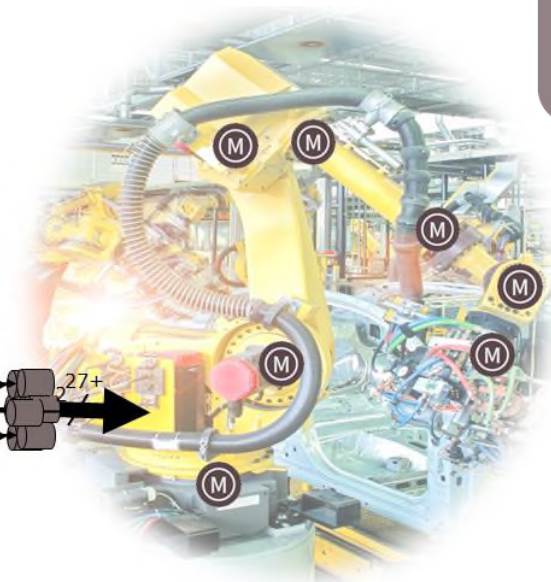
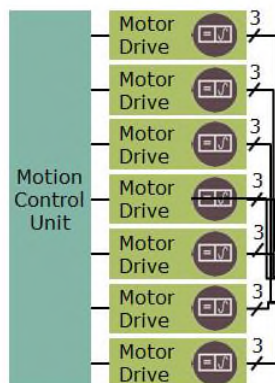


# 低损耗意味着更低的重量，更小的尺寸以及更少的散热问题



尺寸及重量减少60%

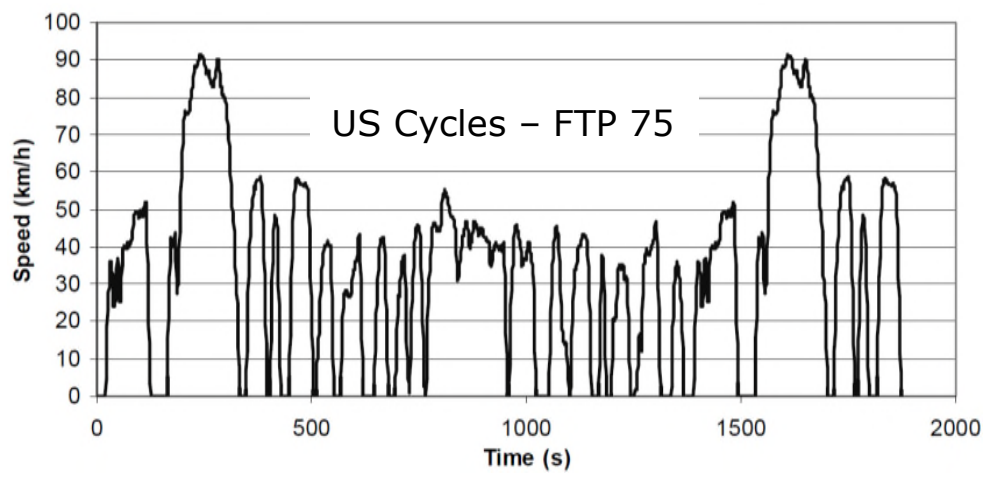
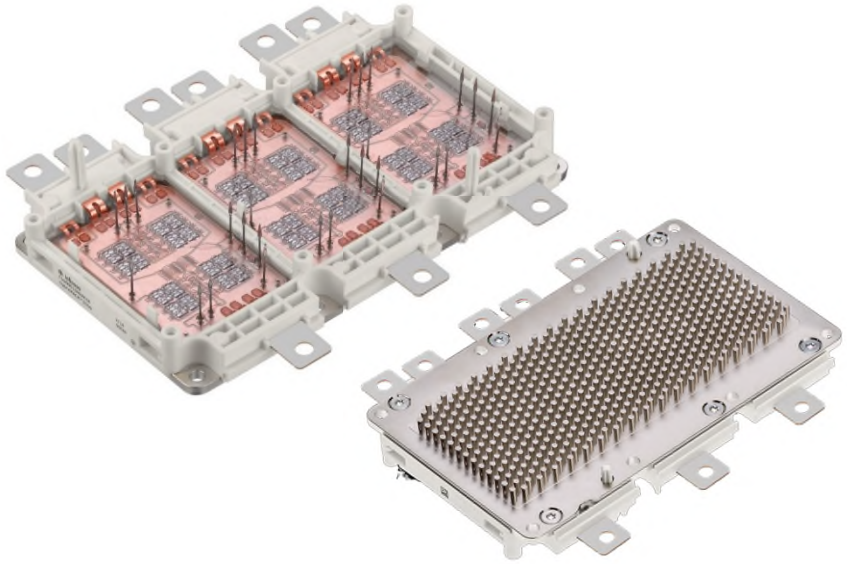
对于某些应用，重量和尺寸是关键设计参数。



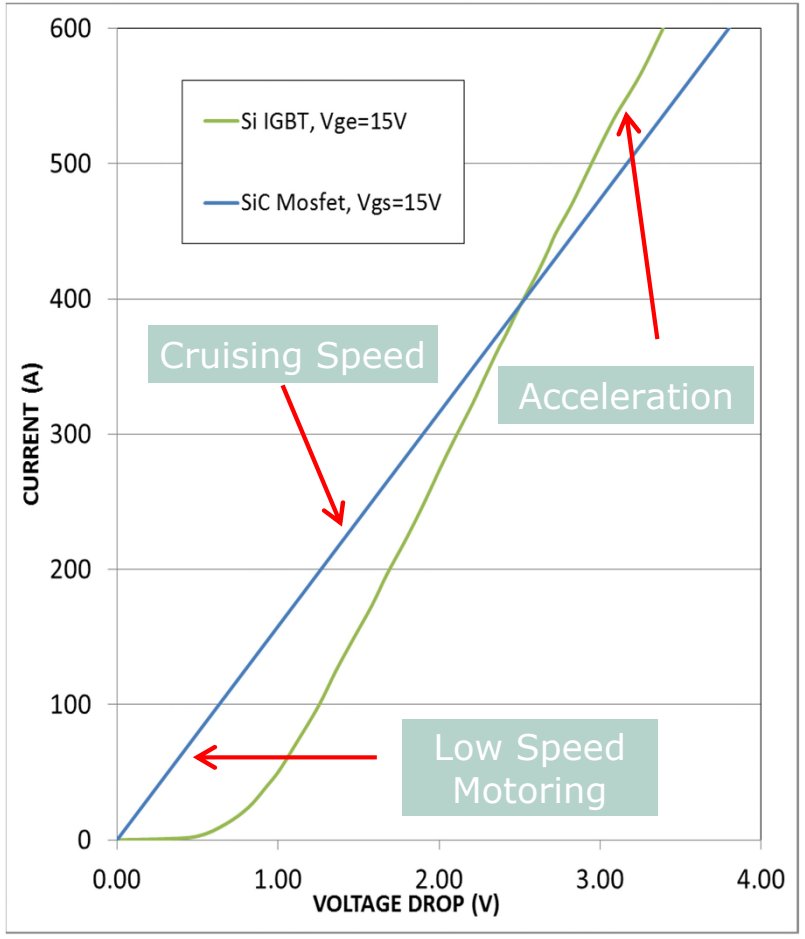
## SiC 在电机驱动领域的潜在应用优势

- ❑ 高开关频率应用场景，如**高速电机，伺服电机和能量回馈单元**。
- ❑ 效率作为关键参数的场景。
- ❑ 冷却能力非常有限的地方，例如对流冷却系统。
- ❑ 需要输出正弦波滤波器的应用。
- ❑ 尺寸和重量非常重要的应用场景。

# SiC MOSFET 功率组件在电动汽车领域的节能潜力： 5-10%



- ❑ US FTP &% cycle 节能: 7.6%
- ❑ Artemis URM150 节能: 10.5%



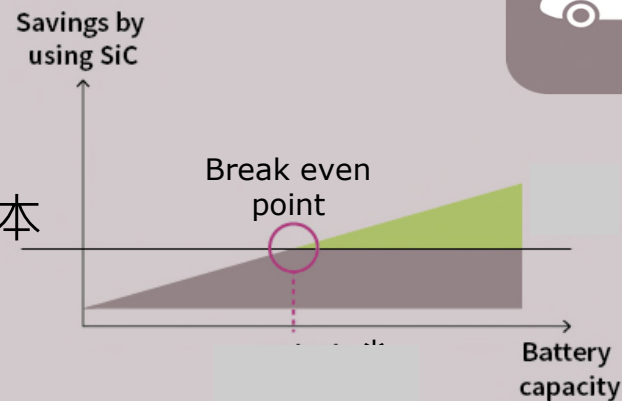


# 商业可行性：汽车的关键点取决于SiC的系统成本效益

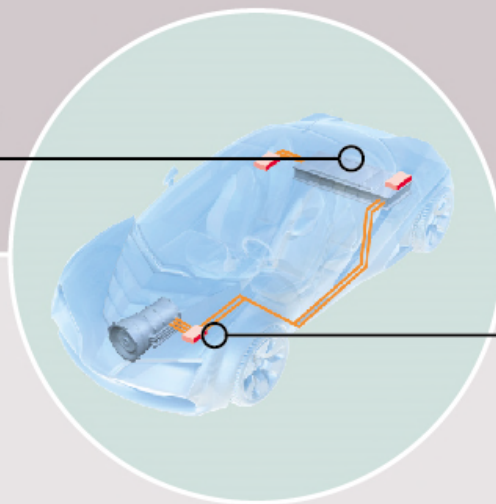
## 电池尺寸，重量和成本



平衡逆变器和电池的成本



Battery



Inverter

## 续航能力



Si



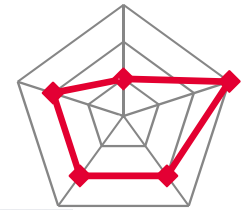
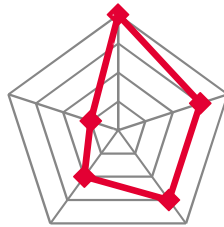
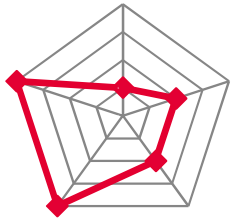
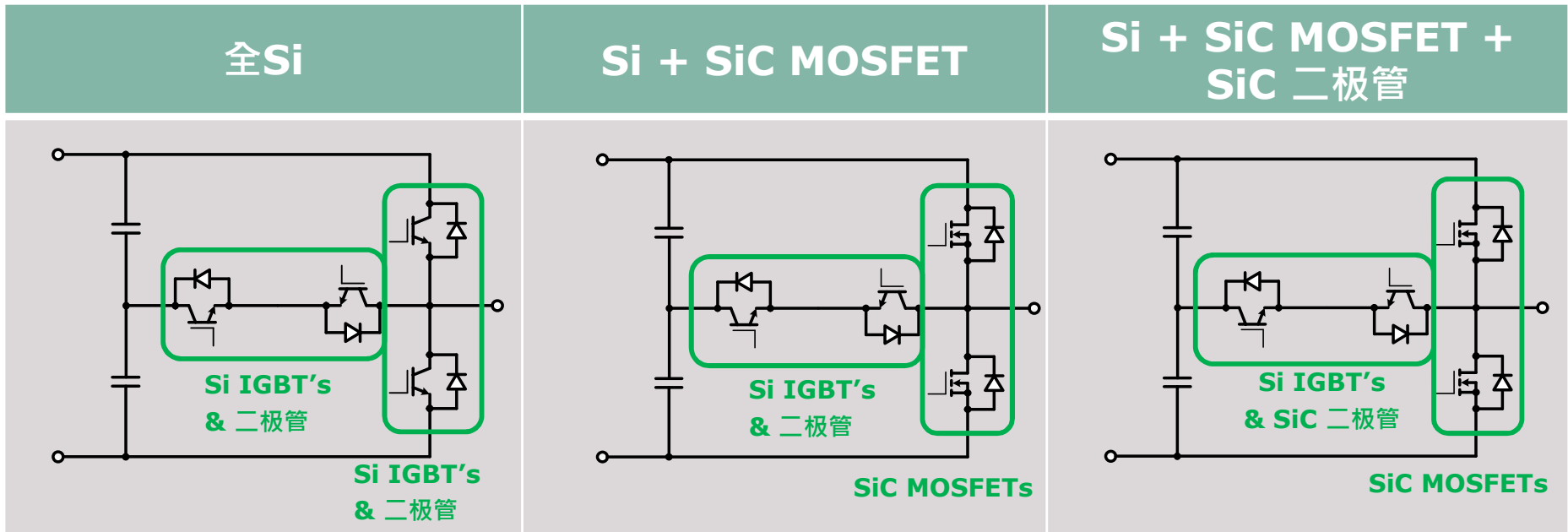
SiC



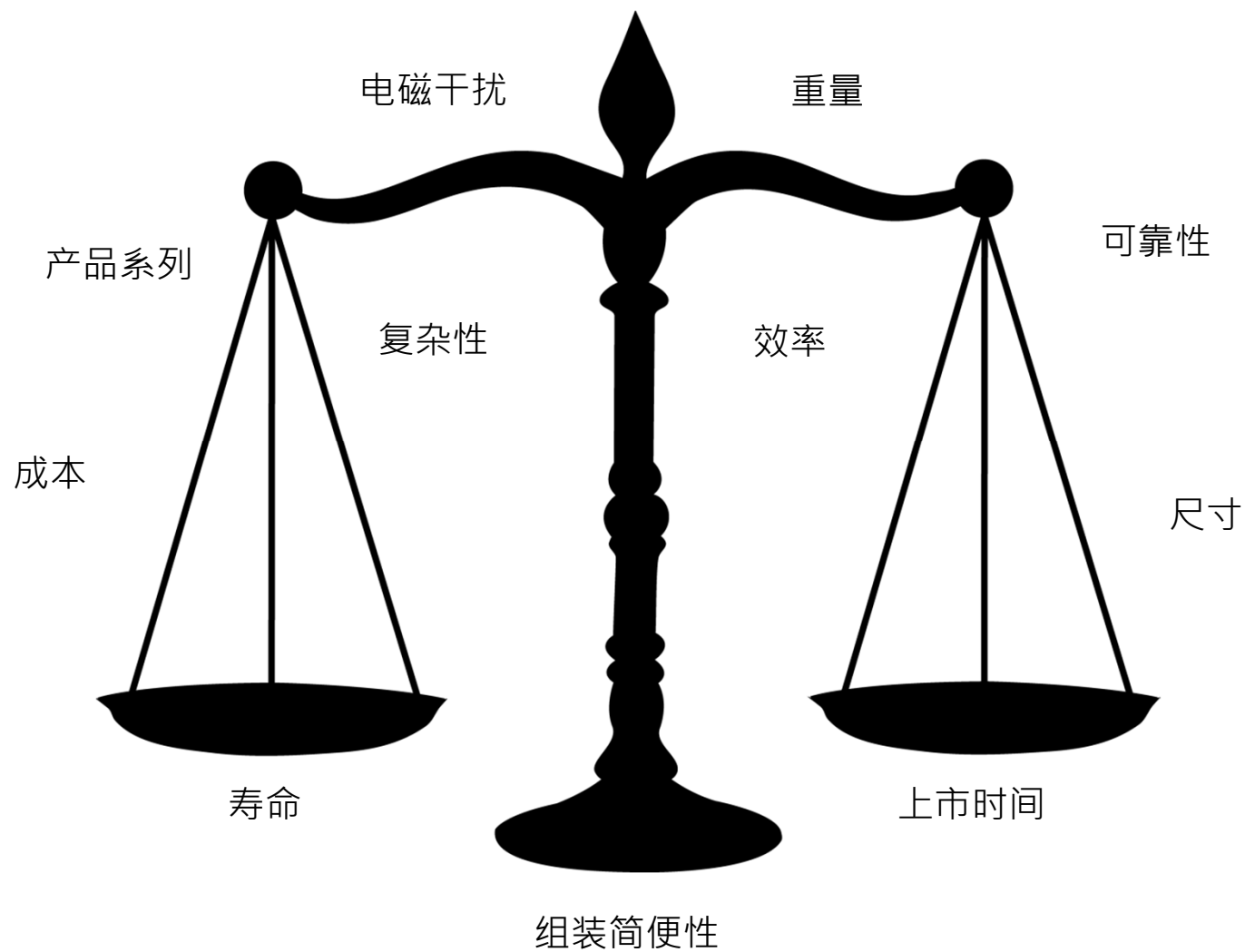
+5% to 10%



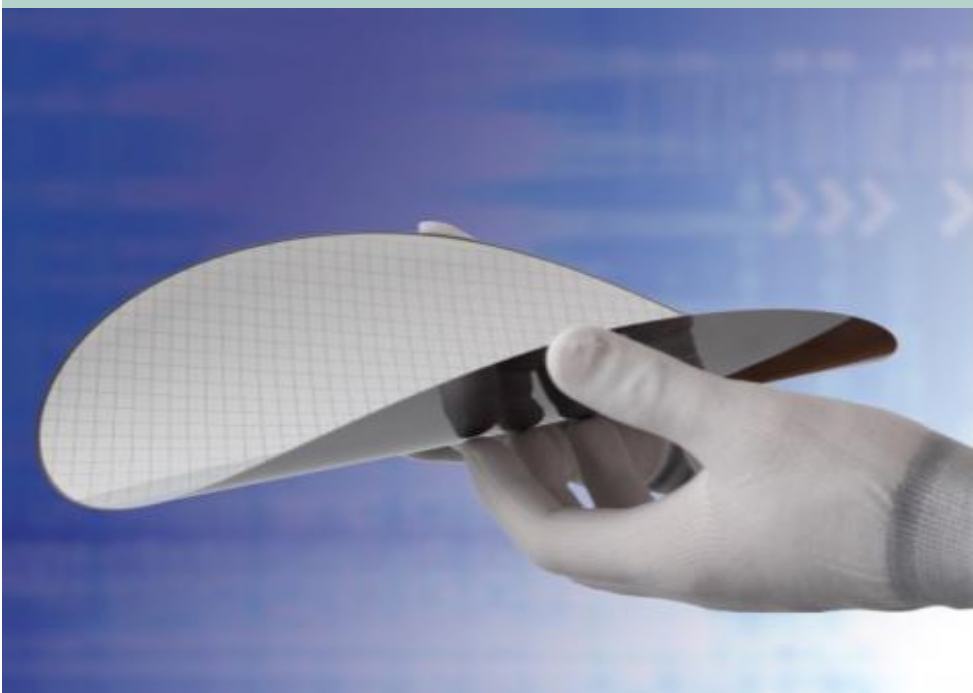
# 优缺点比较



# 利弊权衡设计



硅



碳化硅



两全其美  
不是“或”而是“和”

## SiC 性能优势

- ❑ 低器件电容和开关损耗
- ❑ 开关损耗与温度无关
- ❑ 具有低反向恢复电荷的体二极管
- ❑ 无导通阈值电压

## 投资回报率衡量

- ❑ 高效率可降低能源成本，减少电池需求并减少冷却系统。
- ❑ 更高频率的操作有利于更少的磁性器件和系统尺寸以及重量减轻。
- ❑ 有可能进一步降低系统成本
- ❑ 功率密度增加
- ❑ 降低系统复杂性，例如3电平到2电平设计
- ❑ 有可能进一步降低工作温度



# 第一部分

- 1 SiC的成本问题
- 2 SiC适合哪些应用
- 3 **如何驱动门极**
- 4 用体二极管 还是同步整流?
- 5 杂散电感带来的问题和解决办法



火车跑得快，全靠车头带  
**A car is only as good as it's driver**

# SiC MOSFET与IGBT -门极驱动的区别

## 3a 更快的开关速度

- >  $\geq 50 \text{ V/ns}$

## 3b 栅-源电压

- > 由于 $R_{\text{DSON}}$ 降低以及施加了阻止寄生电容的负向 $V_{\text{GS}}$ , 可能需要更高的正向 $V_{\text{GS}}$

## 3c 短路能力

- > 零或者较低的短路能力

## 4 体二极管

- > 低 $Q_{\text{rr}}$  & 高 $V_{\text{F}}$ 的续流二极管



# 关键参数: 40A/45mΩ 1200V 器件

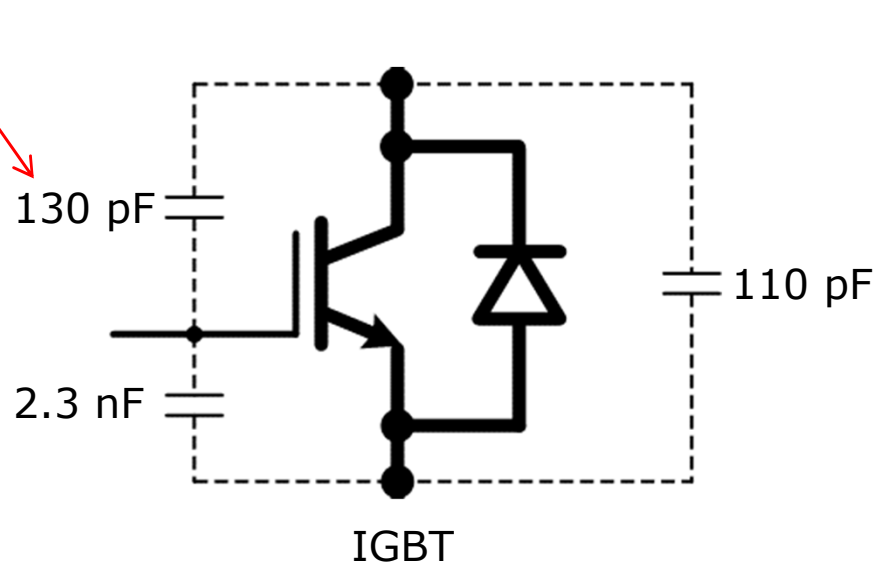
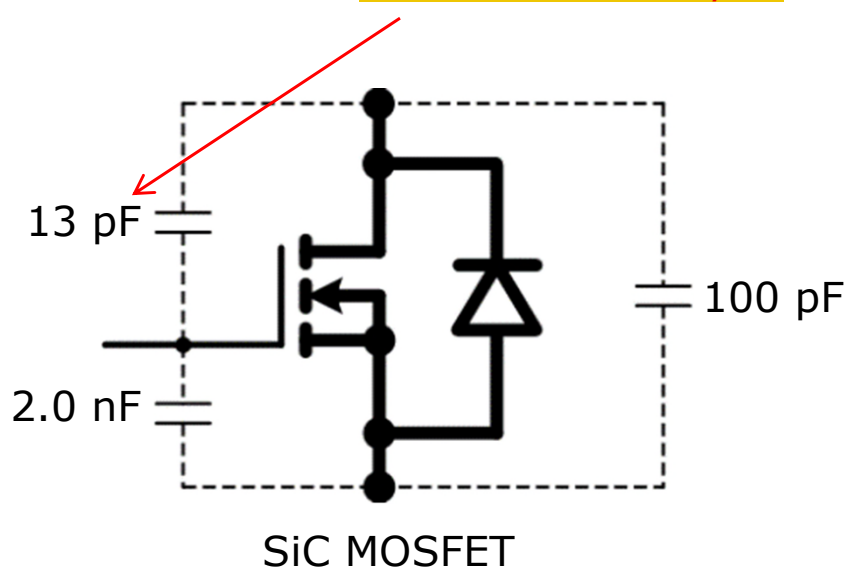
参数	IKY40N120CH3	IMZ120R045M1
工艺	场终止沟槽栅 Si IGBT	沟槽栅 SiC MOSFET
最大脉冲电流 $I_C I_D$	160 A	160 A
典型 $V_{GE}$	+15/-5 V	+15/-3 V
短路时间	10 $\mu$ S	3 $\mu$ S
$V_{CE}/V_{DS}$ @ 50 A 25 °C/175 °C	2.2 V/2.6 V	2.25 V/3.75 V
$C_{GE}/C_{GS}$	2.3 nF	2.0 nF
$C_{CE}/C_{DS}$	110 pF	100 pF
$C_{CG}/C_{DG}$	130 pF	<b>13 pF</b>
栅极阈值电压@25 °C	5.8 V	<b>4.5 V</b>
栅极充电电荷0-15 V	190 nC (0 to 15 V)	<b>62 nC</b> (-5V to 15 V)
导通上升时间@25 °C	59 ns	<b>22 ns</b>
关断下降时间@25 °C	306 ns	<b>27 ns</b>
热阻 $R_{jc}$	0.3 °C/W	0.66 °C/W



四引脚分立器件



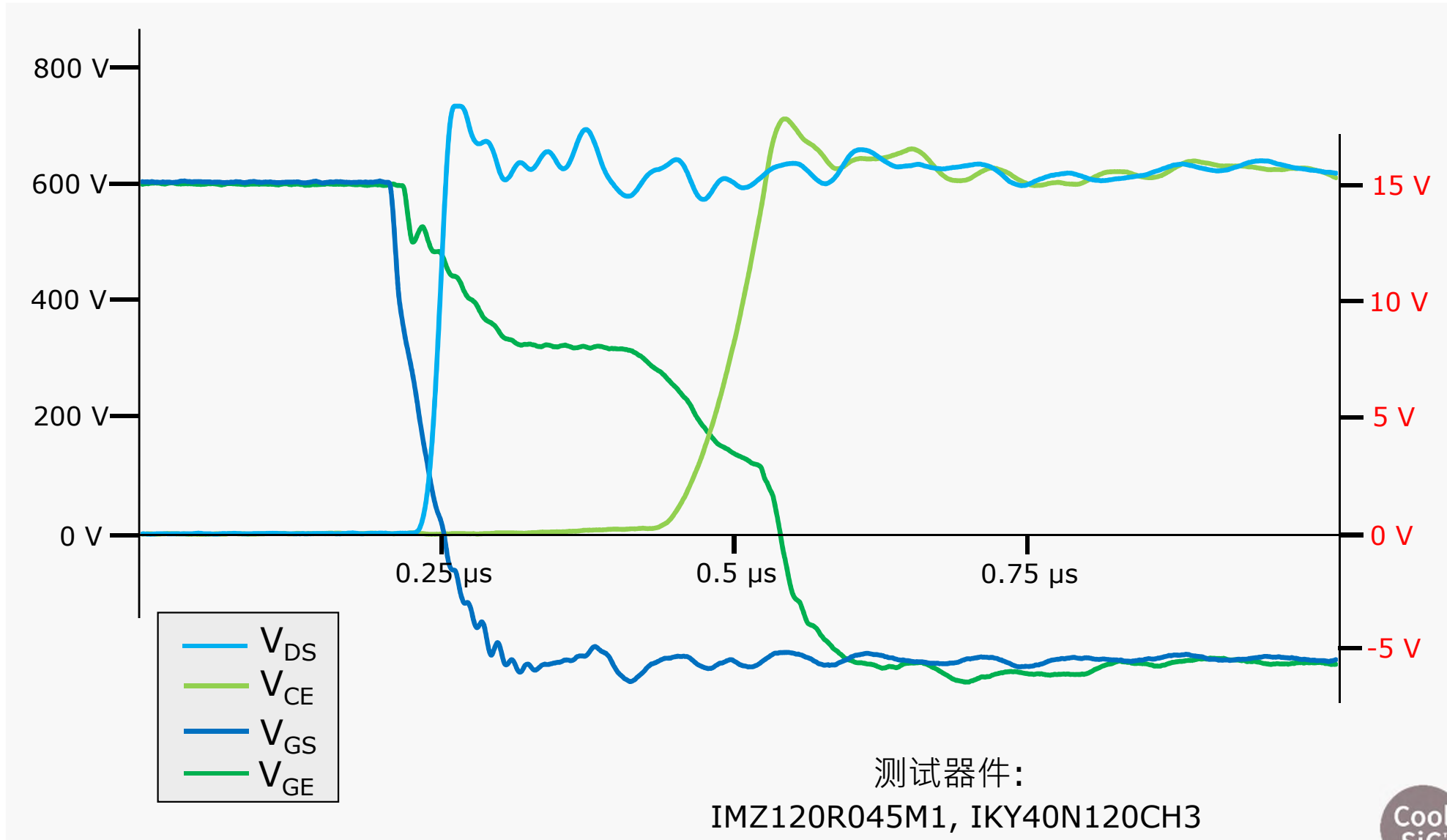
SiC 的米勒电容仅1/10



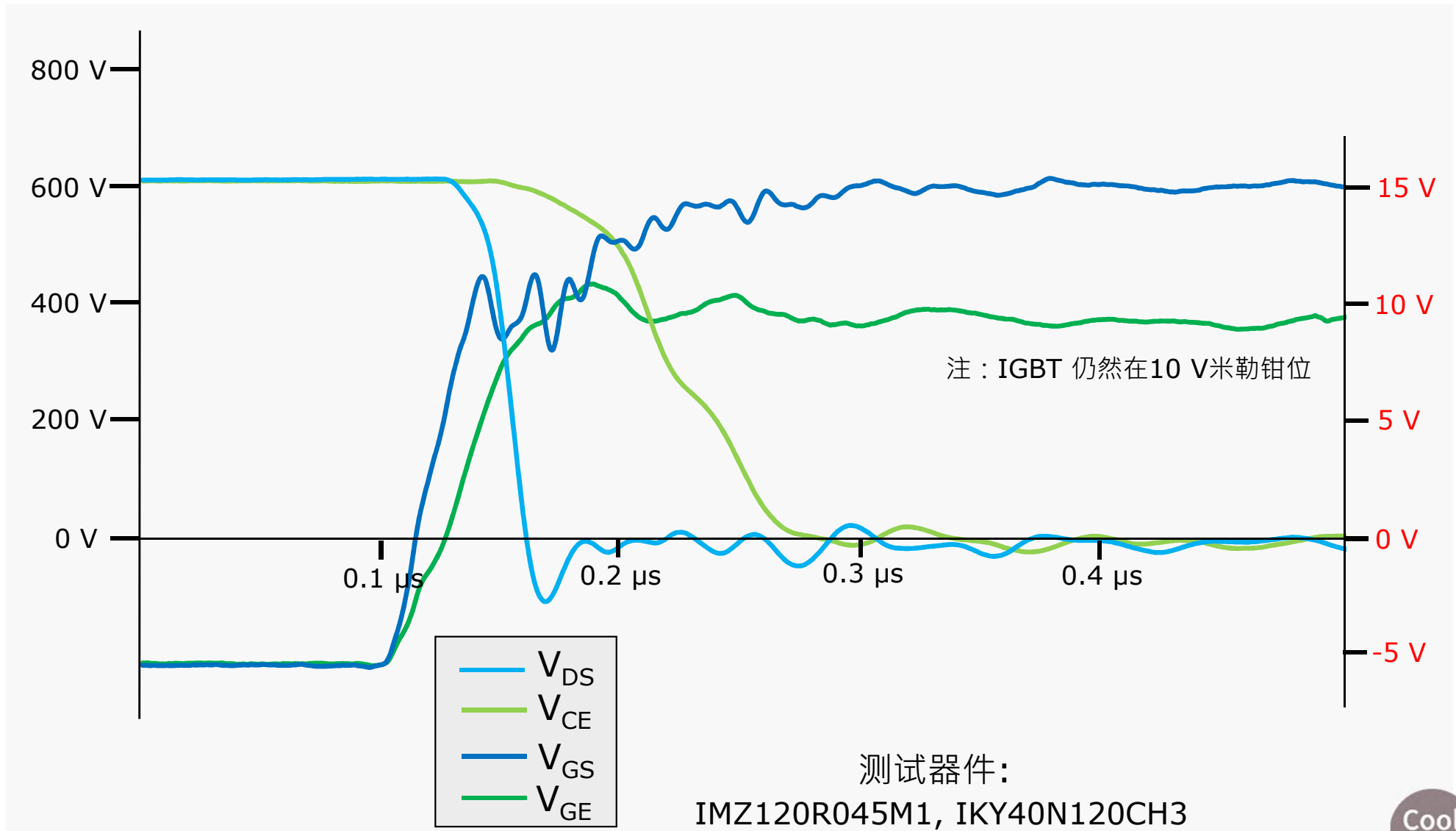
低电容使开关频率变得更快



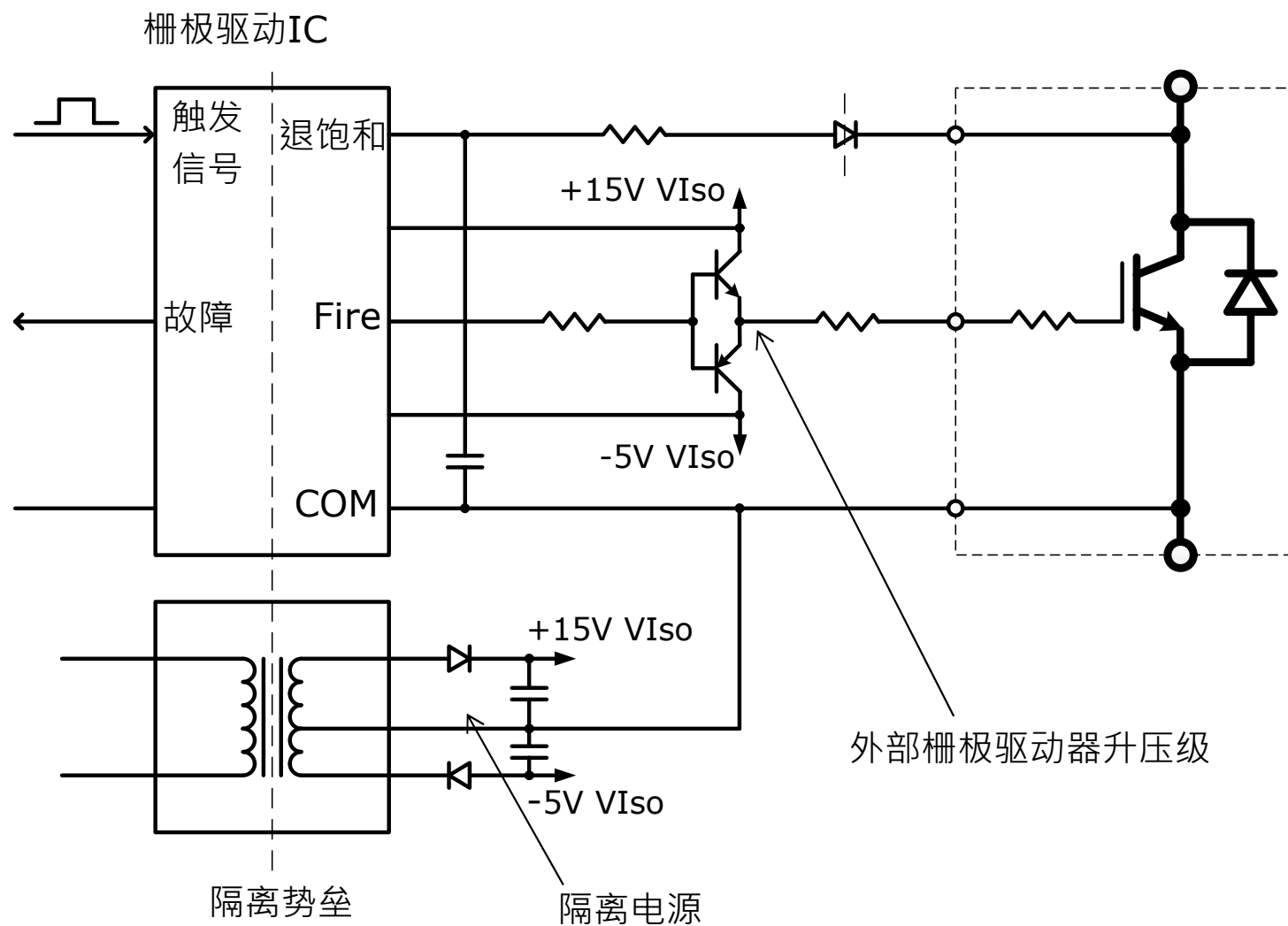
# IGBT/SiC MOSFET-关断特性 ( 15 A, 25 °C, 600 VDC )



# IGBT/SiC MOSFET-开通特性 ( 15 A, 25 °C, 600 VDC )



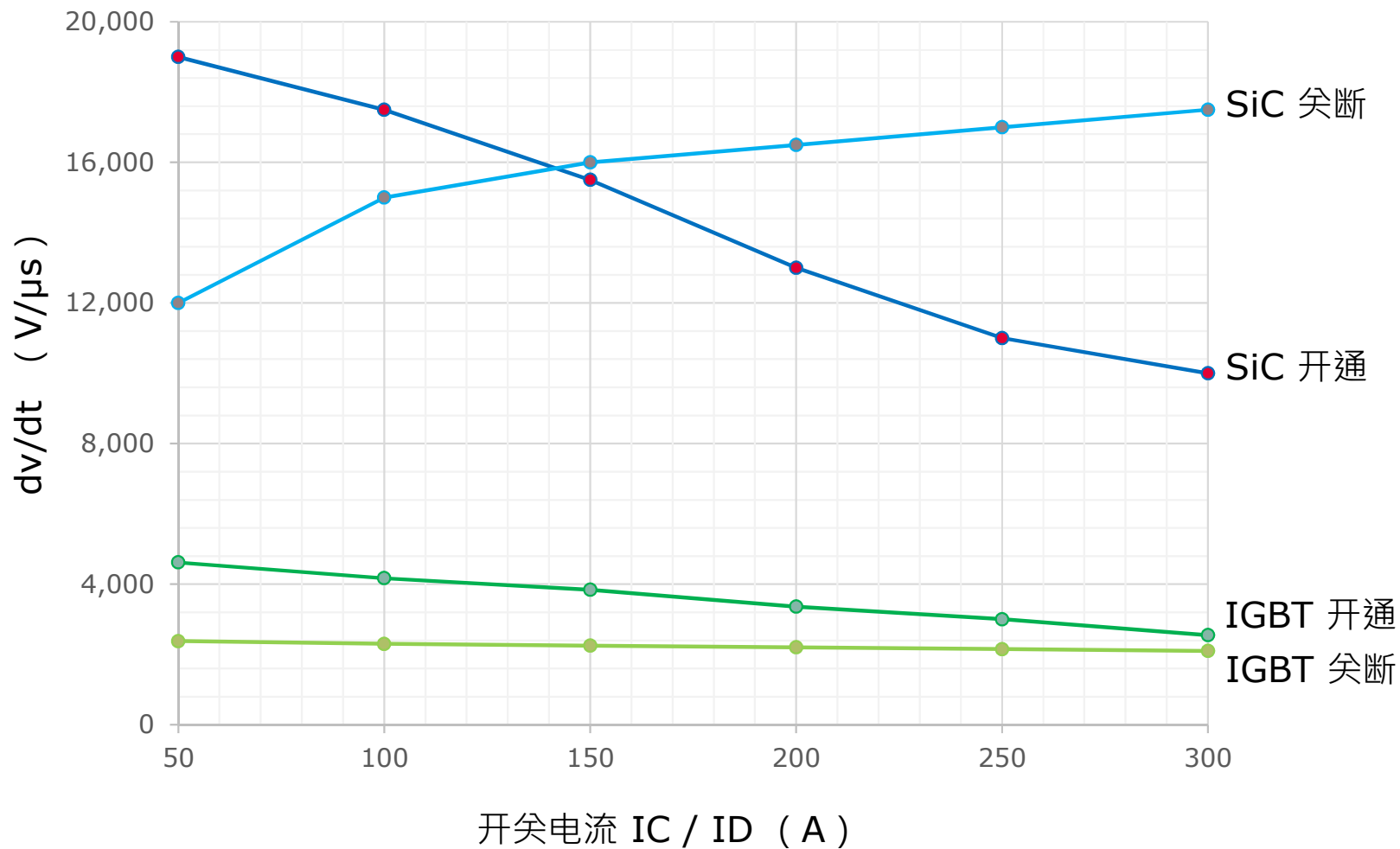
# 典型的隔离栅极驱动电路





# 电压变化速率 $dV/dt$ 与开关电流的典型关系

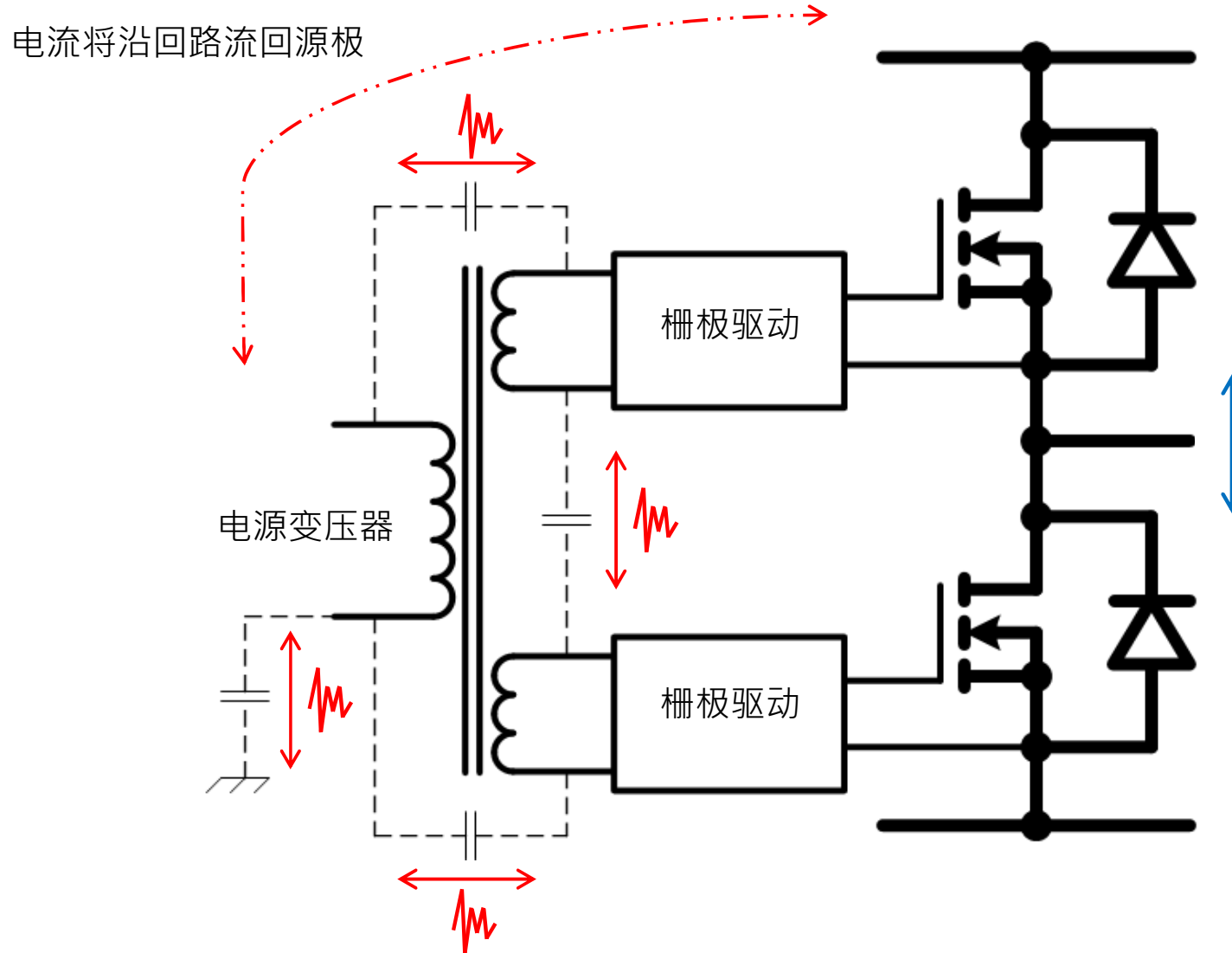
-器件额定电流为200A



Typical values for Infineon 1200V CoolSiC™ MOSFET and IGBT 4 @ 200A Rating

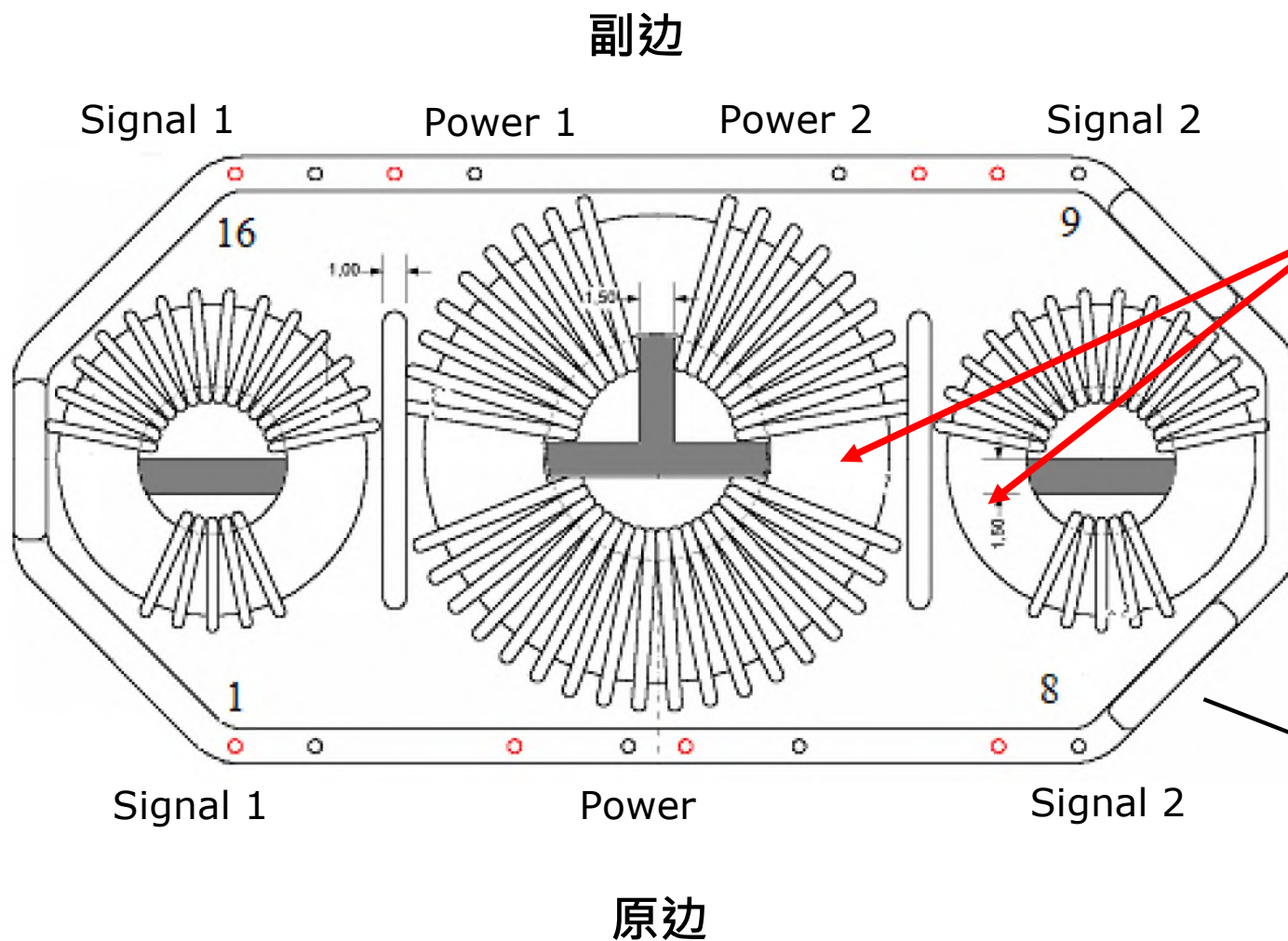


# 供电变压器中的寄生电容耦合电流

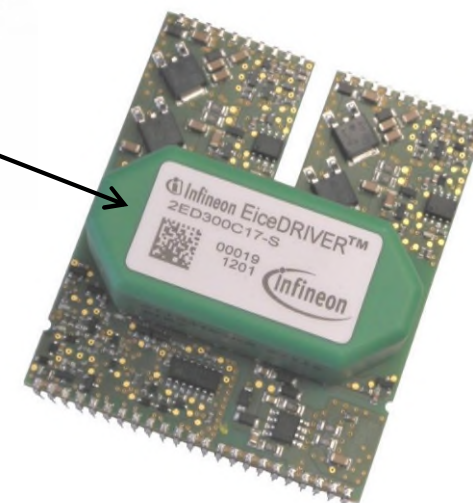


举个例子，粗略计算大约  $50 \text{ pF} \times 50 \text{ kV}/1 \mu\text{s} \approx 2.5 \text{ A}$

# 带磁心的隔离变压器 - 低电容耦合分离绕组

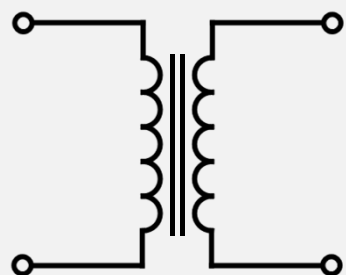
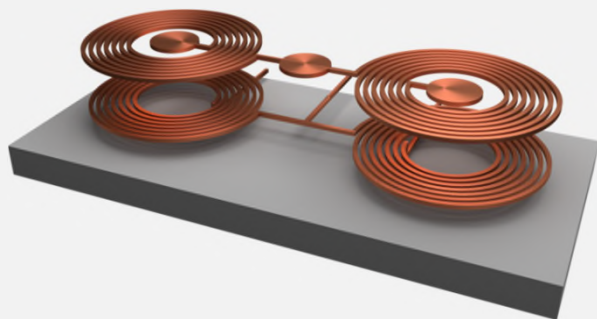


注意绕组采用物理隔离以减小初级到次级的电容



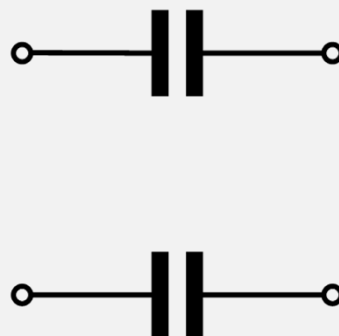
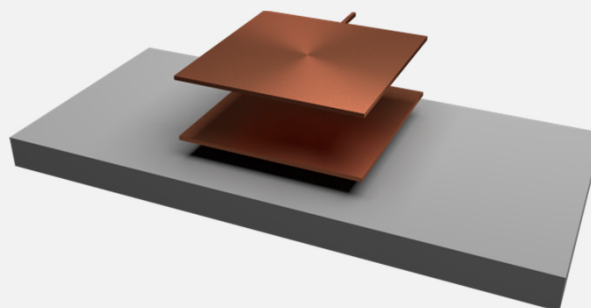
# 电隔离的技术

磁耦合：无磁心硅刻技术  
或带磁心变压器



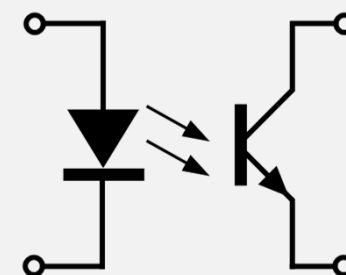
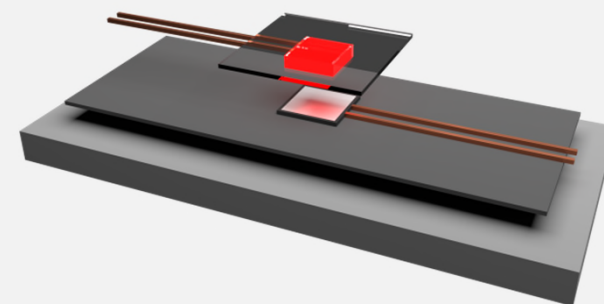
Analog Devices, Infineon,  
Power Integrations,  
Rohm及其他公司

电容耦合



Texas Instruments,  
Silicon Labs及其他公司

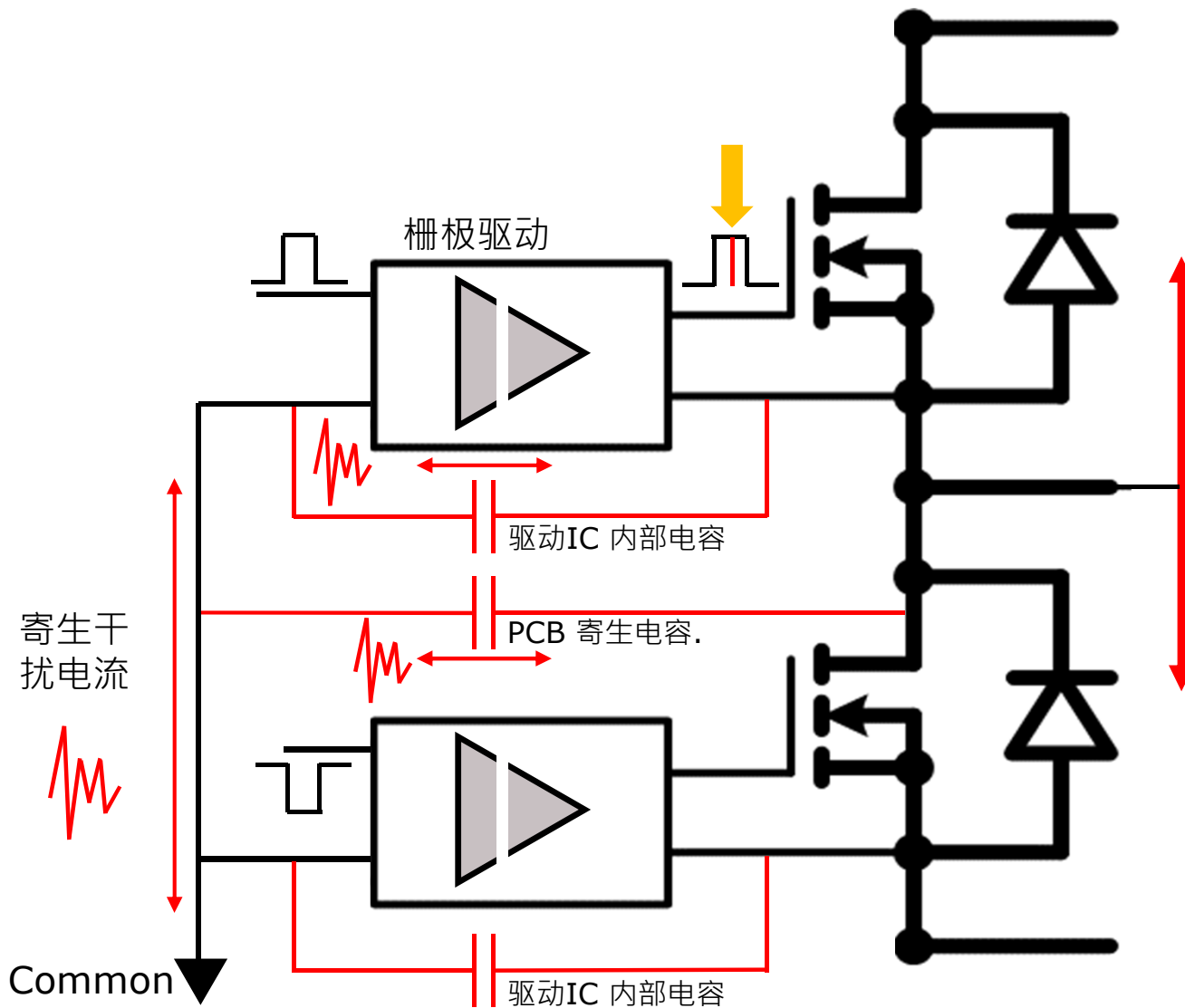
光学耦合



Avago, Fairchild, Toshiba  
及其他公司

# 跨隔离势垒的寄生电容

## -驱动IC的CMTI

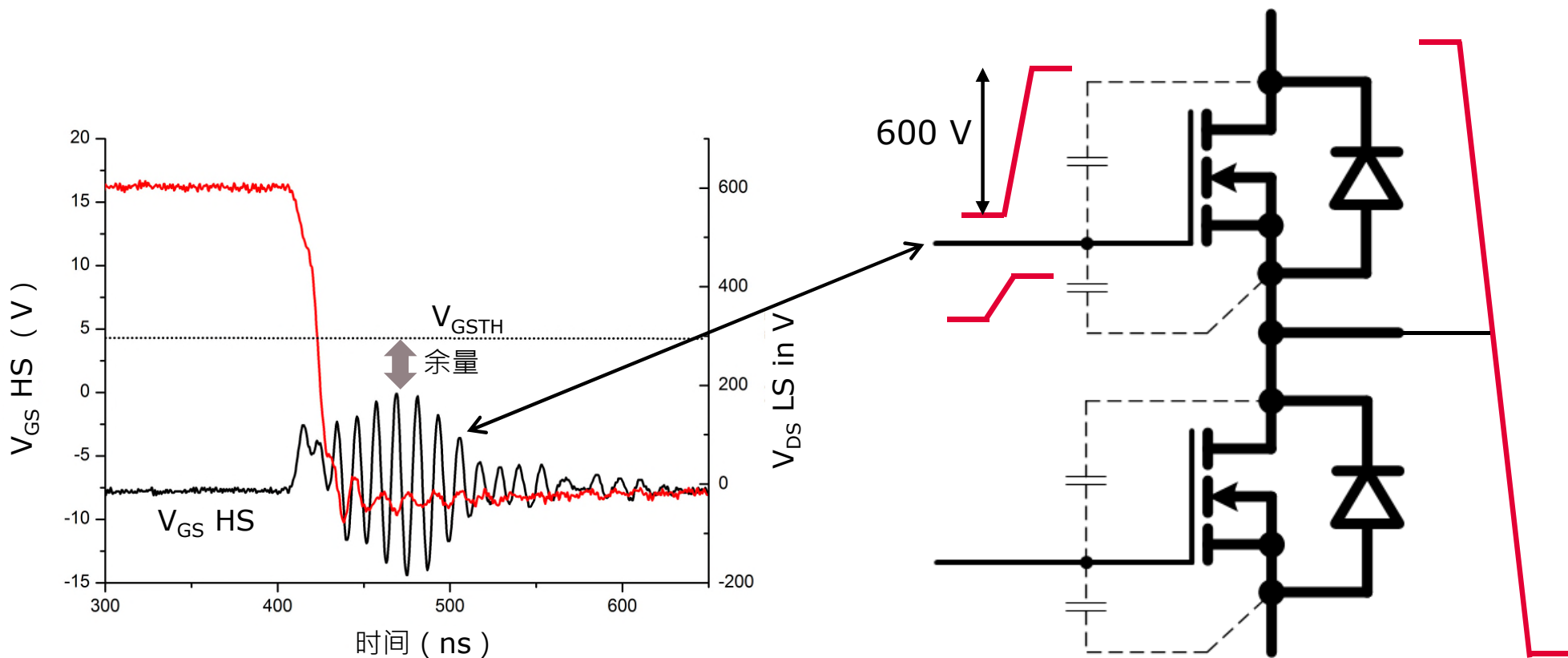


驱动IC共模瞬态抗扰度 ( CMTI )

寄生干扰电流可能会造成IC停止工作。

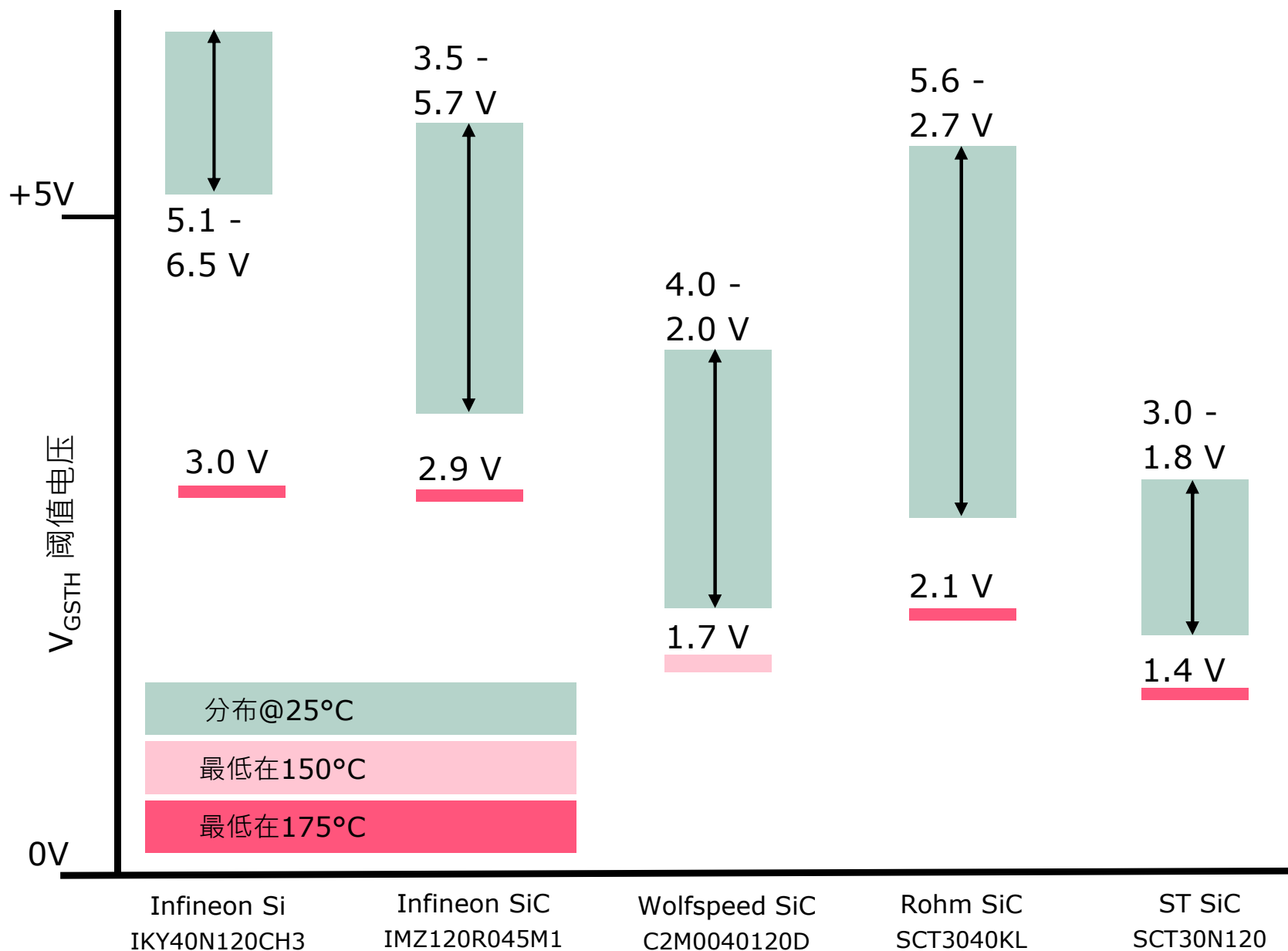
# 高电压变化速率的影响

- 容性耦合导致误导通

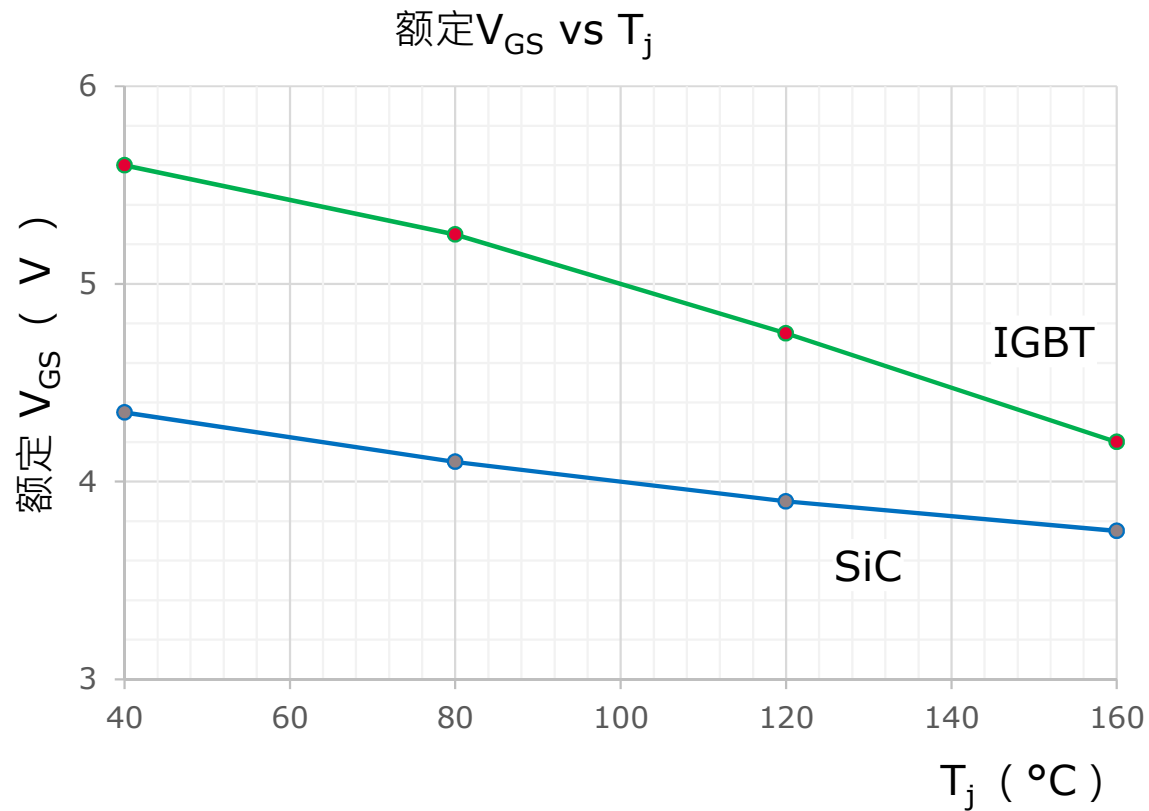


下管SiC MOSFET导通时对上管栅极电压的影响

# 数据手册上典型的栅极阈值电压 $V_{G\text{STH}}$



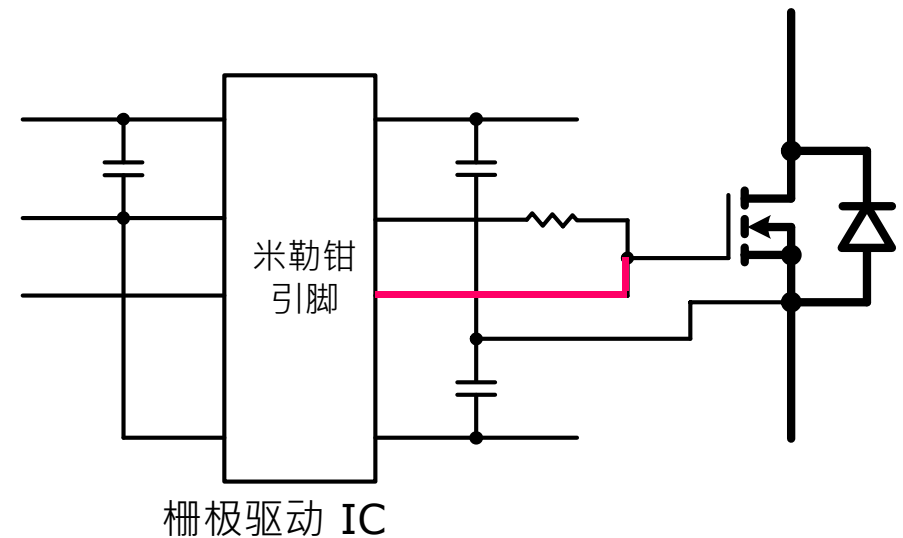
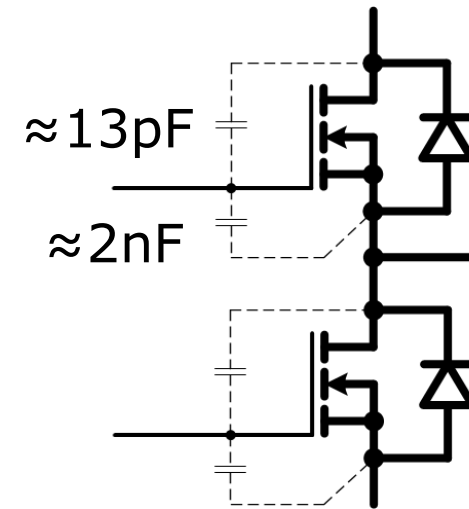
# 栅极阈值电压随温度的变化





# 如何避免误导通

- 使用具备高 $V_{G_{STH}}$ 的MOSFET
- 增加负的 $V_{GS}$
- 使用带米勒钳的驱动器IC，见下文
- 使用具有良好电容比  $C_{DG} / C_{GS}$  比的MOSFET



# 如何避免误导通

## $-V_{GS}$ 余量的粗略估计

ROT ( 第一原则 )  $C_{DG}$  与  $C_{GS}$  比值 > 150

$V_{GS}$  余量粗略估计 :

粗略计算  $\Delta V_{GS} \approx \Delta V_{DG} \times C_{GS} / C_{DG}$

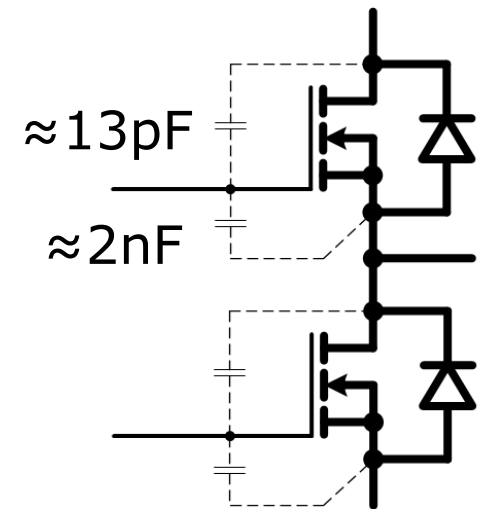
$\Delta V_{GS} \approx 600 \text{ V} \times 13 \text{ pF} / 2000 \text{ pF}$

$\Delta V_{DG} \approx 3.9 \text{ V}$

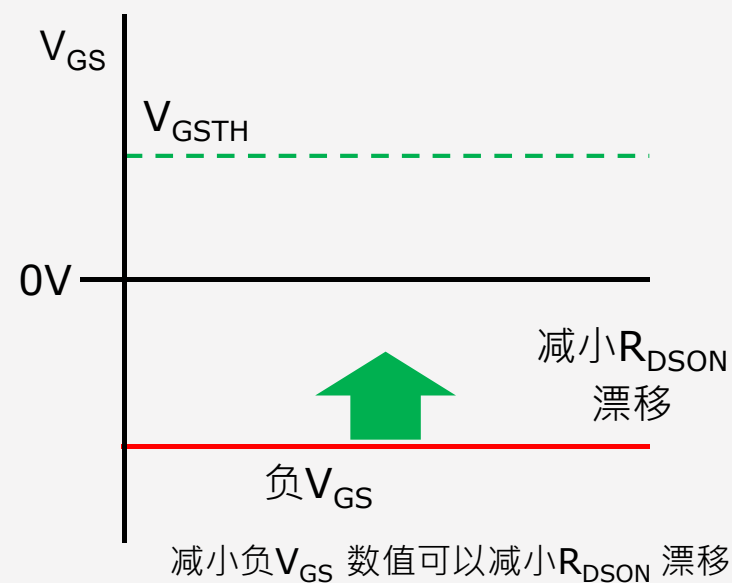
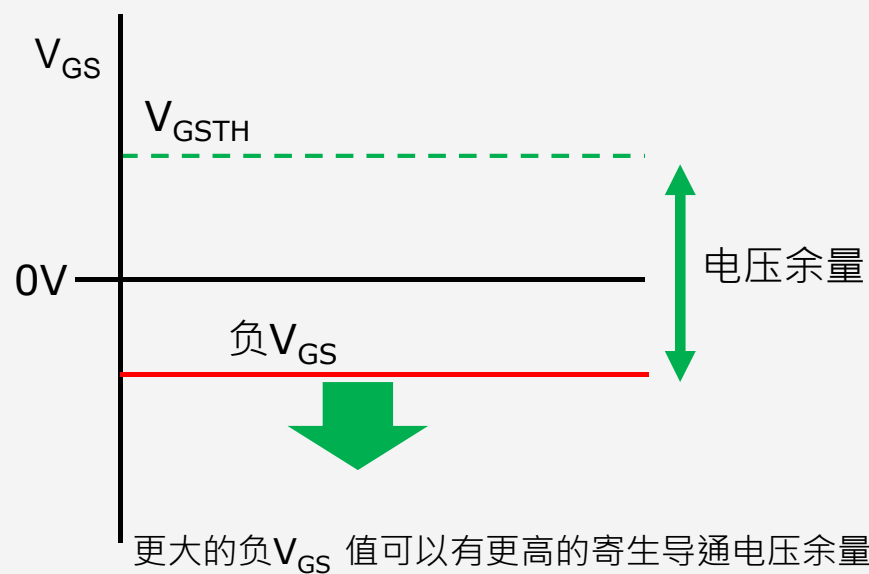
加上  $V_{GSTH} \approx +4.0 \text{ V}$  和  $-3 \text{ V}$  的栅极电压

应该有  $+3.1 \text{ V}$  的余量.

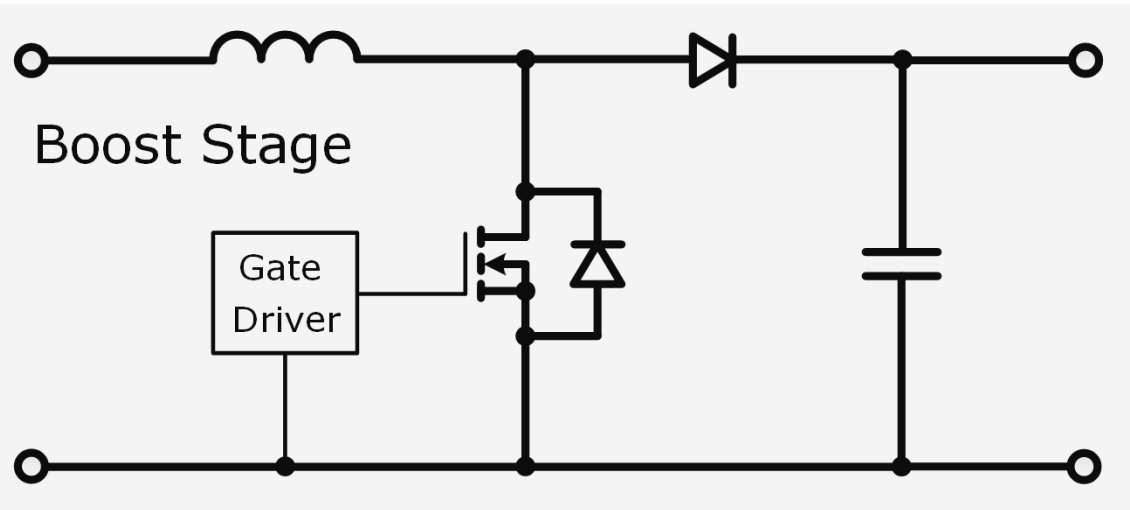
一切以实际测量为准。



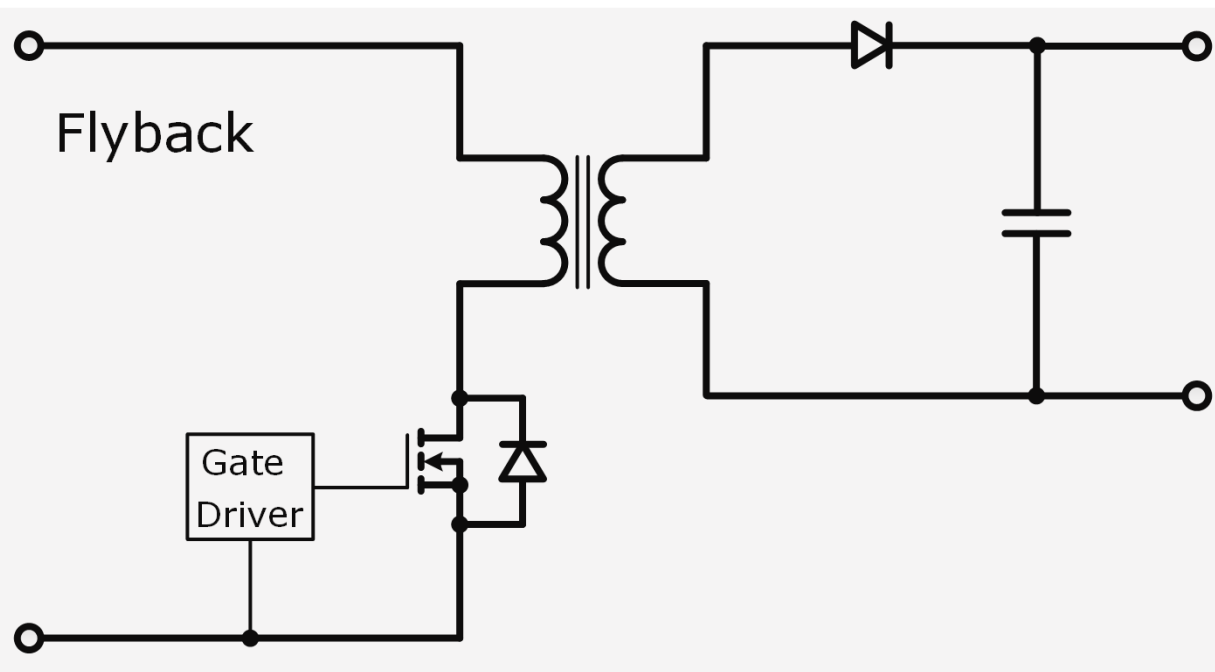
# 负 $V_{GS}$ 值的权衡



# 利用单管拓扑结构改善寄生导通效应



在这些拓扑结构中，  
关断状态时不会出现  
过高的 $dv/dt$



# SiC MOSFETs 与 IGBT栅极驱动的区别

更快的开关

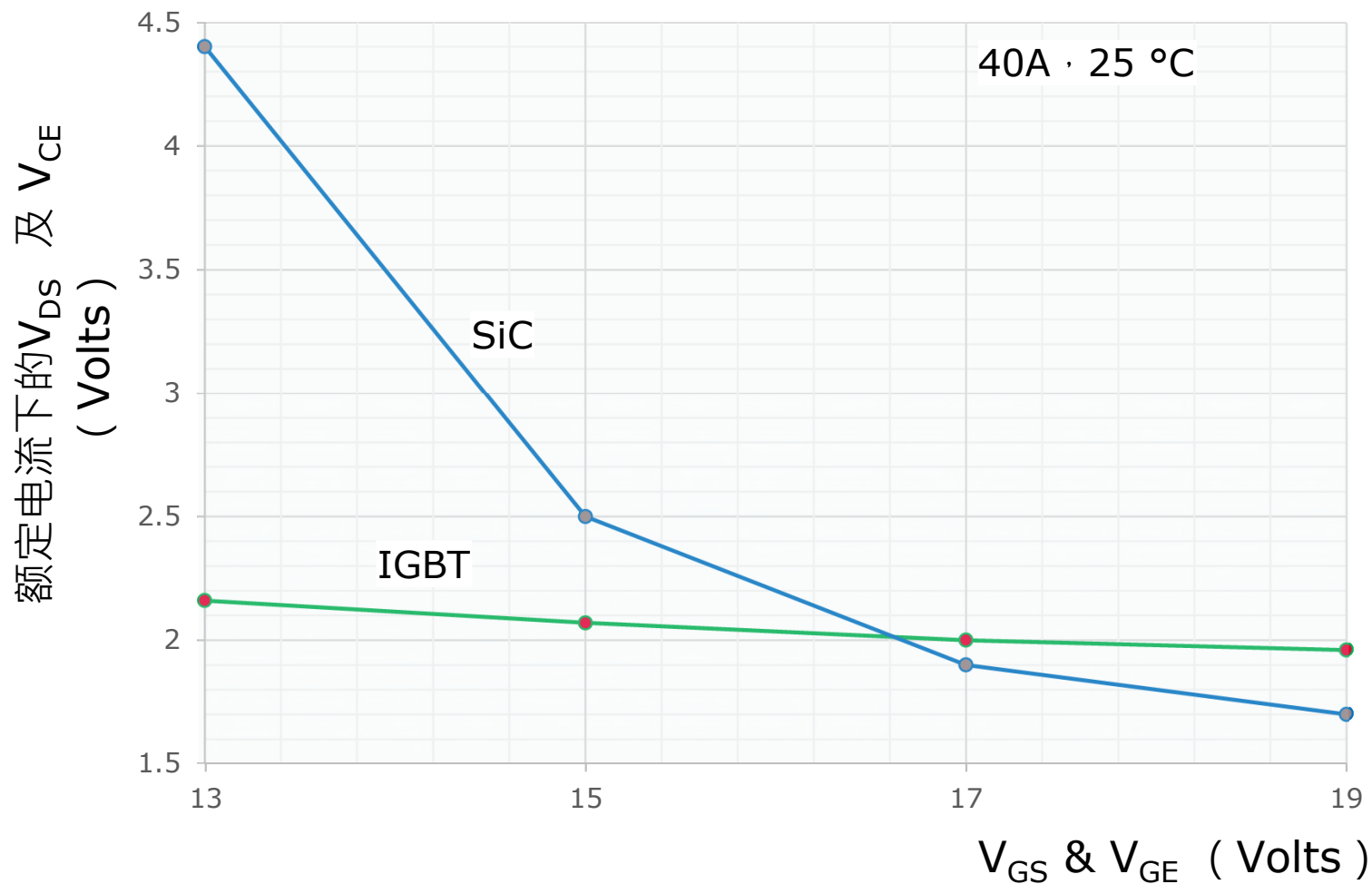
**3b** 栅源电压



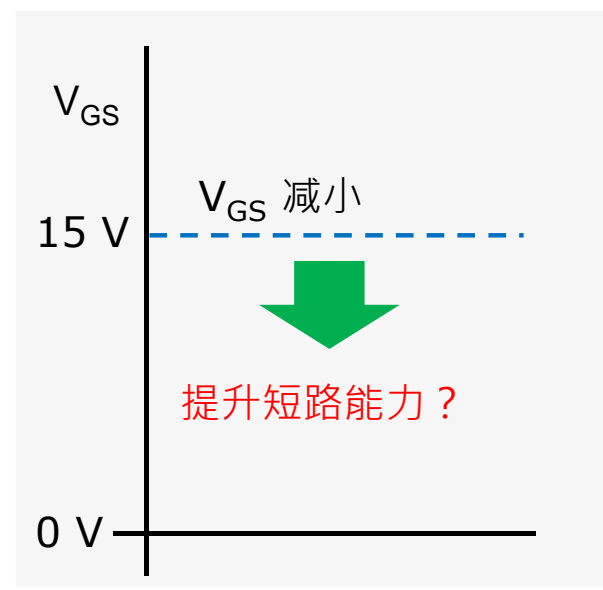
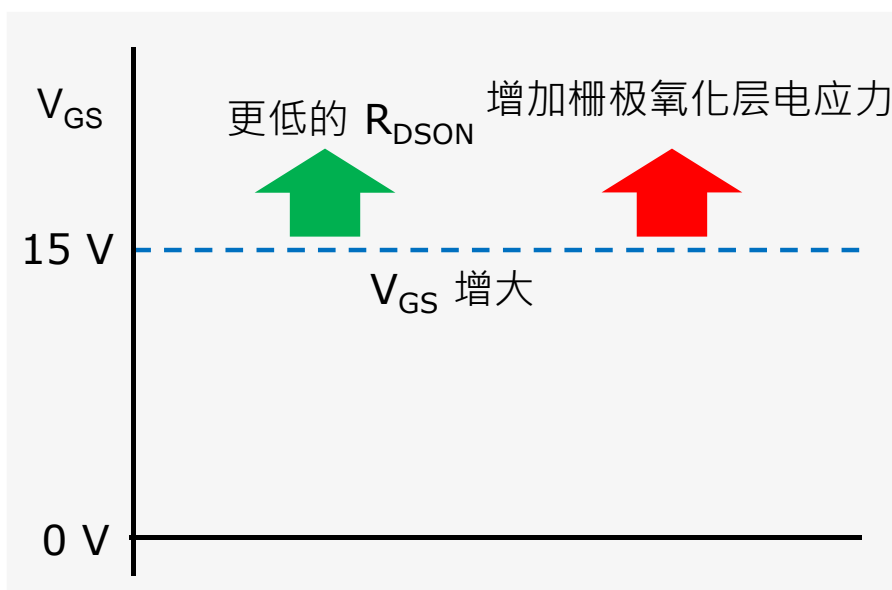
体二极管

短路能力

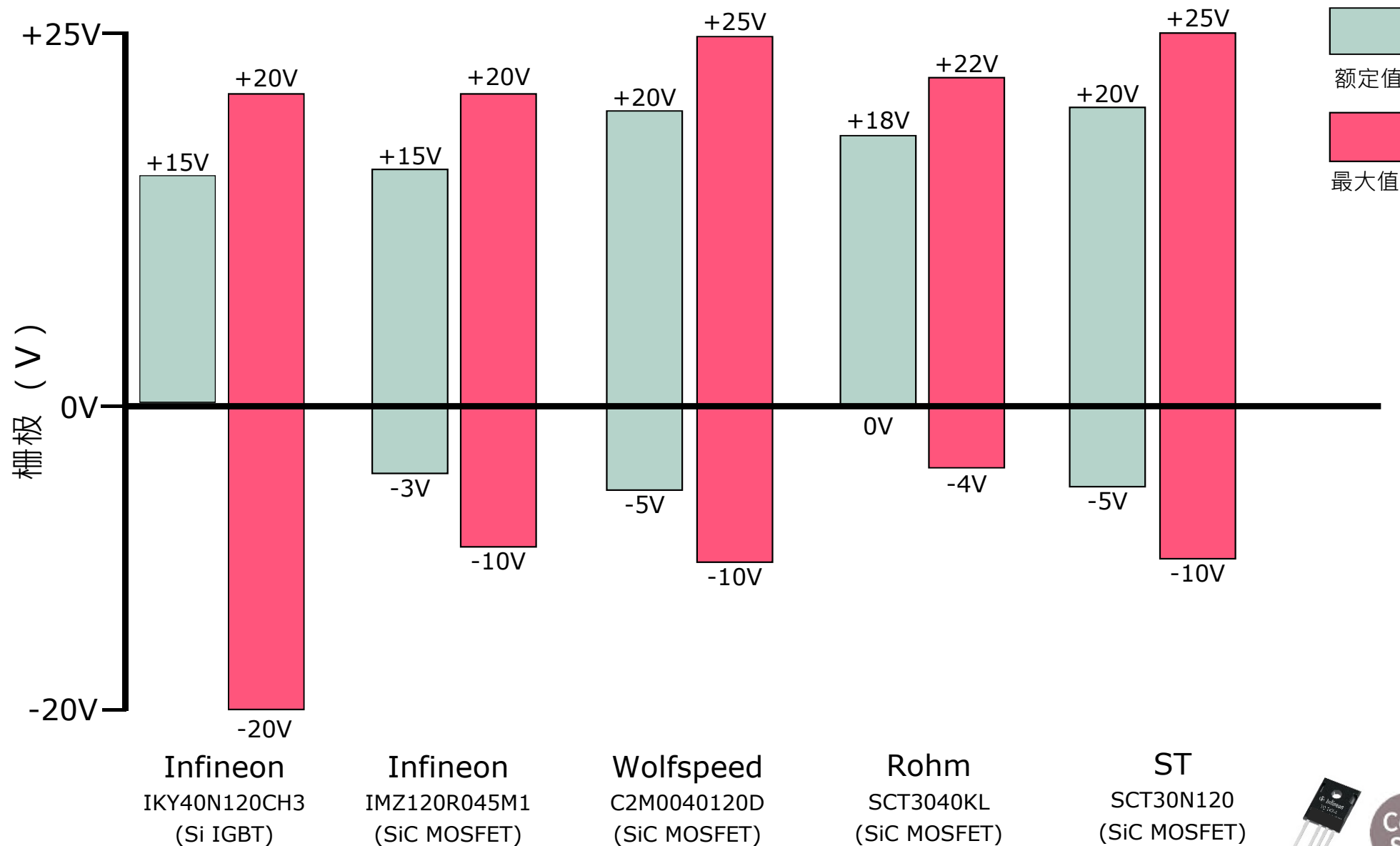
# $R_{DS(on)} / V_{CE}$ 随 $V_{GS} / V_{GE}$ 的变化 - 在高 $V_{GS}$ 下工作更有利



# $V_{GS}$ 电压值的权衡



# 数据手册上栅极电压- $V_{GS} / V_{GE}$ 额定值及最大值

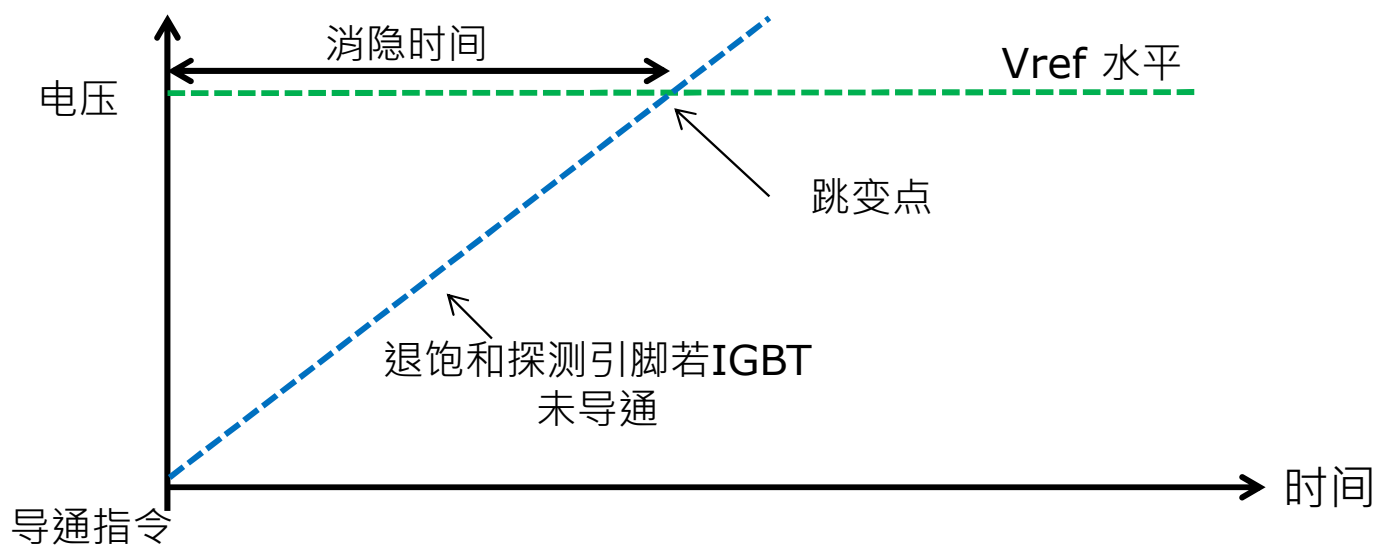
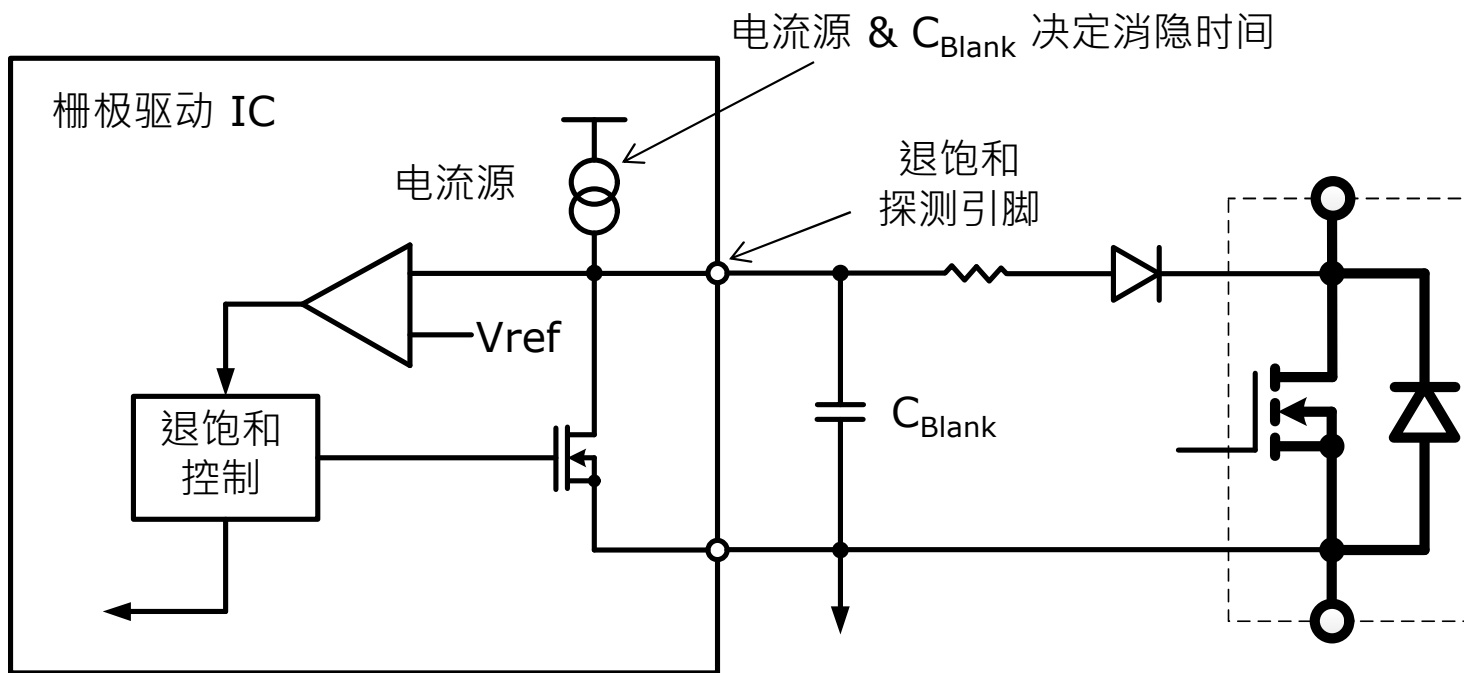




# SiC MOSFETs 与 IGBT栅极驱动的区别

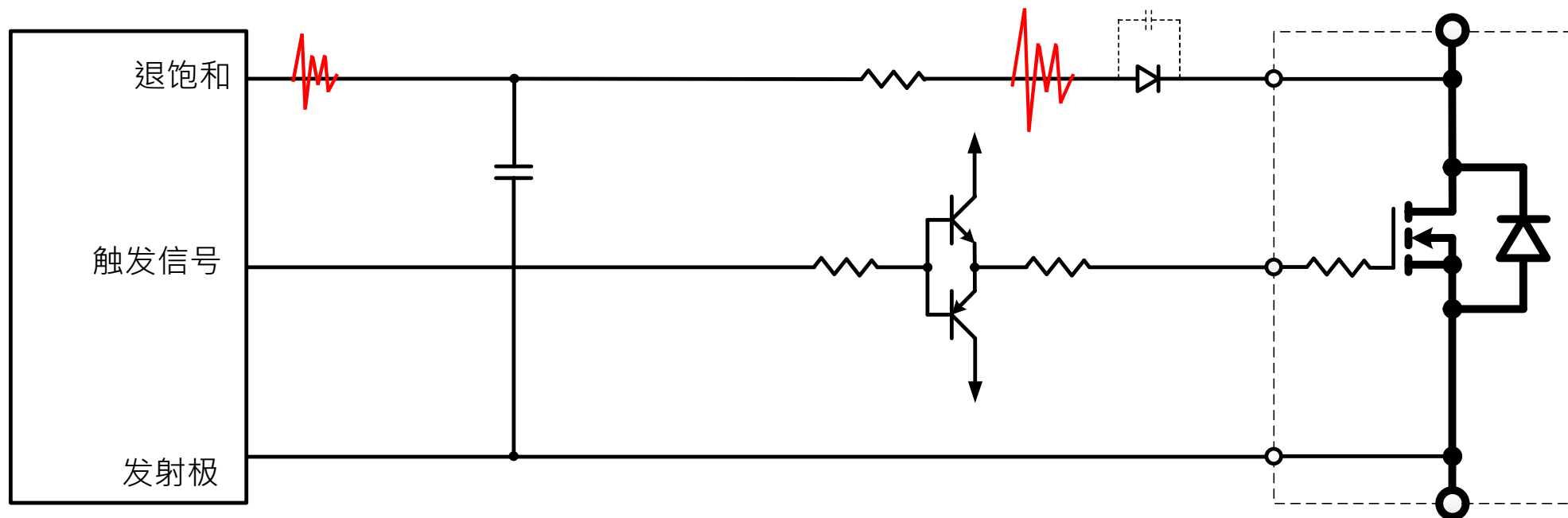


# 二极管电路退饱和检测



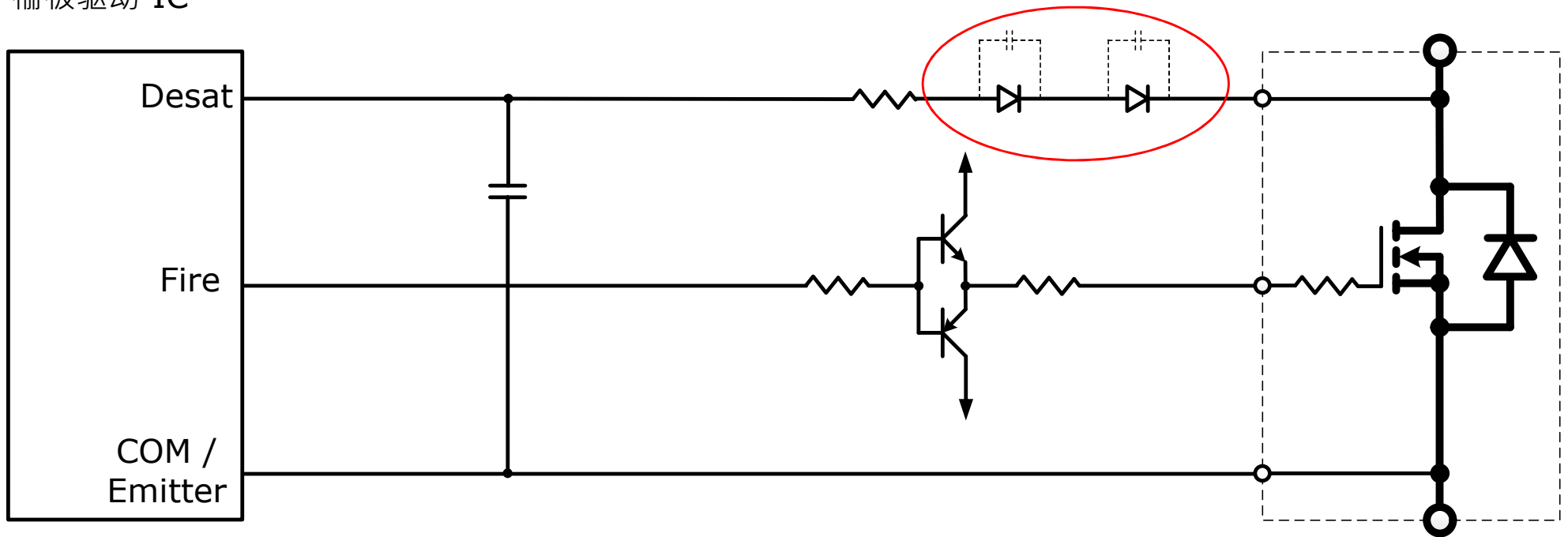
# 退饱和和感应电路抗噪能力的提高

栅极驱动 IC



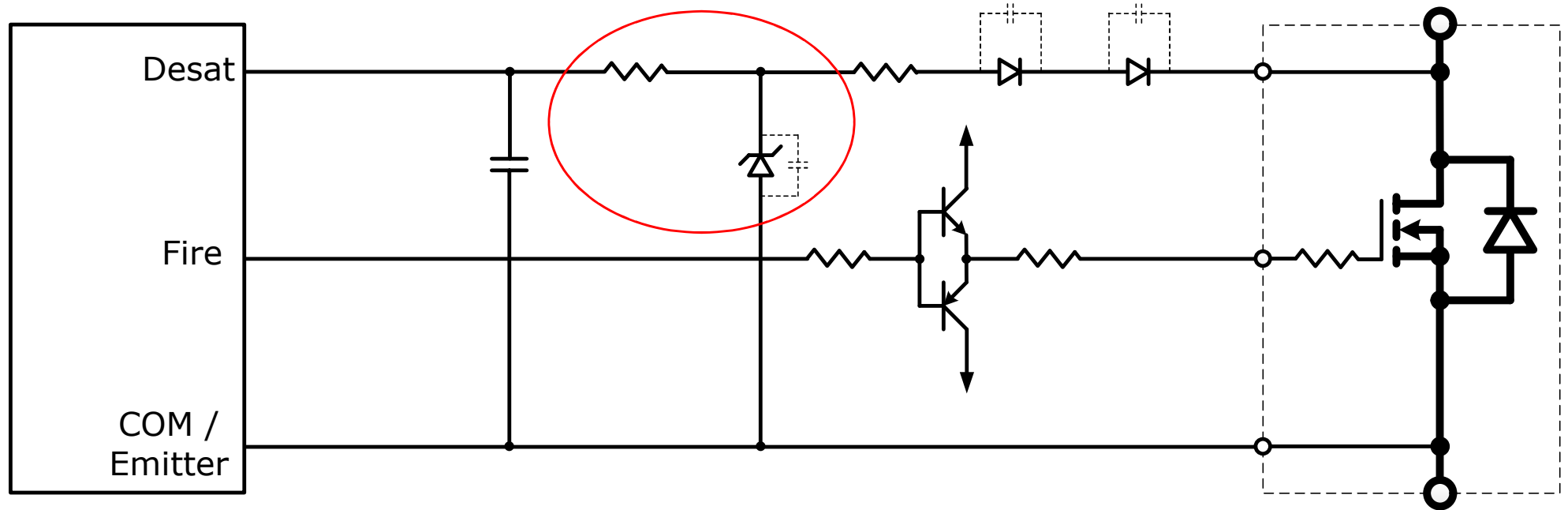
建议的电路调制可以增强抗噪能力

栅极驱动 IC



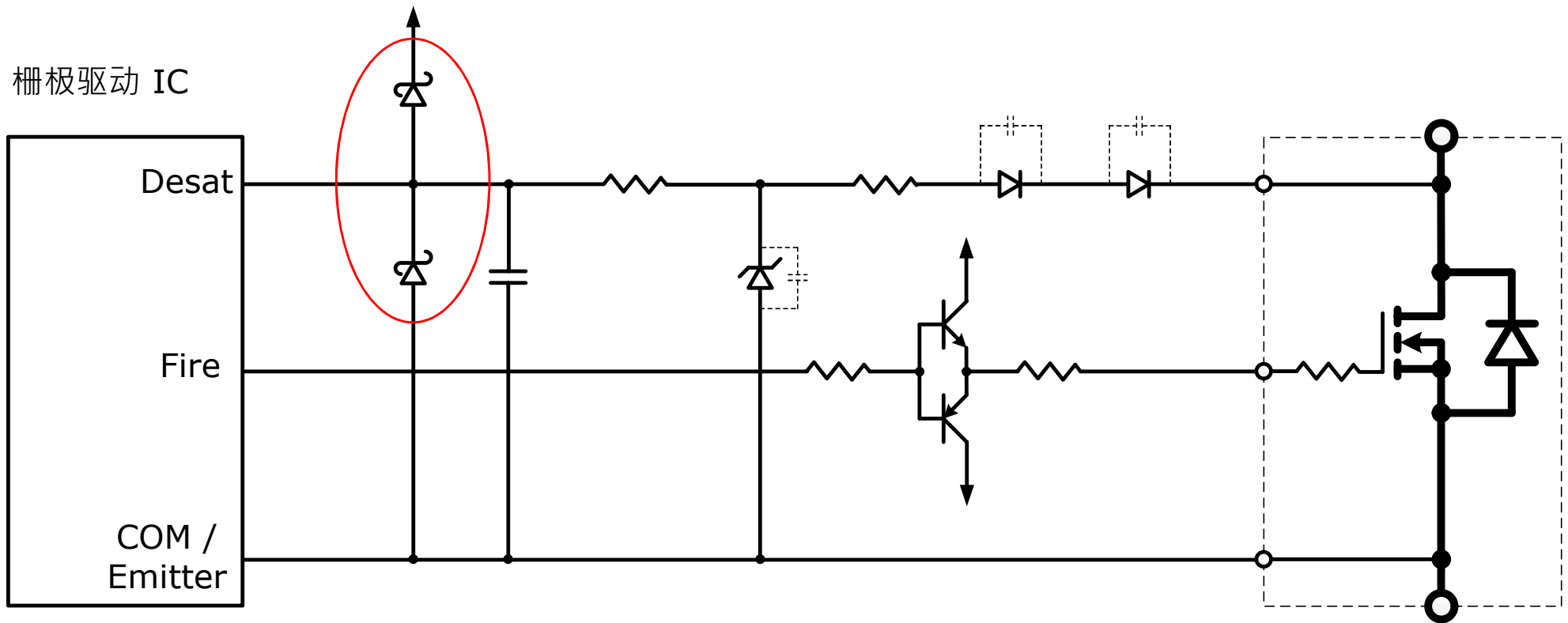
建议的电路调制可以增强抗噪能力

栅极驱动 IC



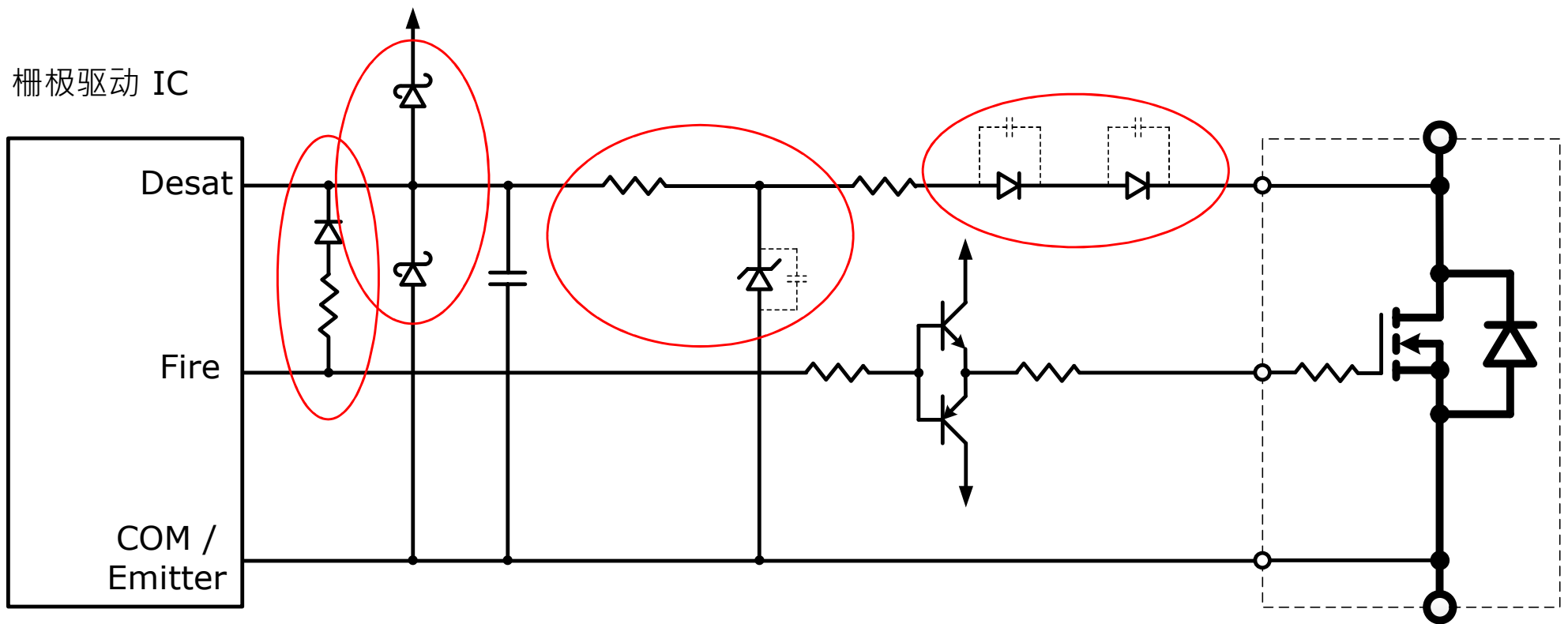
建议的电路调制可以增强抗噪能力

栅极驱动 IC



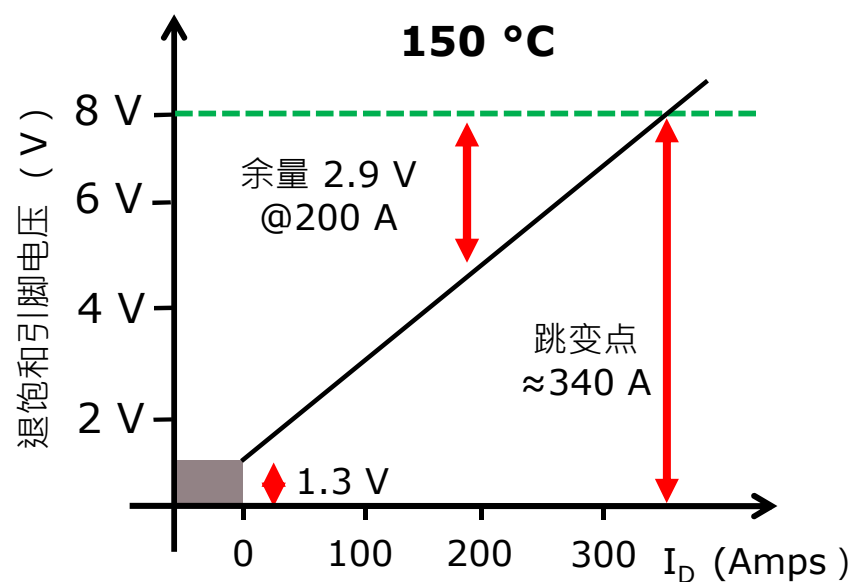
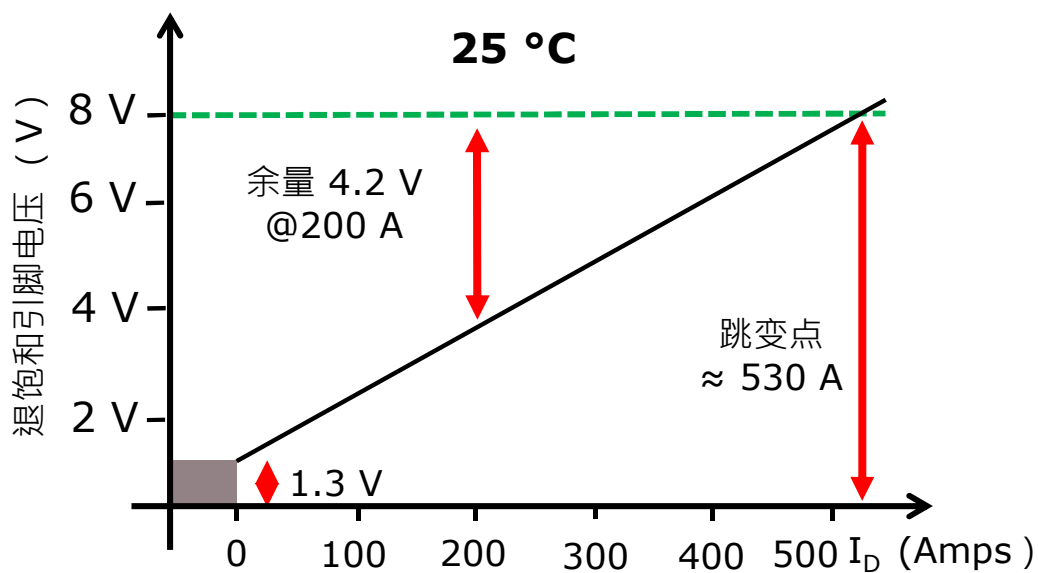
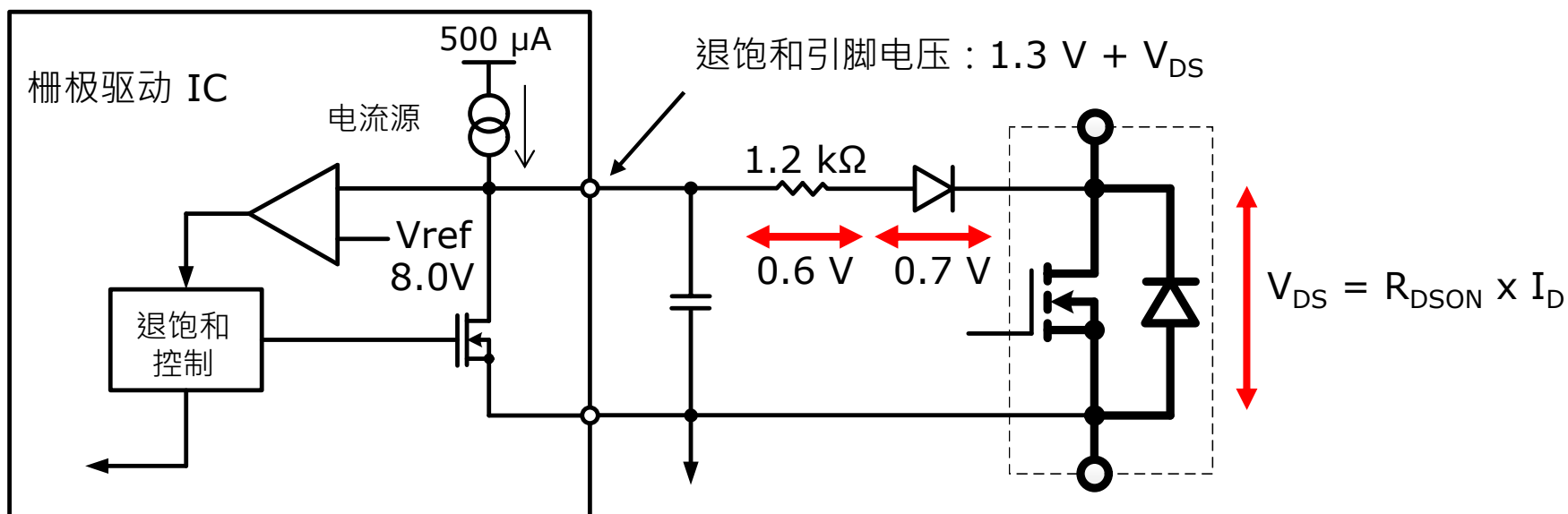
建议的电路调制可以增强抗噪能力

# 退饱和感应电路抗噪能力的提高



建议的电路调制可以增强抗噪能力

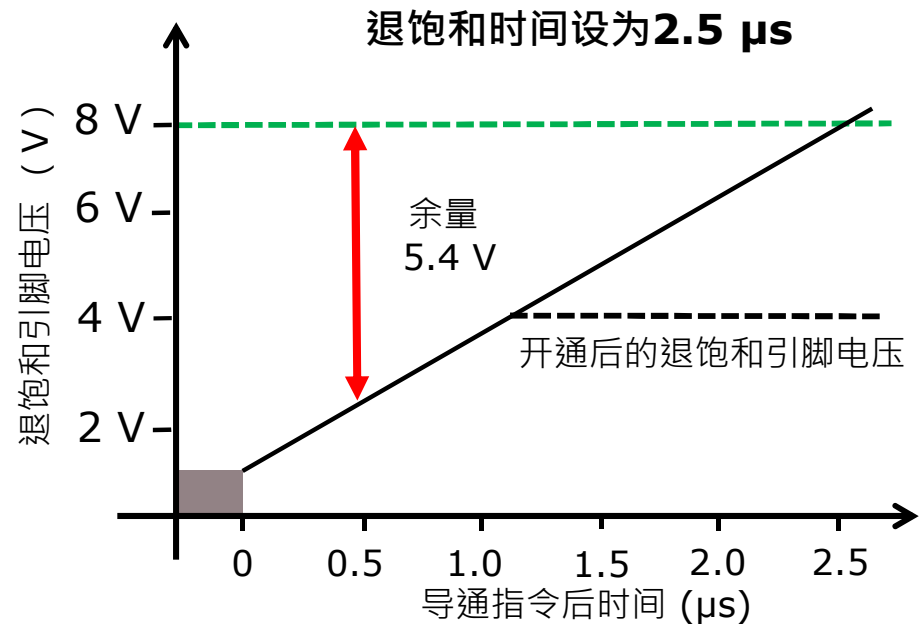
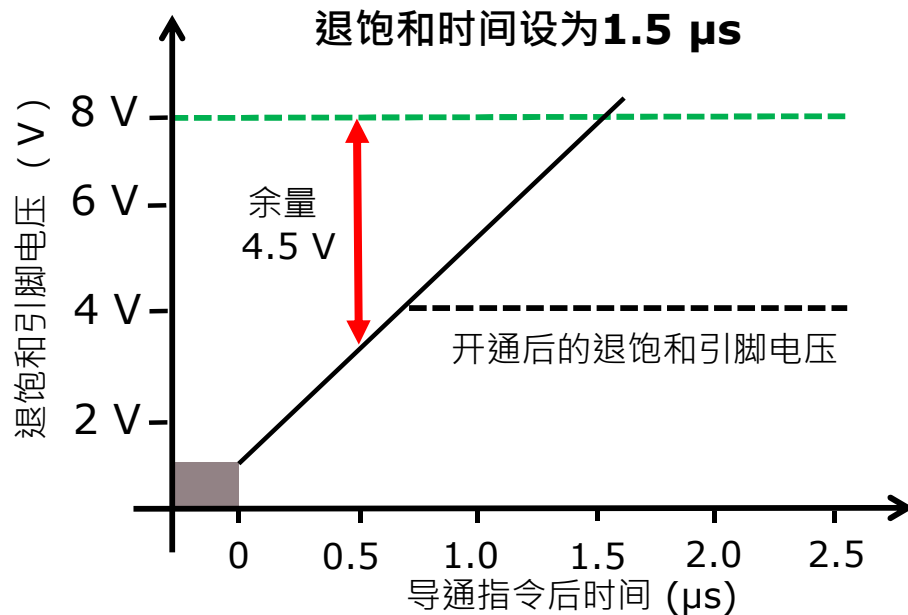
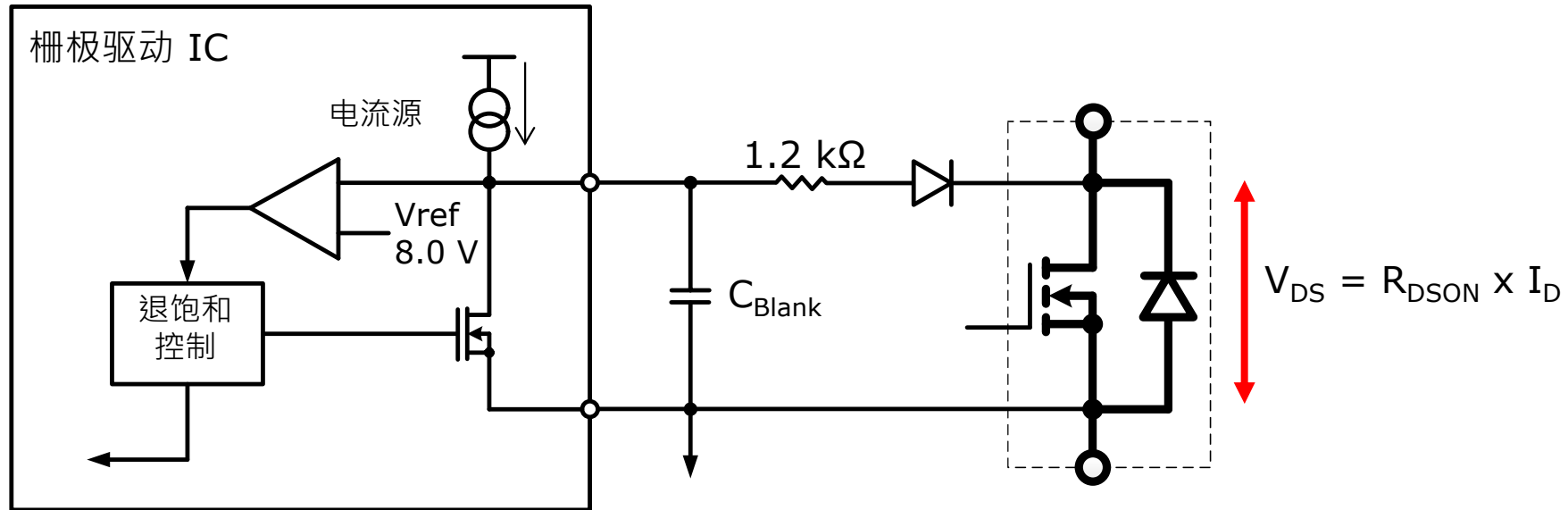
# 典型100A 1200V SiC MOSFET的触发电平





# 500ns 导通时间下，100A-1200V SiC MOSFET

## 消隐时间问题



# 权衡 - 最佳余量为多少?

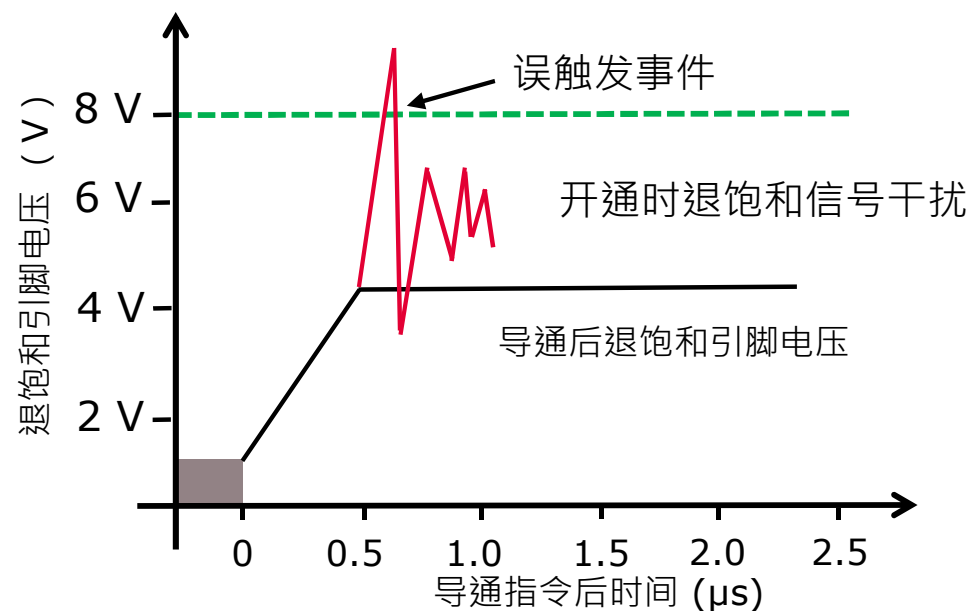
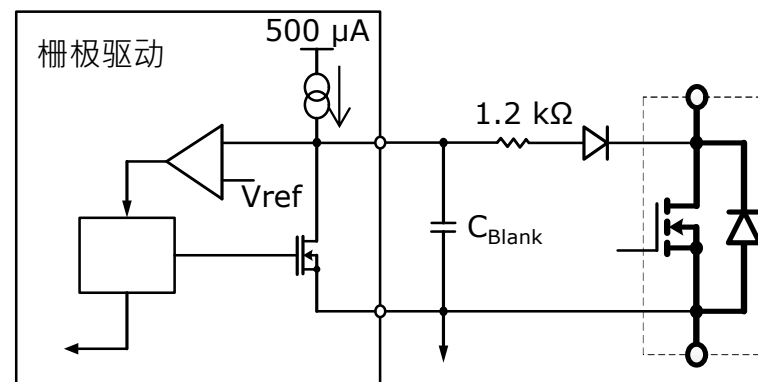
## 高余量

冗余度: 驱动IC时序, 电流源,  $C_{blank}$ ,  $R_{DSON}$ ,  $V_{ref}$  等  
时间有可能超过器件极限  $3 \mu s$



## 低裕量

退饱和信号噪声会引起误触发



# 总结: SiC MOSFET与 IGBT-栅极驱动的区别



	<b>IGBT</b> (IKY40N120CH3)	<b>SiC MOSFET</b> (IMZ120R045M1)
驱动 IC CMTI 值	> 15 kV/μs	> 50 kV/μs
驱动信号时序变化范围	< 200 ns	< 50 ns
耦合电容	< 15 pF	< 5 pF
功率需求 ( 20kHz工作条件 )	> 100 mW	> 30 mW
栅极阈值电压(25°C)	5.1 V to 6.5 V	3.5 V to 5.5 V
典型的负压范围	0 V to -15 V	-5 V to -3 V
短路时间	10 μs	3 μs

## 驱动 SiC MOSFETs – 总结

- SiC MOSFET具有快速开关，可达到 $> 50\text{V/ns}$ 的电压变化速率。这需要具有高CMTI的驱动IC和具有低寄生电容的电源。
- 高性能同步整流要求驱动IC在整个温度范围内具有良好匹配且精确的延迟和严格的容差。
- SiC MOSFET可能需要负栅极电压或米勒钳位以防止由于较低的 $V_{\text{GSTH}}$ 和较高的电压变化速率引起的寄生导通。
- SiC MOSFET的短路能力较低，因此需要更快响应的退饱和检测电路。

# 第一部分

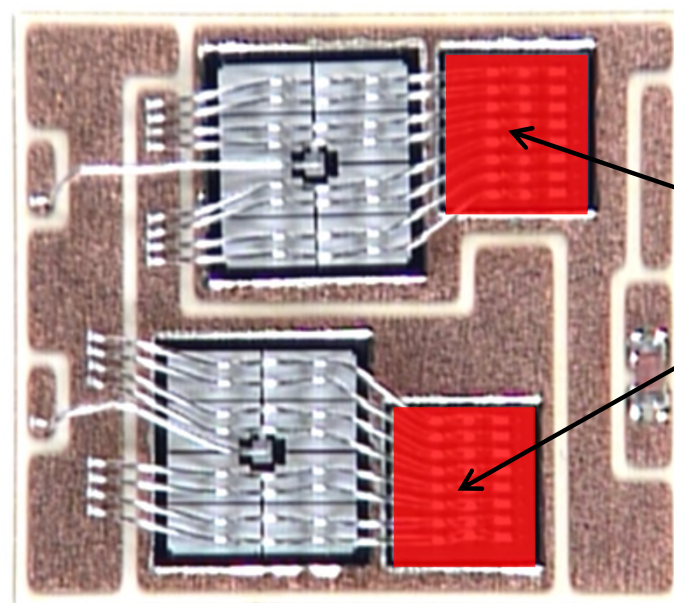
- 1 SiC的成本问题
- 2 SiC适合哪些应用
- 3 如何驱动门极
- 4 用体二极管 还是同步整流?**
- 5 杂散电感带来的问题和解决办法

# SiC MOSFETs 与 IGBT门极驱动的区别



# 体二极管在同步整流中的应用

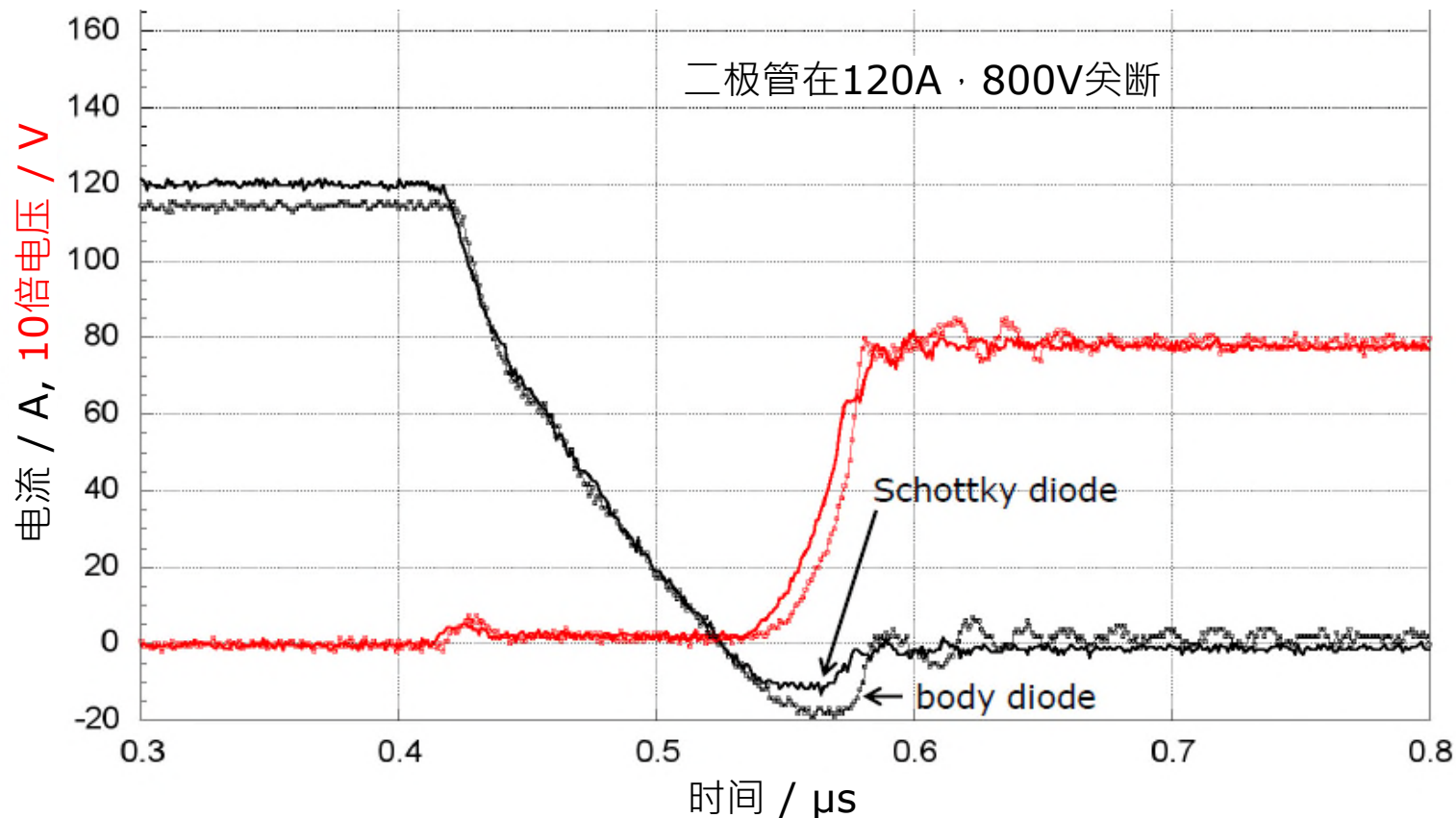
## SiC MOSFET



没有  
外部并联二极管

# SiC MOSFET 体二极管

- 与外部SiC二极管动态开关性能对比

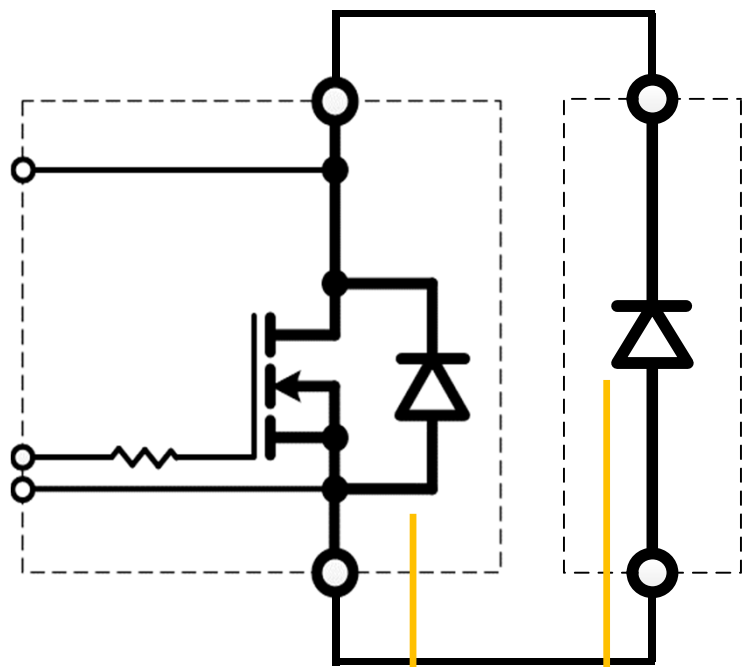


由于漂移区非常薄，SiC MOSFET体二极管的开关损耗相比于Si二极管是可忽略的

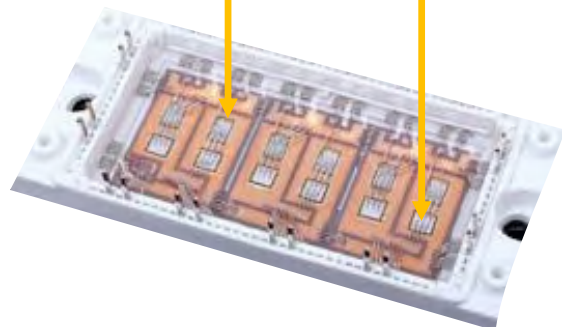


# 一些芯片供应商需要额外并联SiC二极管以实现动态性能

带体二极管的SiC MOSFET + 外部SiC二极管



如果SiC MOSFET体二极管不具备所需的可靠性指标，则需要单独的并联外部SiC二极管



Wolfspeed SiC 功率组件



SEMITRANS<sup>®</sup> 3

SiC MOSFET Module

Engineering Sample

SKM350MB120SCH17

Target Data

**Features**

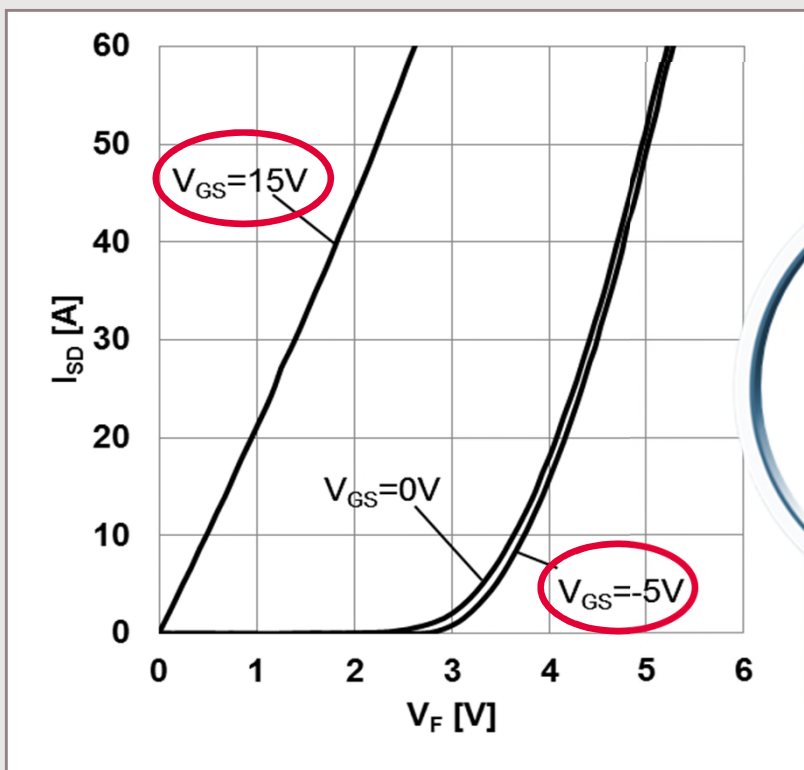
- Full Silicon Carbide (SiC) power module
- Latest generation SiC MOSFETs
- External SiC Schottky Barrier Diode embedded



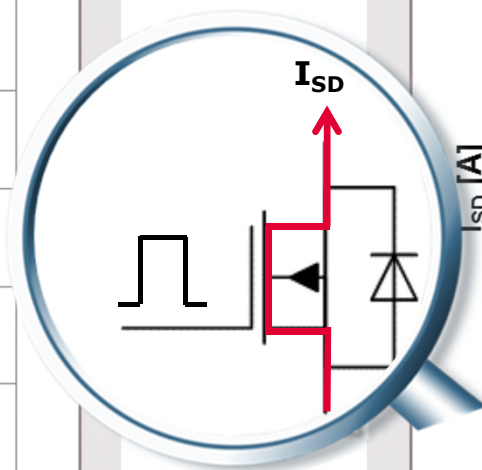
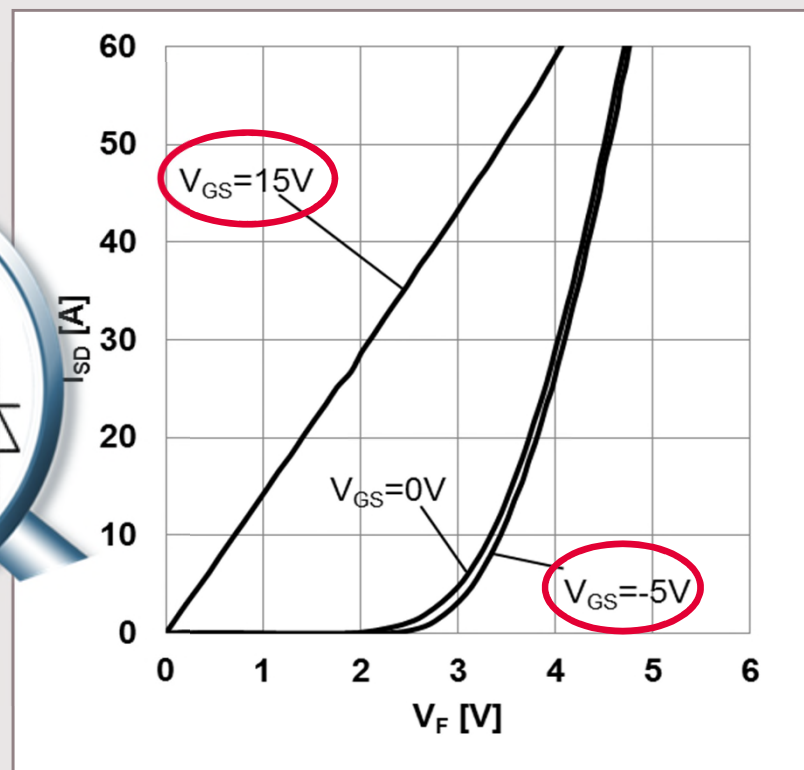
# 为什么采取同步整流?

反向电流 /  $V_F$  与  $V_{GS}$  / 温度的函数关系

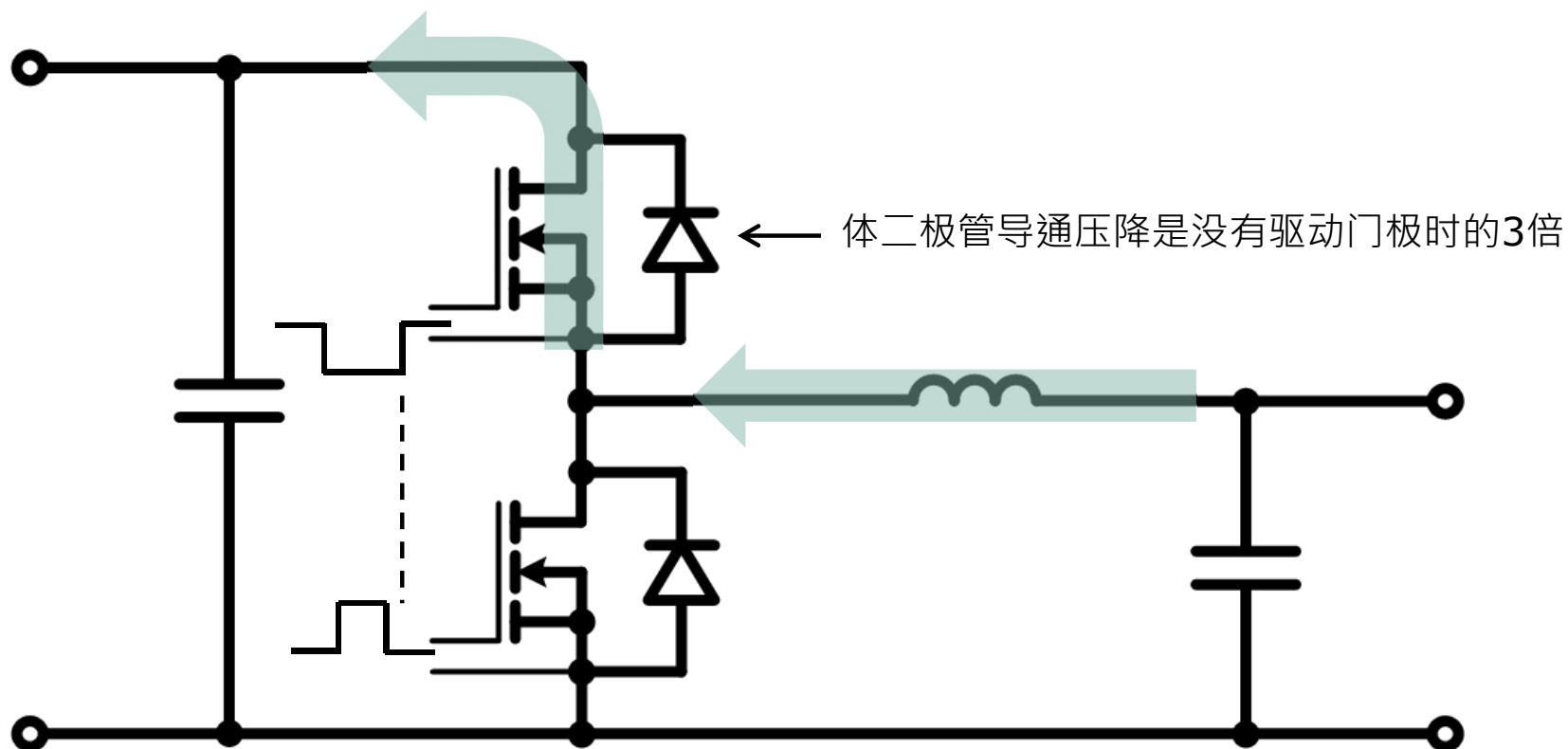
$T_j = 25\text{ }^\circ\text{C}$



$T_j = 175\text{ }^\circ\text{C}$



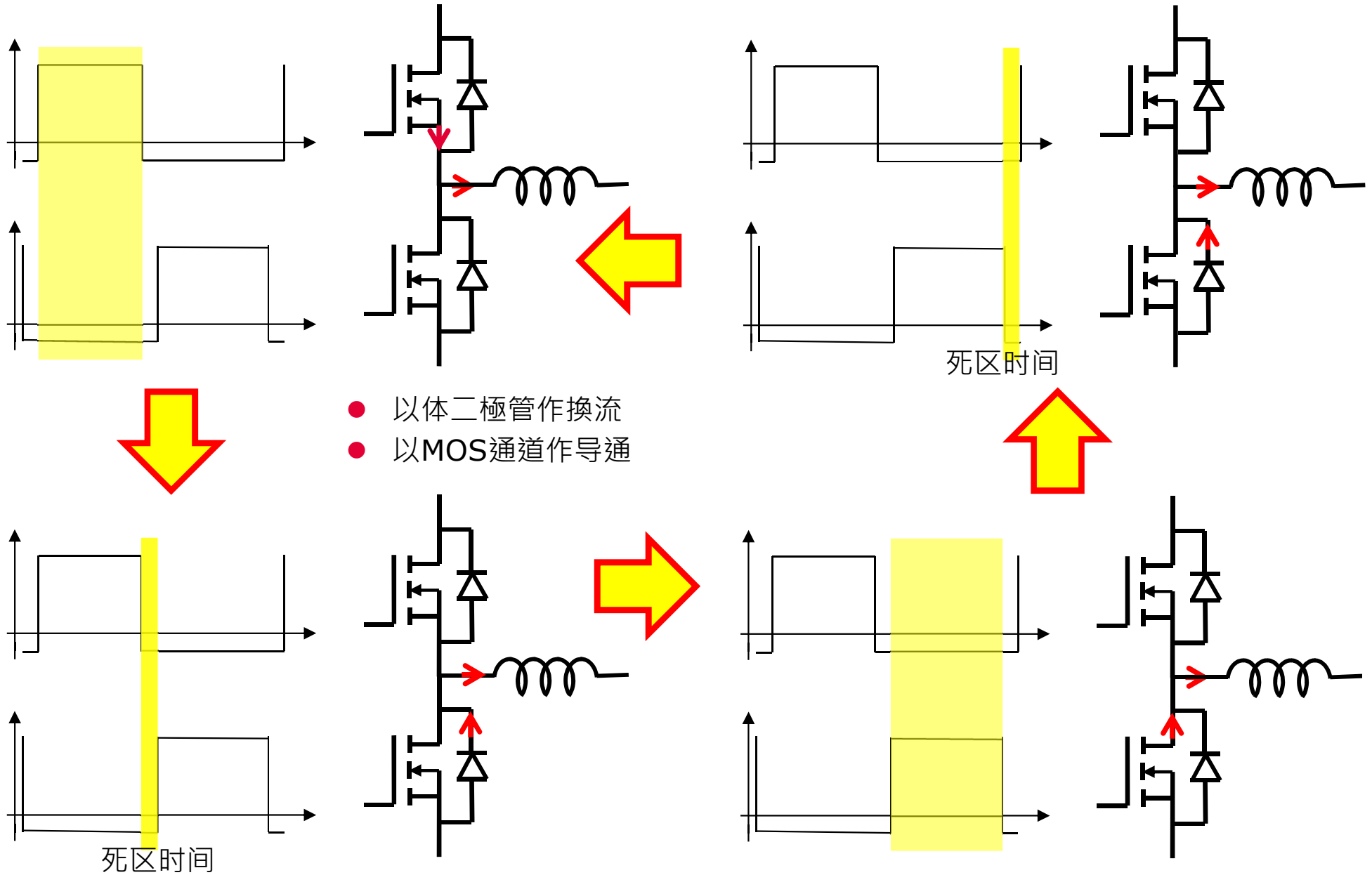
# 同步整流挑战



- 准确的死区时间计算
- 精确的驱动器延迟时序和匹配

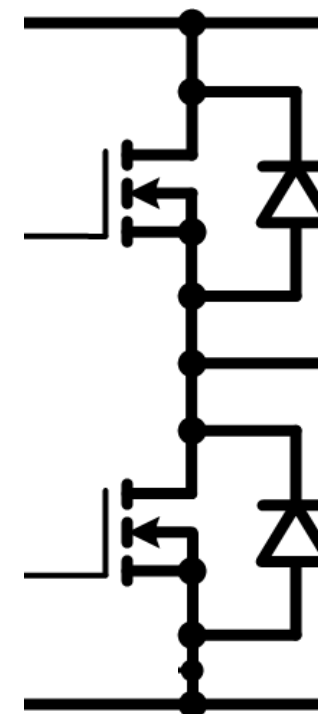
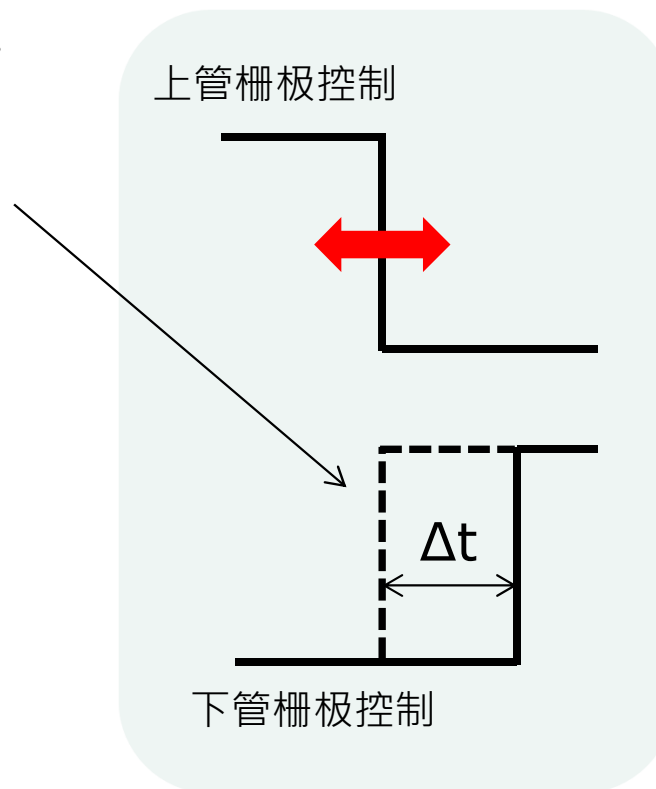
# 体二极管和同步整流模式

- 第3象限工作原理



# 互锁 延迟/死区时间

$\Delta t$  关断上管和开通下管之间的时间，或是关断下管和开通上管之间的时间，目的是避免短时的直通现象



## 数据手册典型值

Parameter	Symbol	Values			Unit
		Min.	Typ.	Max.	
Input IN to output propagation delay ON	$T_{PDON}$	95	120	142	ns
Input IN to output propagation delay OFF	$T_{PDOFF}$	105	125	150	ns
Input IN to output propagation delay distortion ( $T_{PDOFF} - T_{PDON}$ )	$T_{PDISTO}$	-15	5	25	ns

# 栅极驱动器中的精确时序非常重要，因为死区时间会影响性能

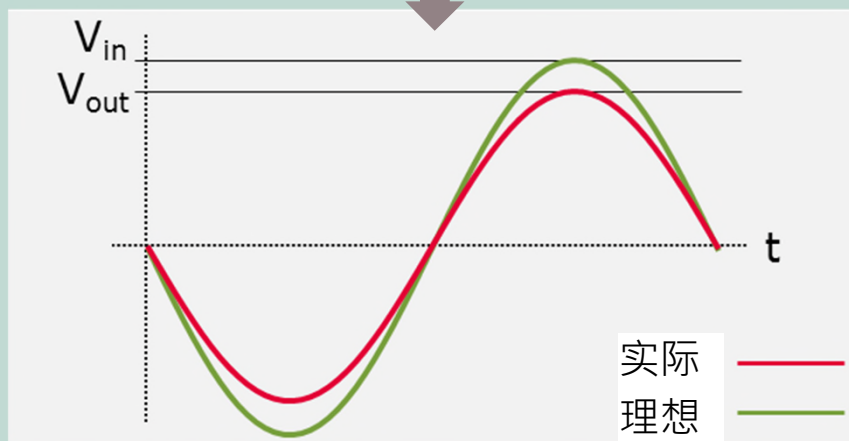


死区时间

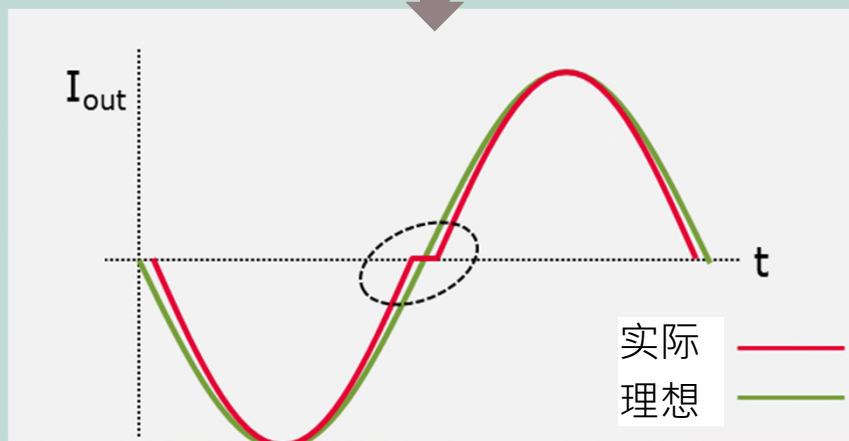
延迟时间

延迟匹配

输出功率减小



波形失真增加

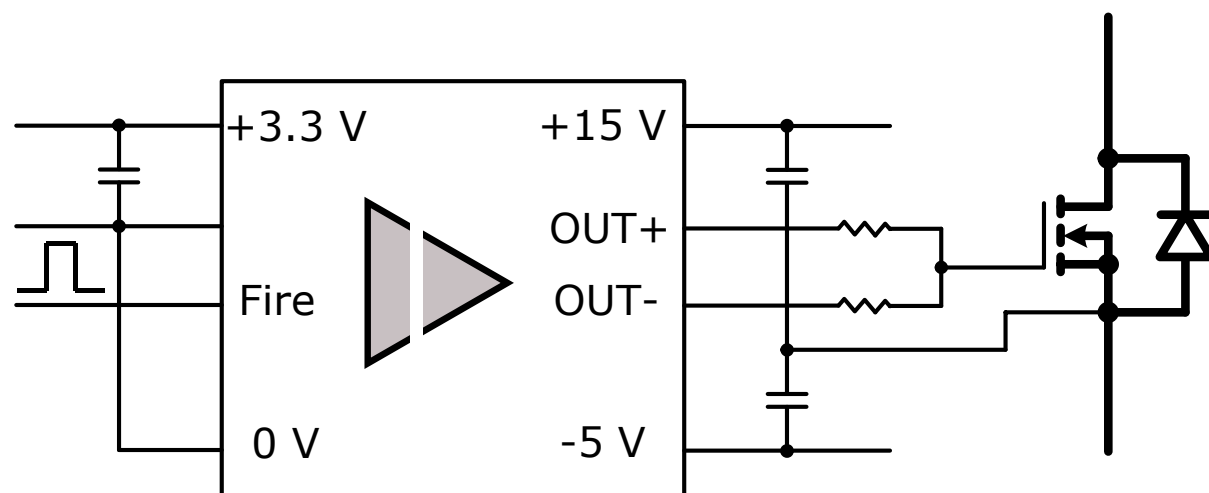


开关频率: 10 kHz  
 $1 \mu\text{s} = \text{PWM}$   
周期的1%

开关频率: 200 kHz  
 $1 \mu\text{s} = \text{PWM}$   
周期的20%

# 设计用于匹配SiC要求的驱动器IC示例

- > 高dv / dt额定值 - **CMTI 100 kV /  $\mu$ s**
- > 短输入滤波时间，最高可达4 MHz切换
- > 非常**紧密**的传播延迟，在整个温度范围内匹配**+/- 15 ns**
- > 独立的漏和源或Miller钳位选项
- > **驱动能力 > 6A**以消除升压级。



具有高达6A栅极电流要求的器件的典型驱动器原理图

# 同步整流总结

- 同步整流不适用于IGBT，因为它们不能反向导通。
- 如果SiC MOSFET体二极管动态性能较差，则需要额外并联外部SiC二极管。
- 正常工作电流工作下的器件通态压降低于体二极管的 $V_F$ ，因此当器件导通时，电流主要流过沟道。
- 同步整流通常不需要额外的控制工作。
- 同步整流需要精确的栅极驱动器时序。

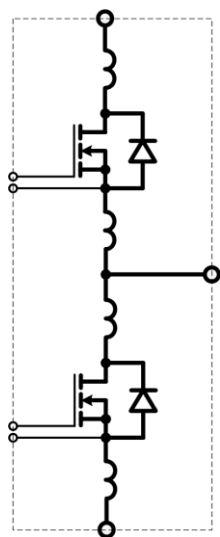




# 第一部分

- 1 SiC的成本问题
- 2 SiC适合哪些应用
- 3 如何驱动门极
- 4 用体二极管 还是同步整流?
- 5 **杂散电感带来的问题和解决办法**

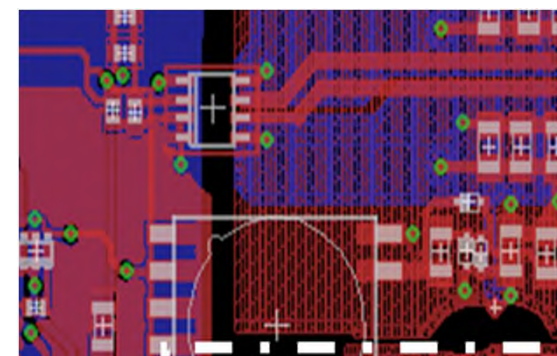
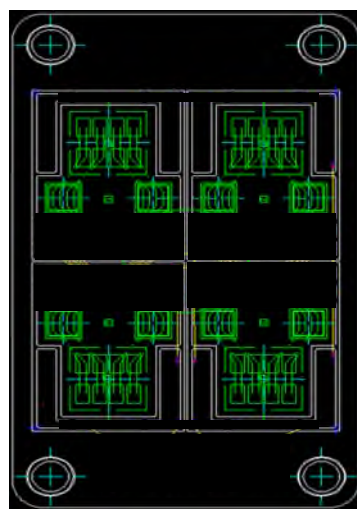
# 关键是什么？



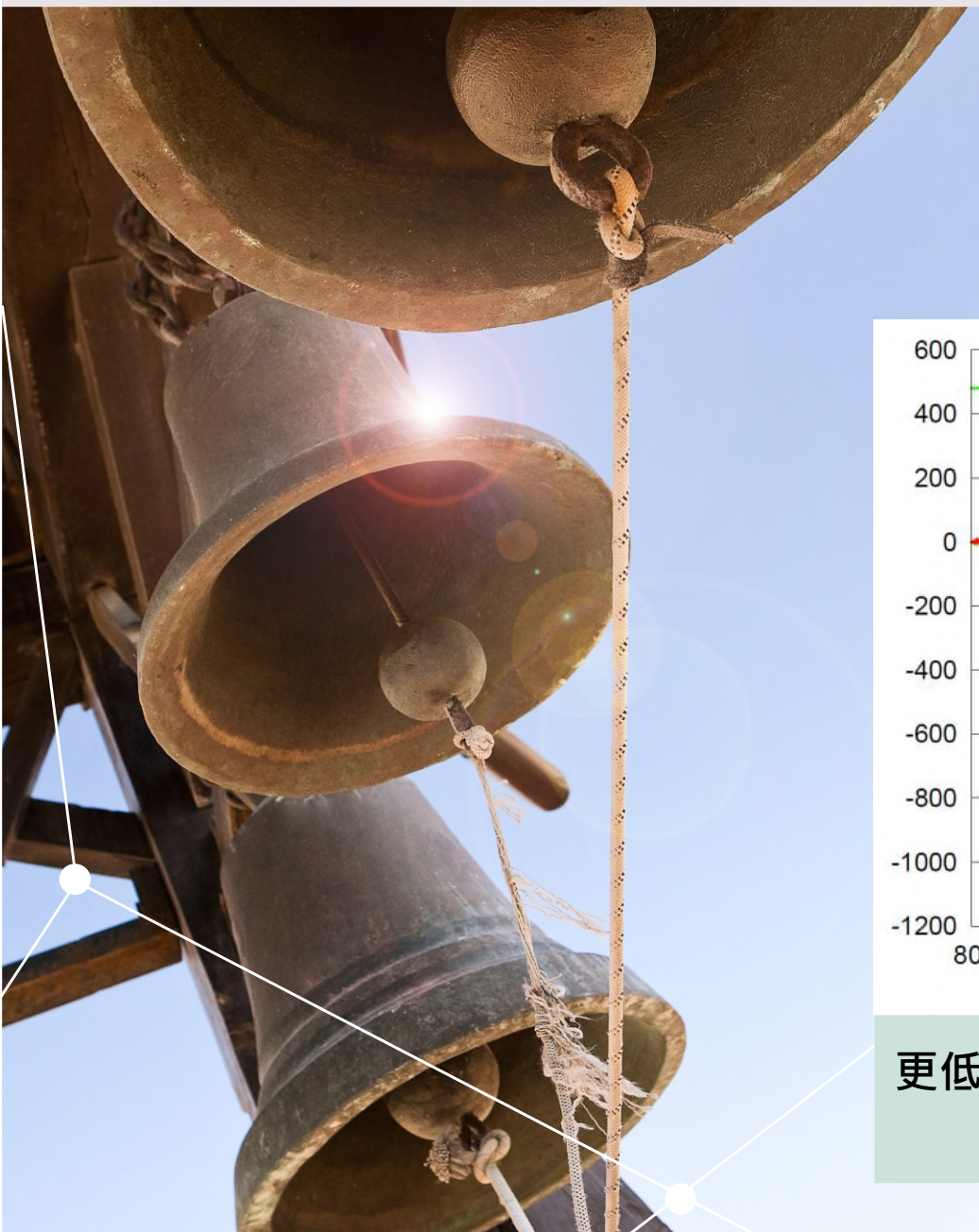
低电感  
及  
对称性



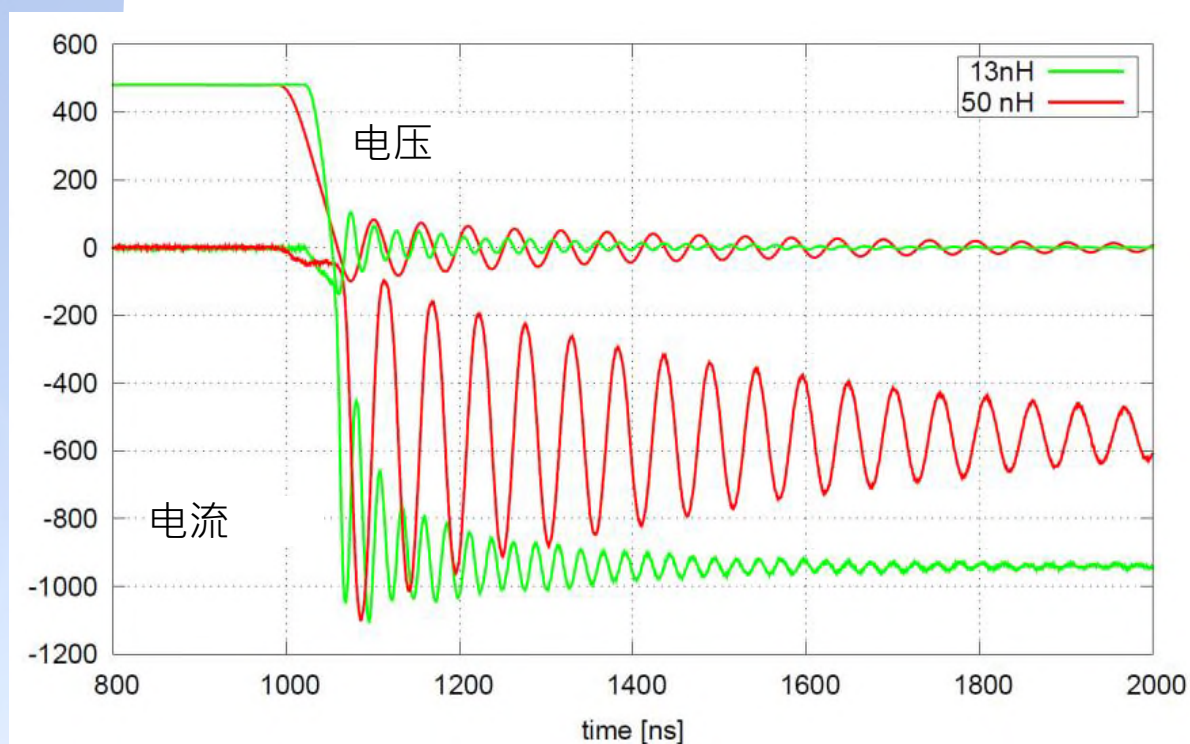
器件布局  
及  
PCB布局



# 为什么要降低系统电感 $L_S$ ?



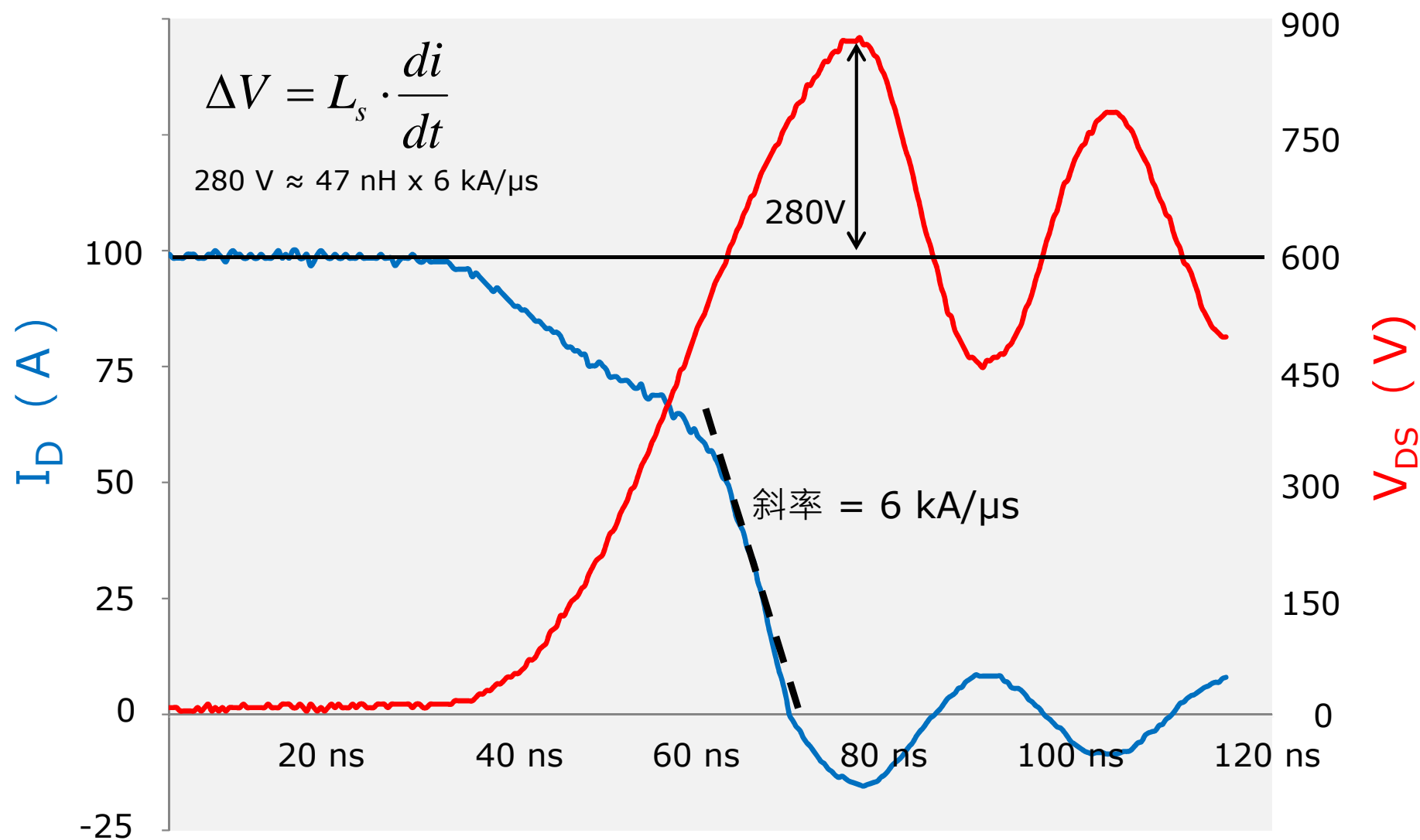
杂散电感与电容之间的电流震荡



更低的  $L_S$  意味着更低的电压过冲

更低的  $L_S$  意味着更低的EMI

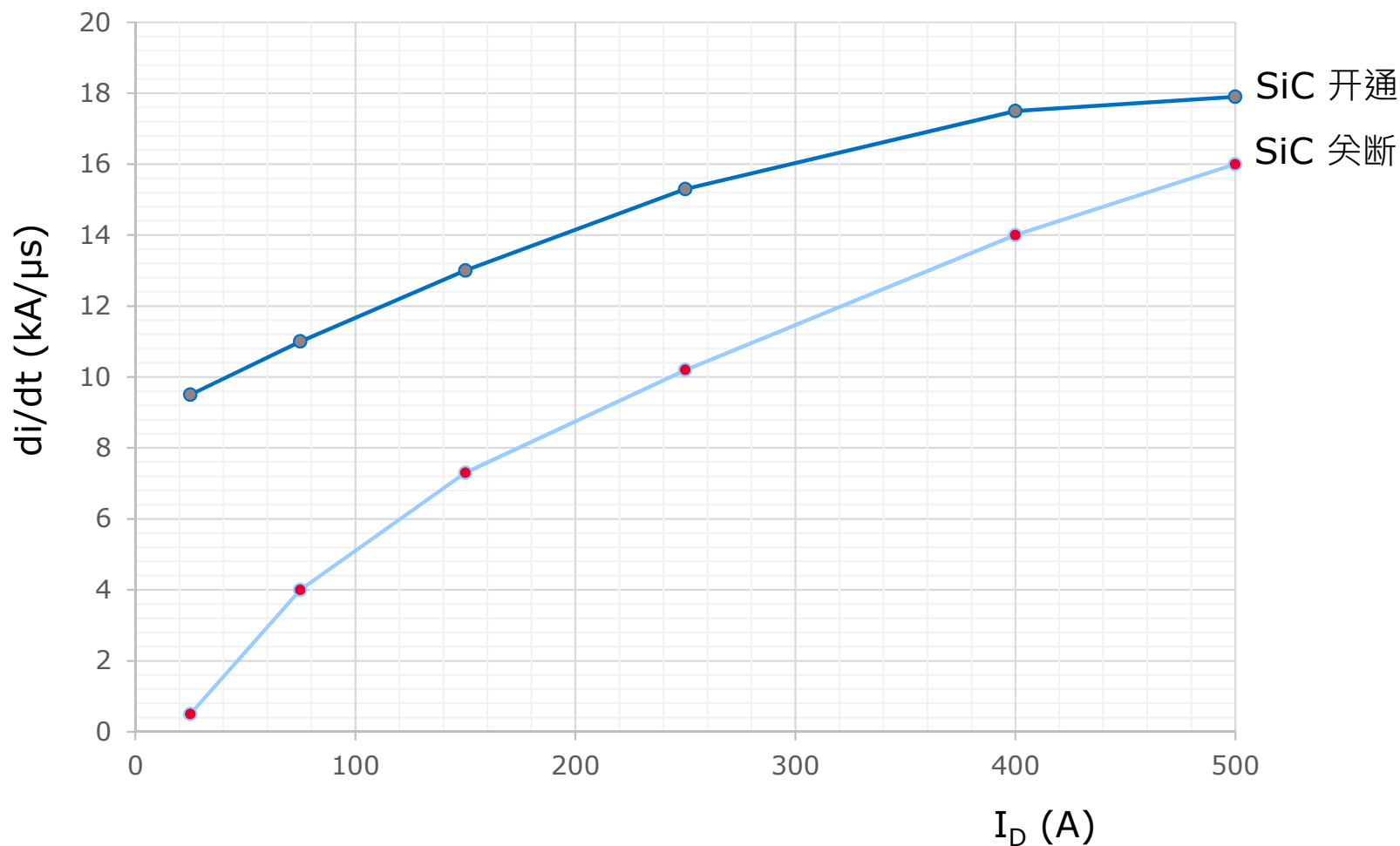
# 100 A 1200 V SiC 沟槽式 MOSFET 的关断



在100 A，600 VDC关断， $\approx 45 \text{ nH}$  系统电感

# 200A SiC MOSFET 的典型 di/dt 水平

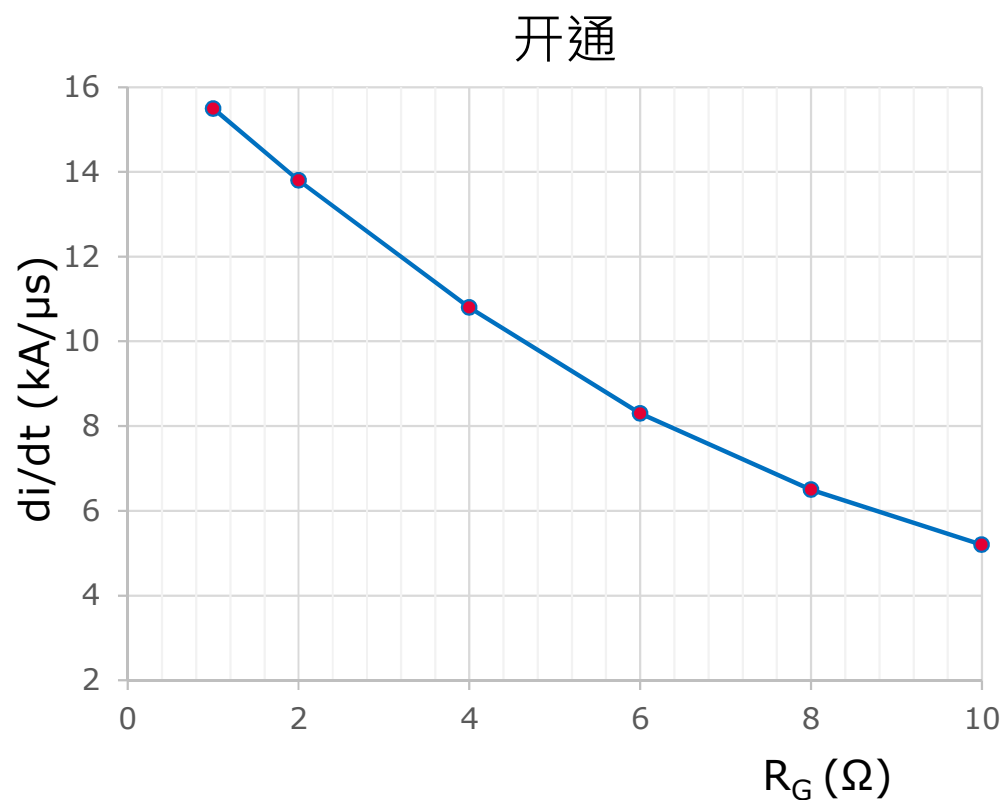
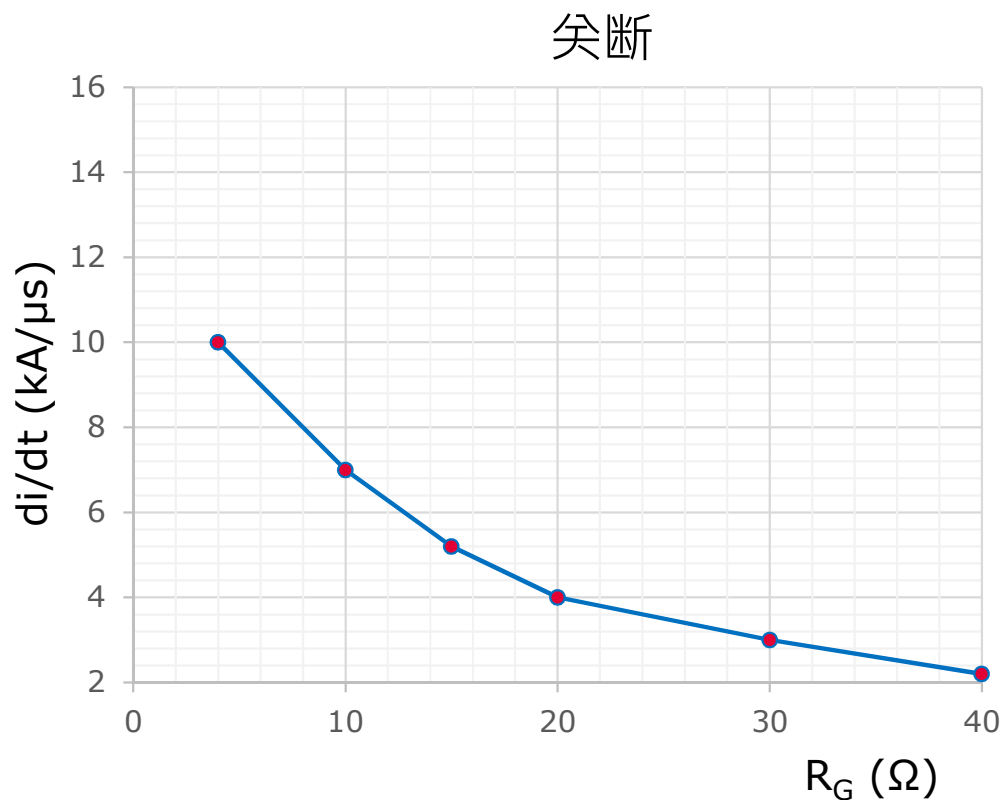
- 150 °C条件下开关



在250A关断， $L_S \approx 30$  nH，10.2 kA/ $\mu$ s下产生  $\approx 306$ V 电压过冲

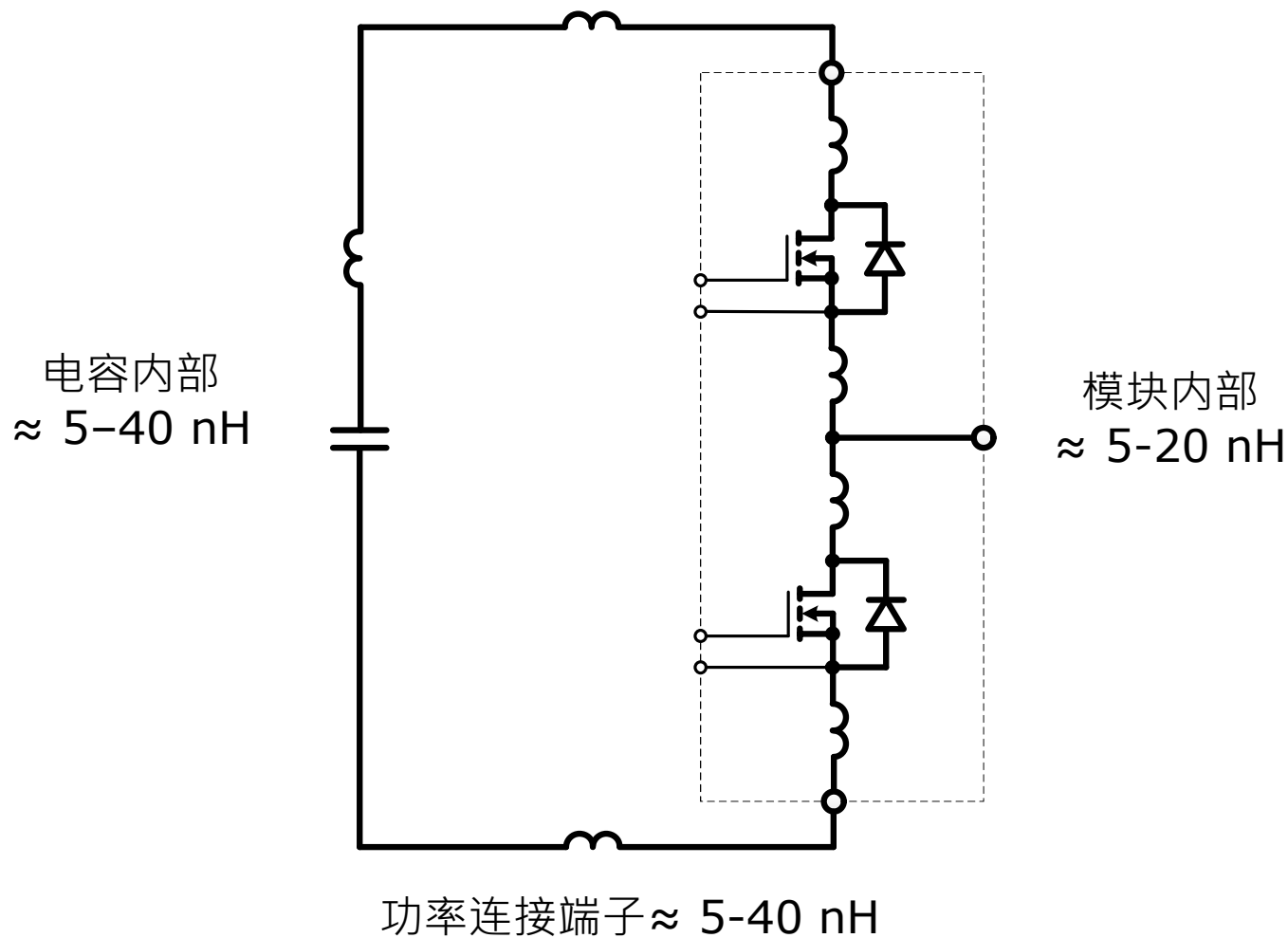
# 200A SiC MOSFET 的典型 $di/dt$ 随 $R_G$ 的变化

- 150 °C及250A 条件下开关



随着 $R_G$  从 3.9  $\Omega$  到 20  $\Omega$  逐渐增加，电压过冲从 $\approx 306V$  到 30 nH x 4 kA/ $\mu$ S  $\approx 120 V$  逐渐减小

# 系统杂散电感在哪里产生?





# 如何降低电感？

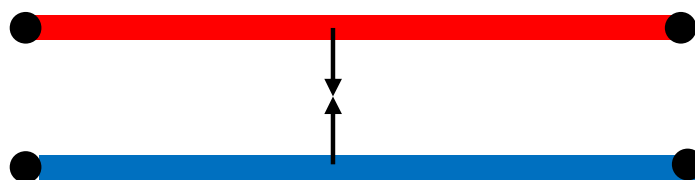
  
如何降低电感



重叠往返路径



宽平面 使用多个连接点



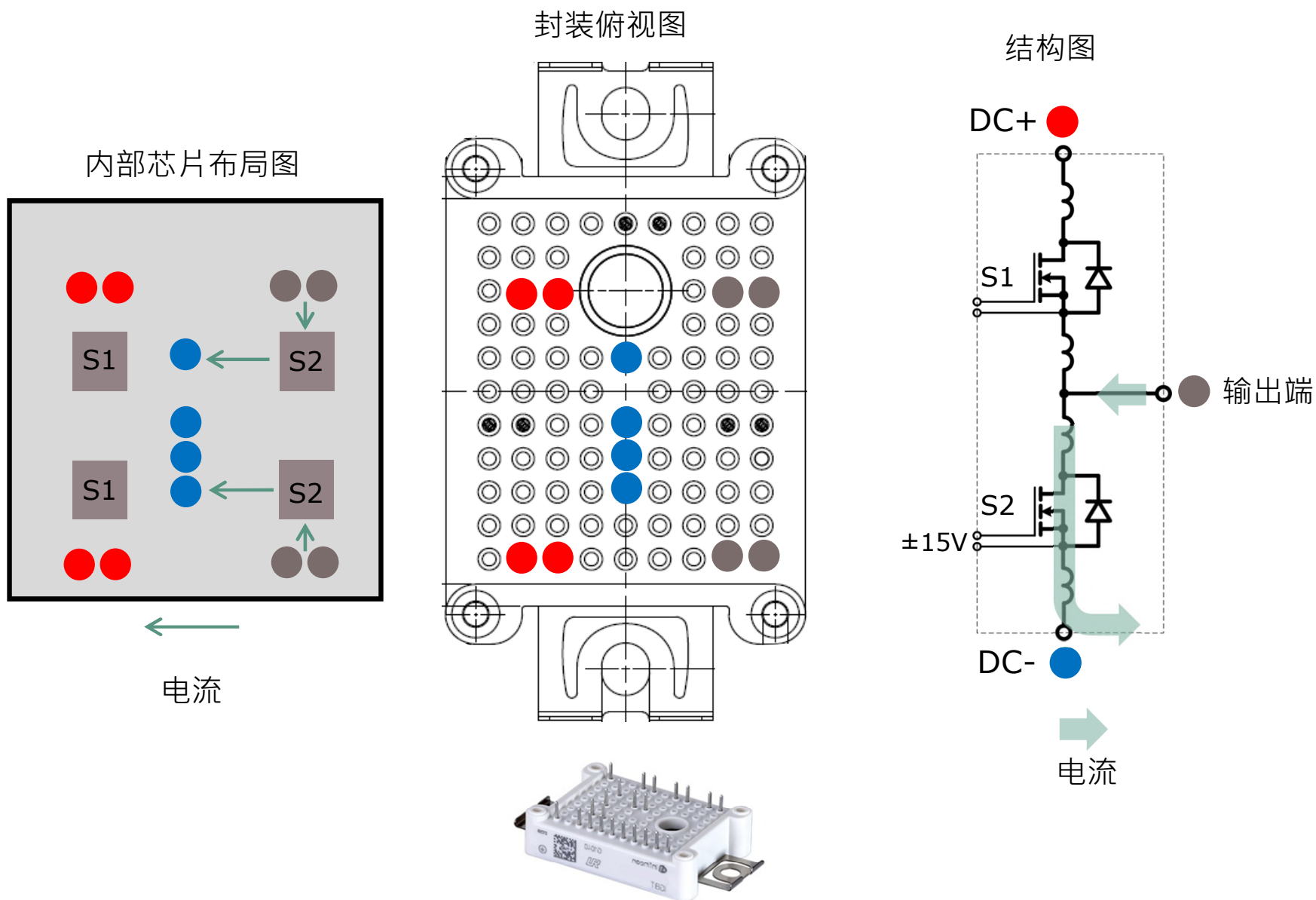
尽可能地减小回路

# 使用基于 PCB 的模块封装

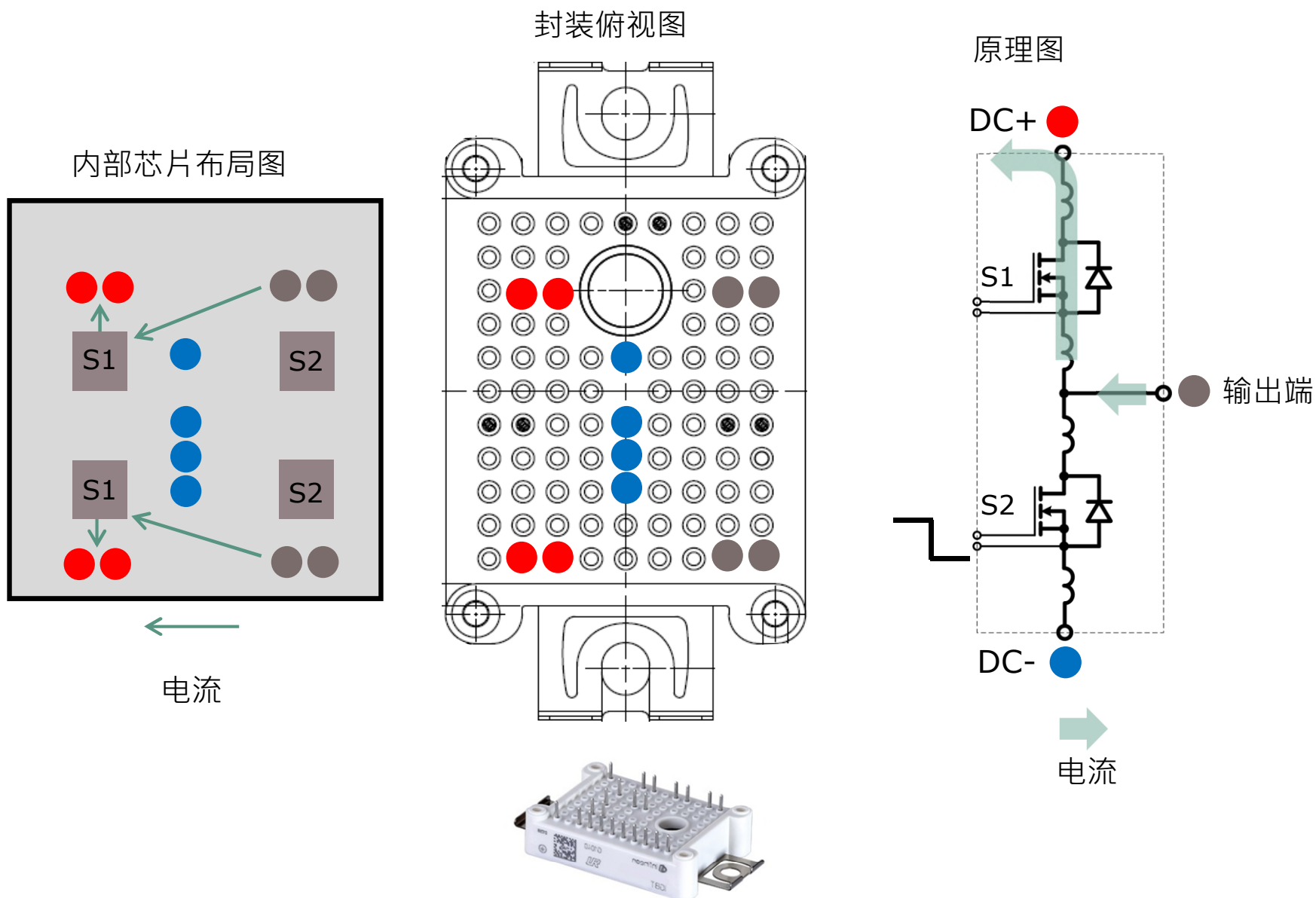


典型封装外观

# 低电感模块设计

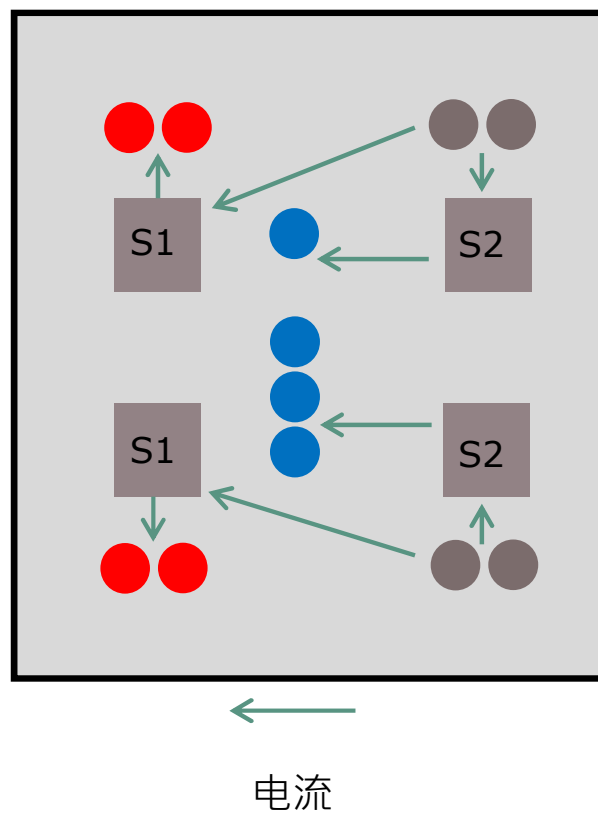


# 低电感模块设计

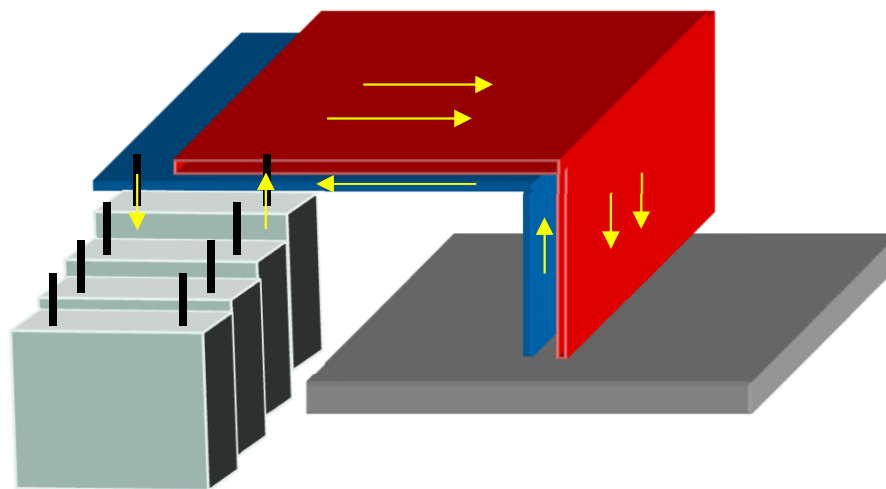


# 低电感和对称模块设计

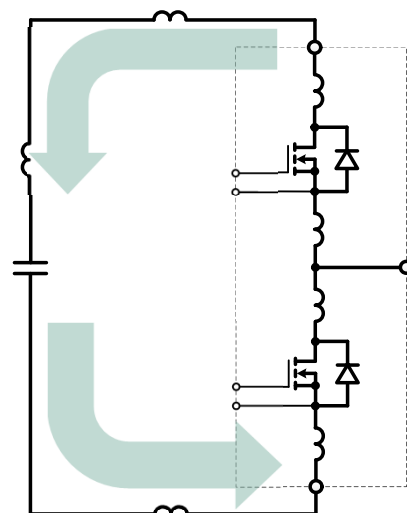
内部芯片布局



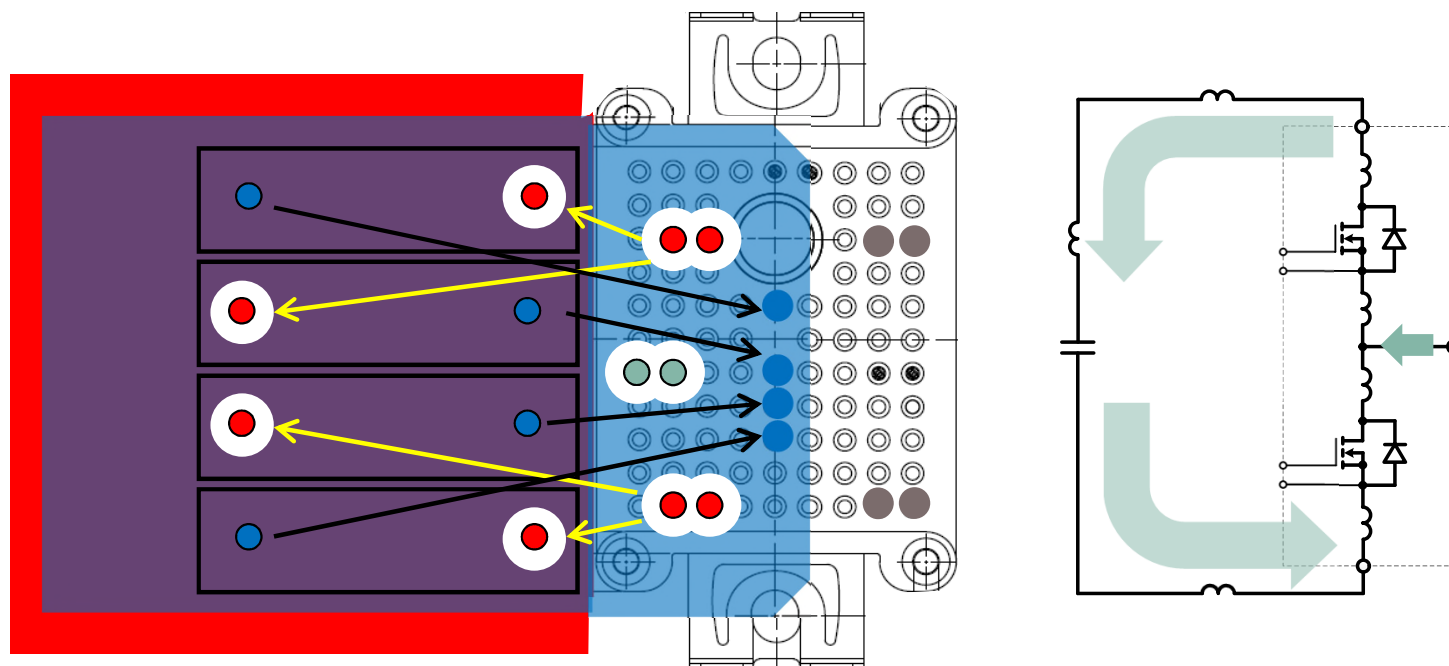
# 带供电电容的PCB布局示例



具有多个连接点  
和短回路的平行  
重叠平面



# 两个 PCB 直流母线层中的电流



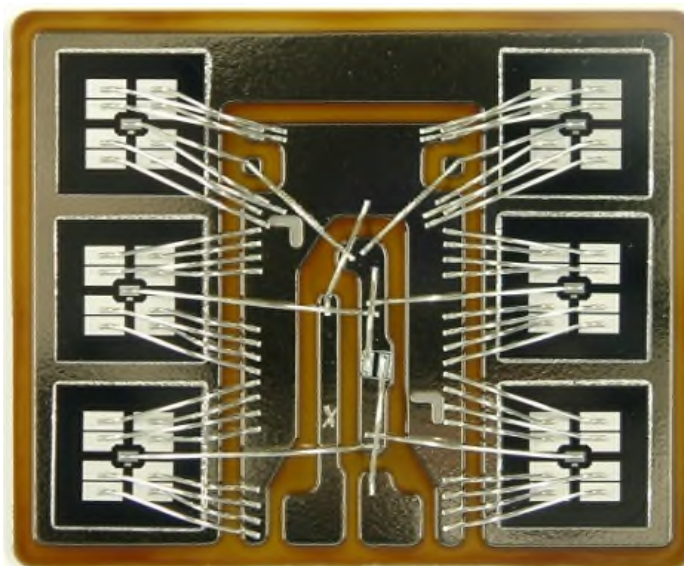
- › 短电流路径、短回路、多条路径并联
- › 如果可能，电流在平行平面中反向流动





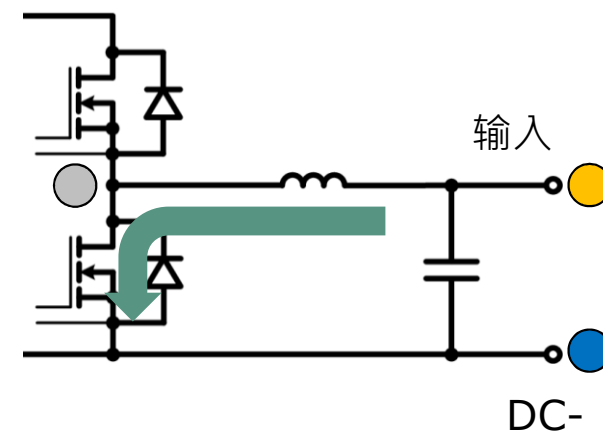
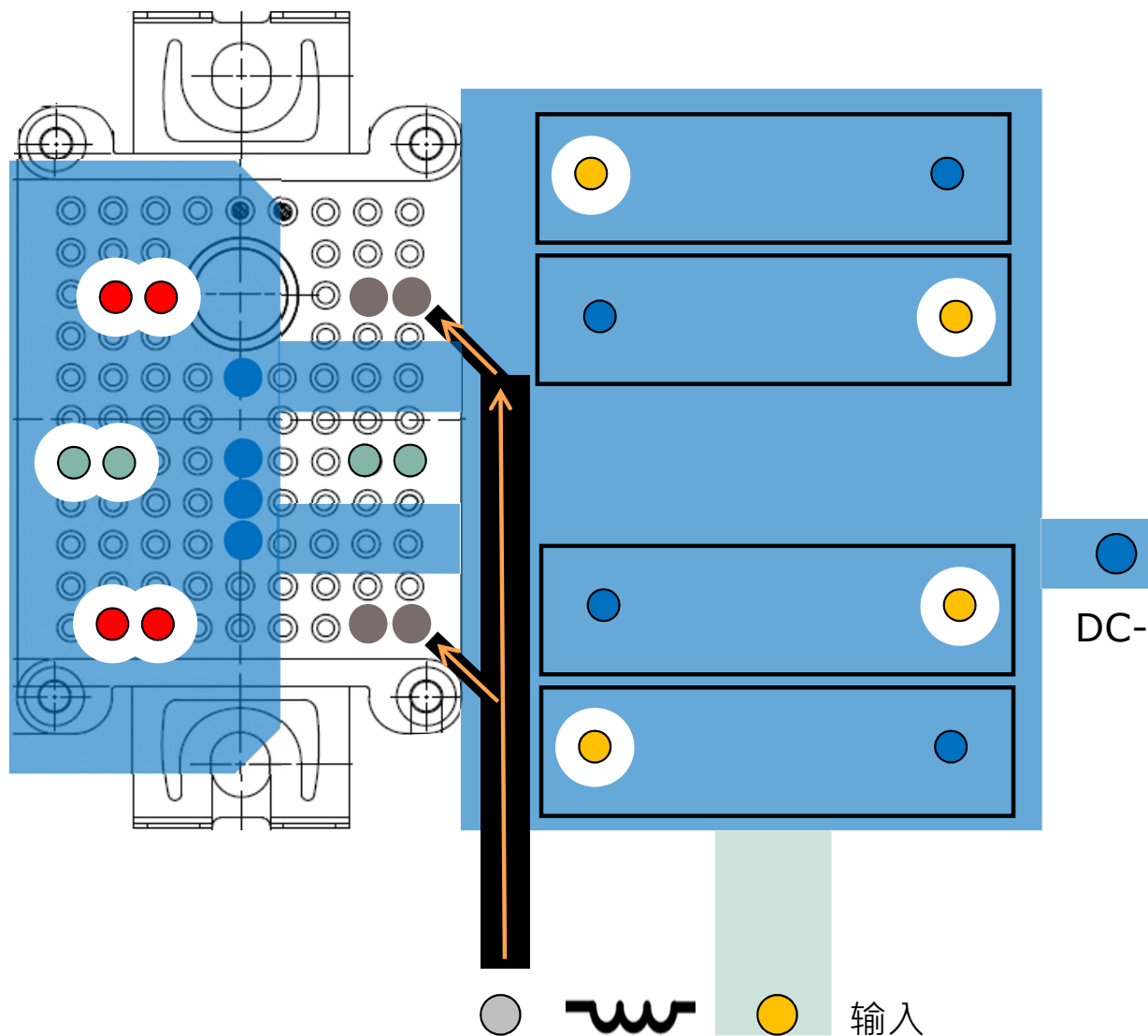
# SiC 的封装还需要满足什么要求？

- 对称性

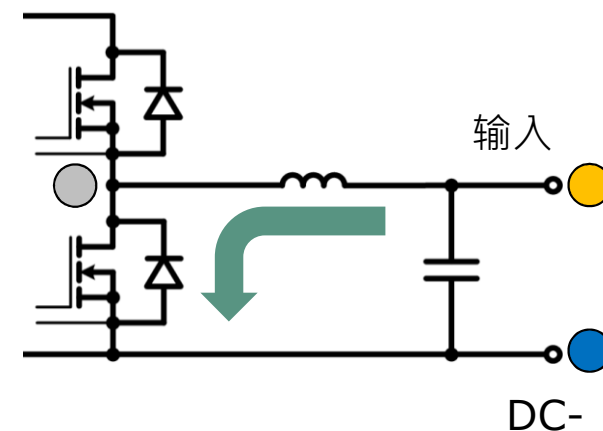
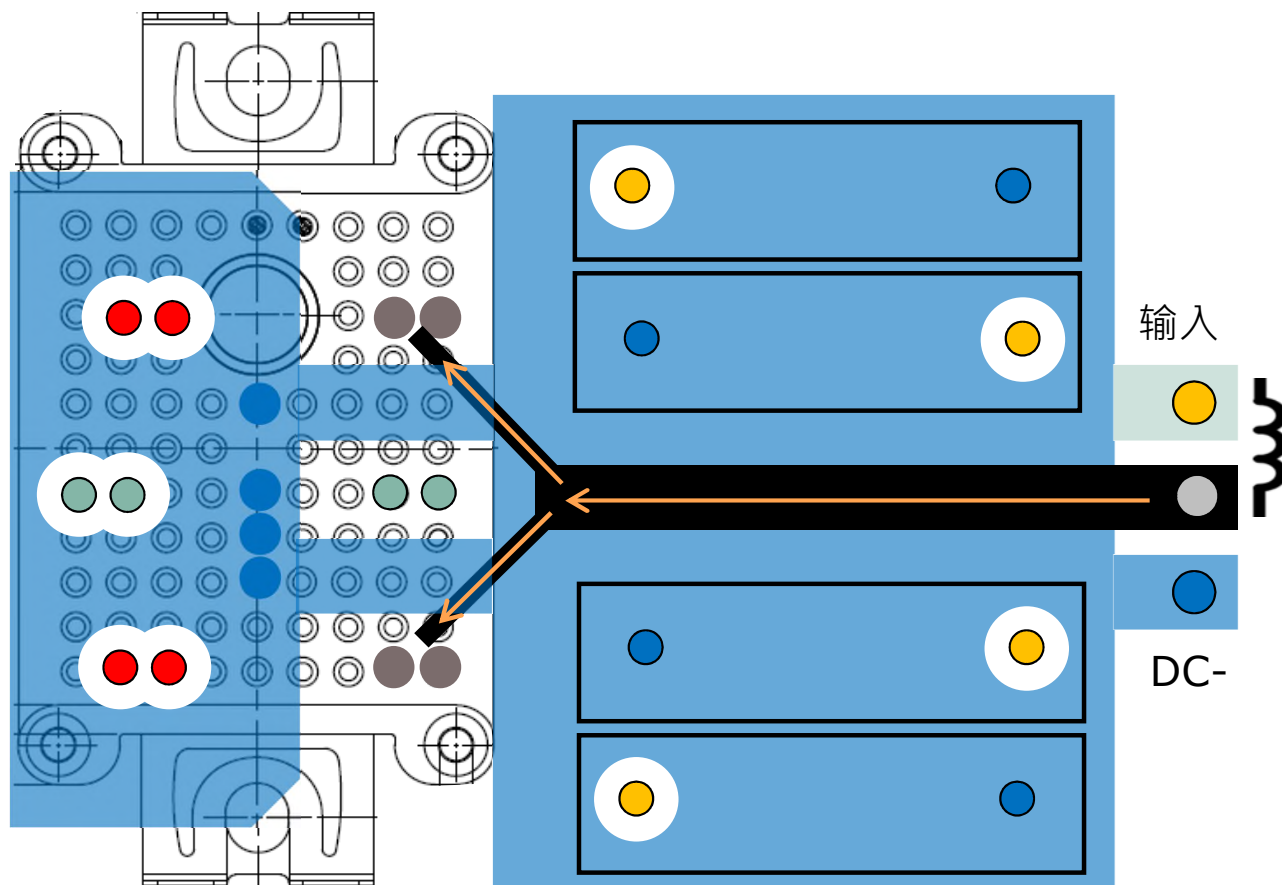


静态和动态电流共用  
电源和栅极连接

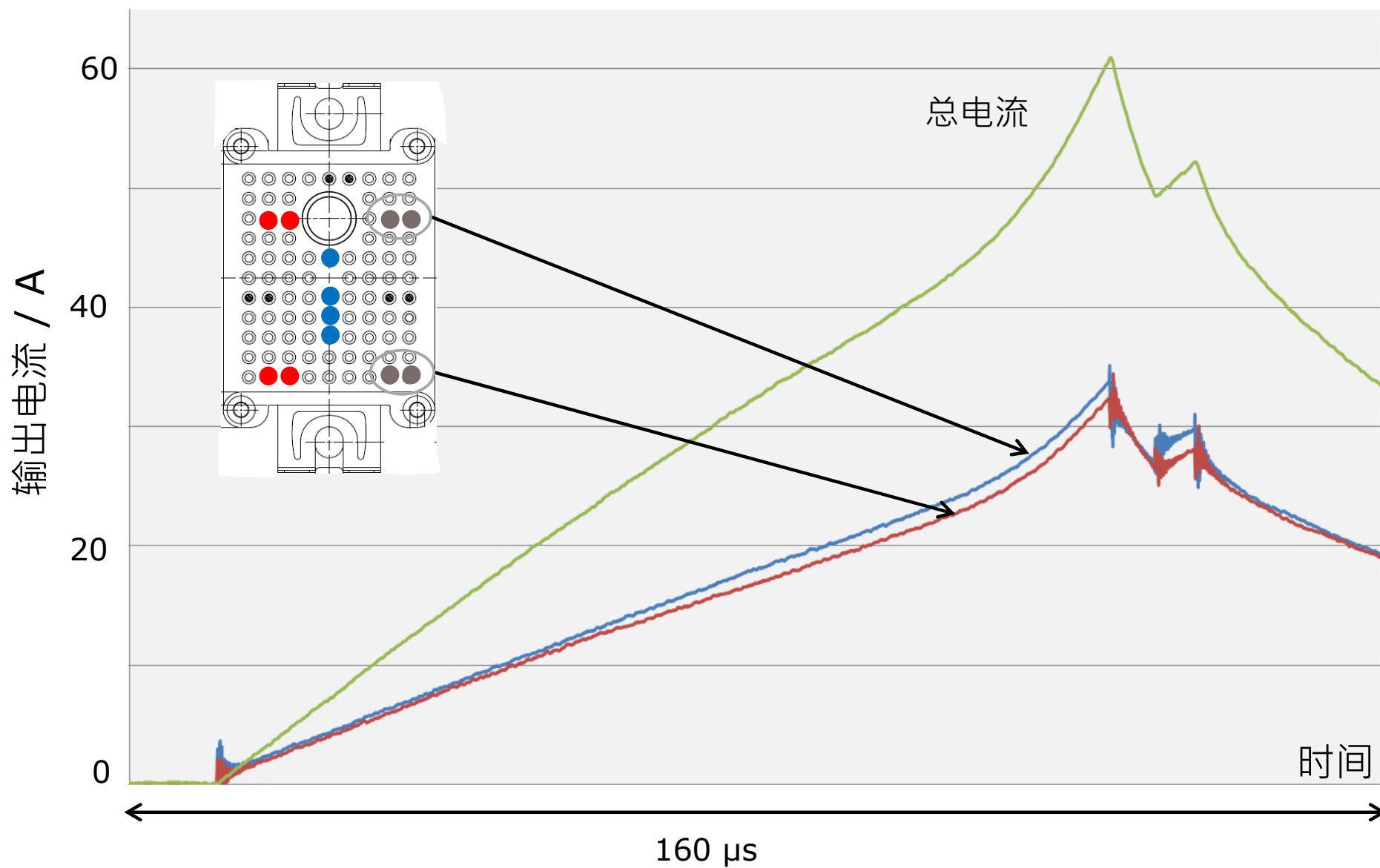
# 非对称输入布局



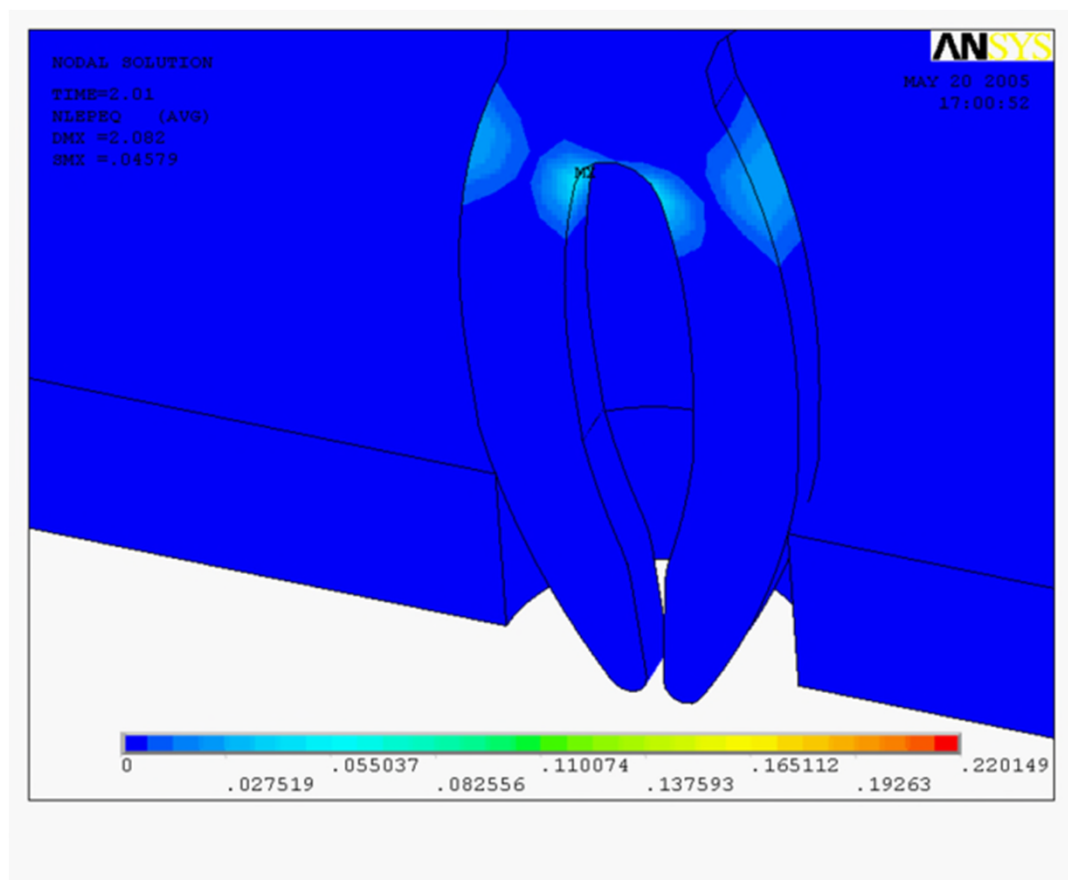
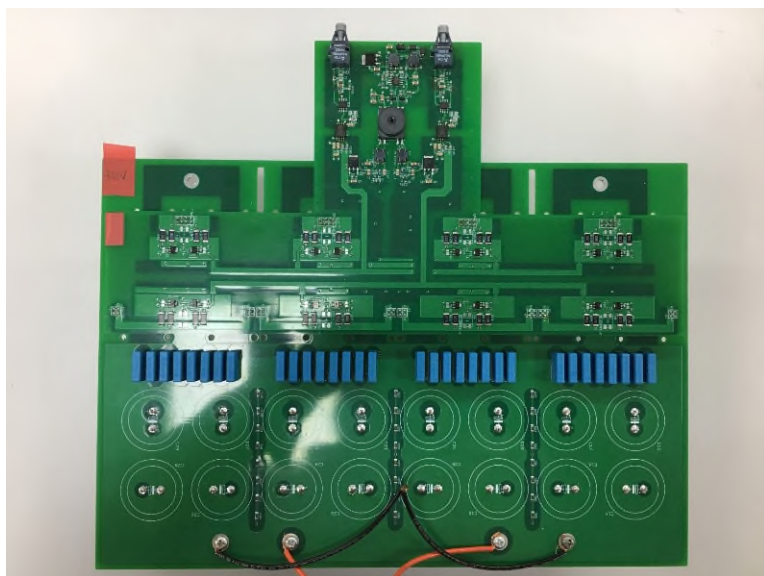
# 对称输入布局



# 输出均流



# 压接引脚技术可用于大电流PCB的设计



## 降低杂散电感小结

- 由于高  $di/dt$  的特性，设计低电感布局对于降低电压过冲和 EMI 至关重要。
- 使用 PCB 可提供低电感设计。

# 关键十问

- 1 SiC的成本问题？
- 2 SiC适合哪些应用？
- 3 如何驱动门极？
- 4 同步整流？
- 5 杂散电感带来的问题和解决办法？
- 6 如何防止短路，过电流和过电压？
- 7 如何计算损耗和结温？
- 8 如何缓和高压变化速率带来的影响？
- 9 长期可靠性存在哪些问题？
- 10 SiC MOSFET器件是否可以并联？

茶歇 – 25 分鐘





# 关键十问

- 1 SiC的成本问题？
- 2 甚么是合适的应用？
- 3 如何驱动门极？
- 4 用体二极管 还是同步整流？
- 5 如何降低杂散电感带来的影响？
- 6 如何对短路、过电流和过电压作保护？
- 7 如何计算损耗和结温？
- 8 如何缓和  $dV/dt$  (电压变化速率) 带来的影响？
- 9 长期可靠性要注意什么？
- 10 SiC MOSFET器件是否可以并联？

## 第二部分

- 6 如何对短路、过电流和过电压作保护？
- 7 如何计算损耗和结温？
- 8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？
- 9 长期可靠性要注意什么？
- 10 SiC MOSFET器件是否可以并联？

## 第二部分

6 如何对短路、过电流和过电压作保护？

6a 短路、过电流保护

6b 过电压保护

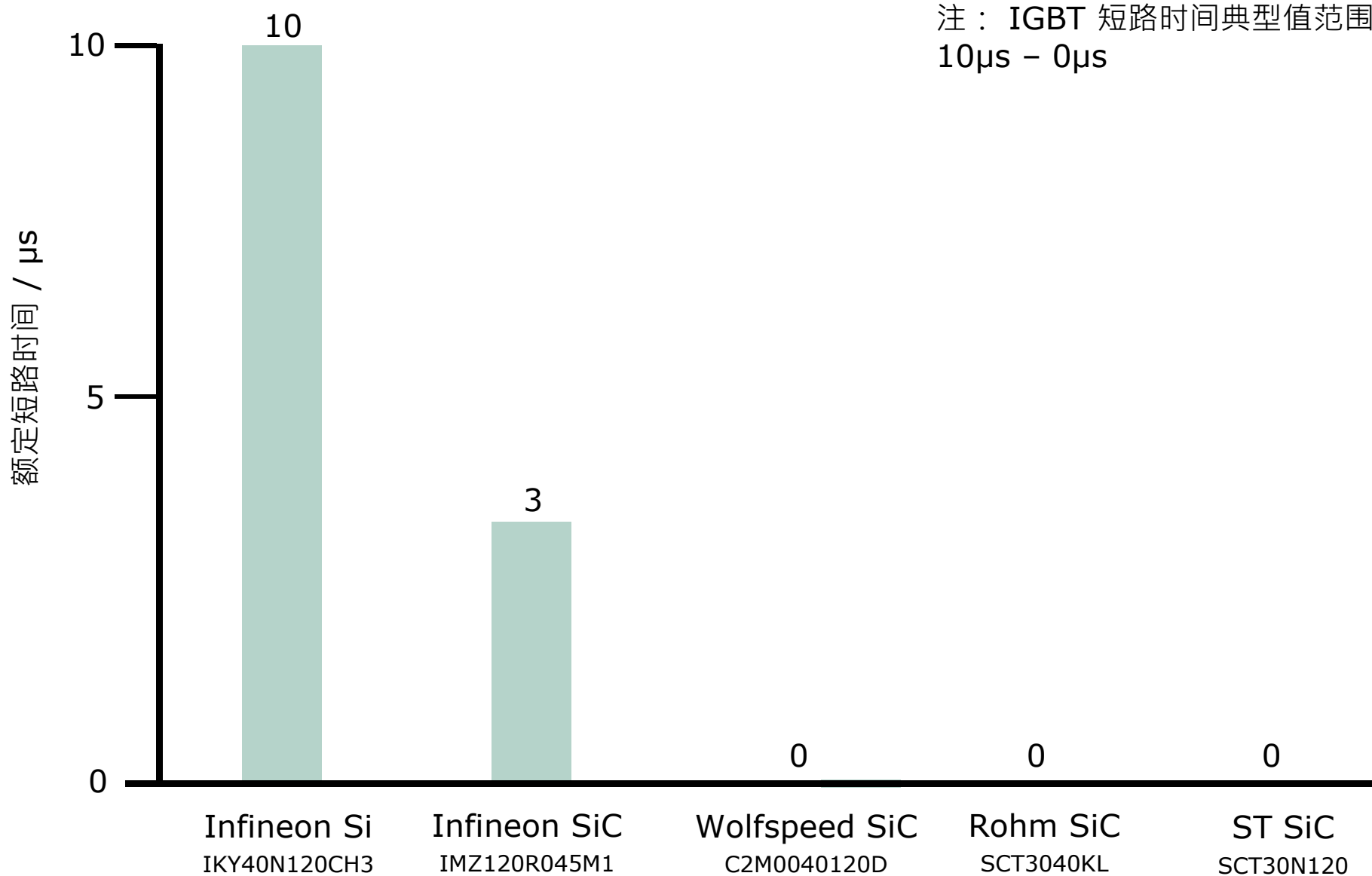
7 如何计算损耗和结温？

8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？

9 长期可靠性要注意什么？

10 SiC MOSFET器件是否可以并联？

# 短路时间能力



# 权衡 - $R_{DSON}$ 与短路能力



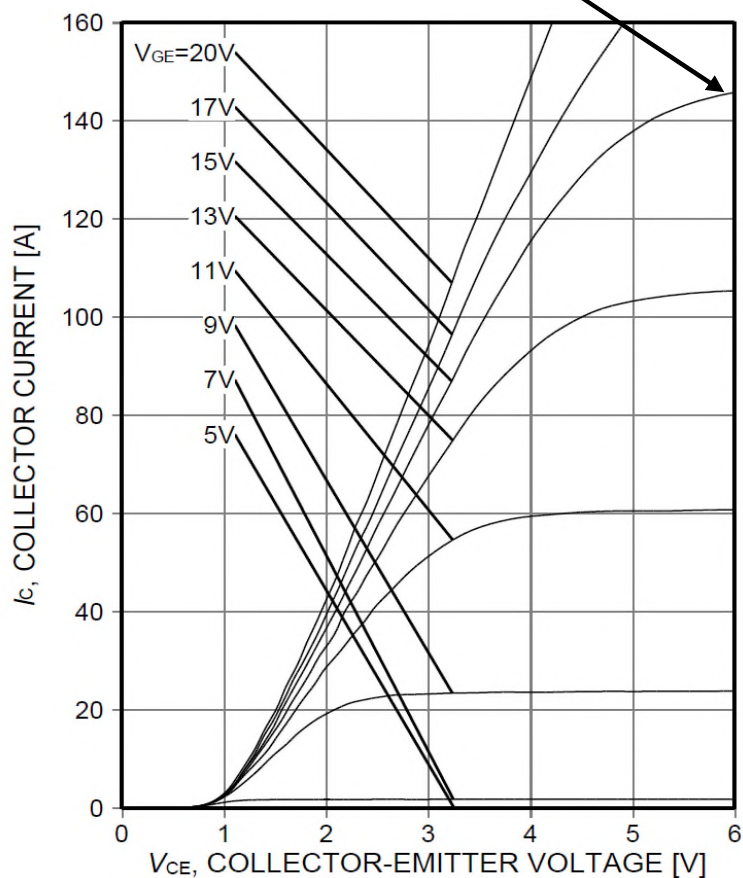
提高短路能力



提高  $R_{DSON}$

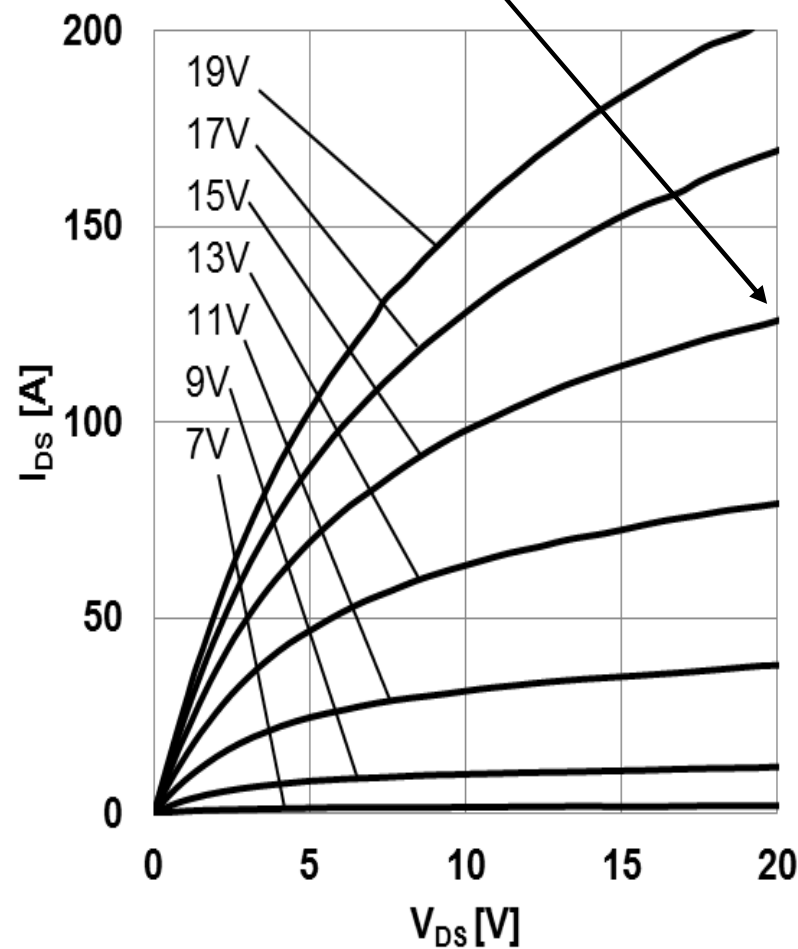
# 造成差别的原因- 典型输出特性

在+15V时，电流在  
 $\sim 4 \times I_{NOM}$  时饱和



IGBT

在+15V时，饱和电流更高

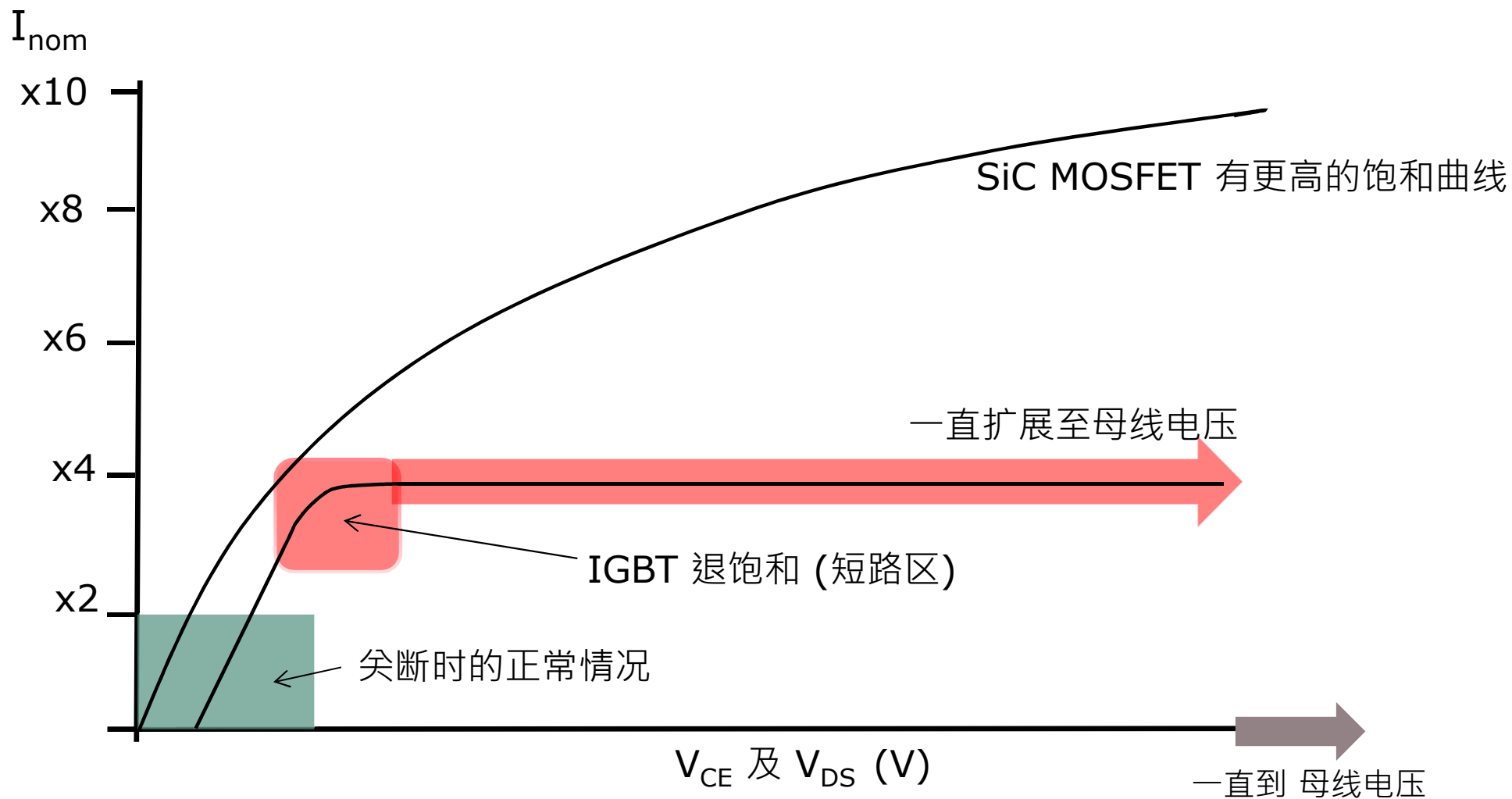


SiC MOSFET

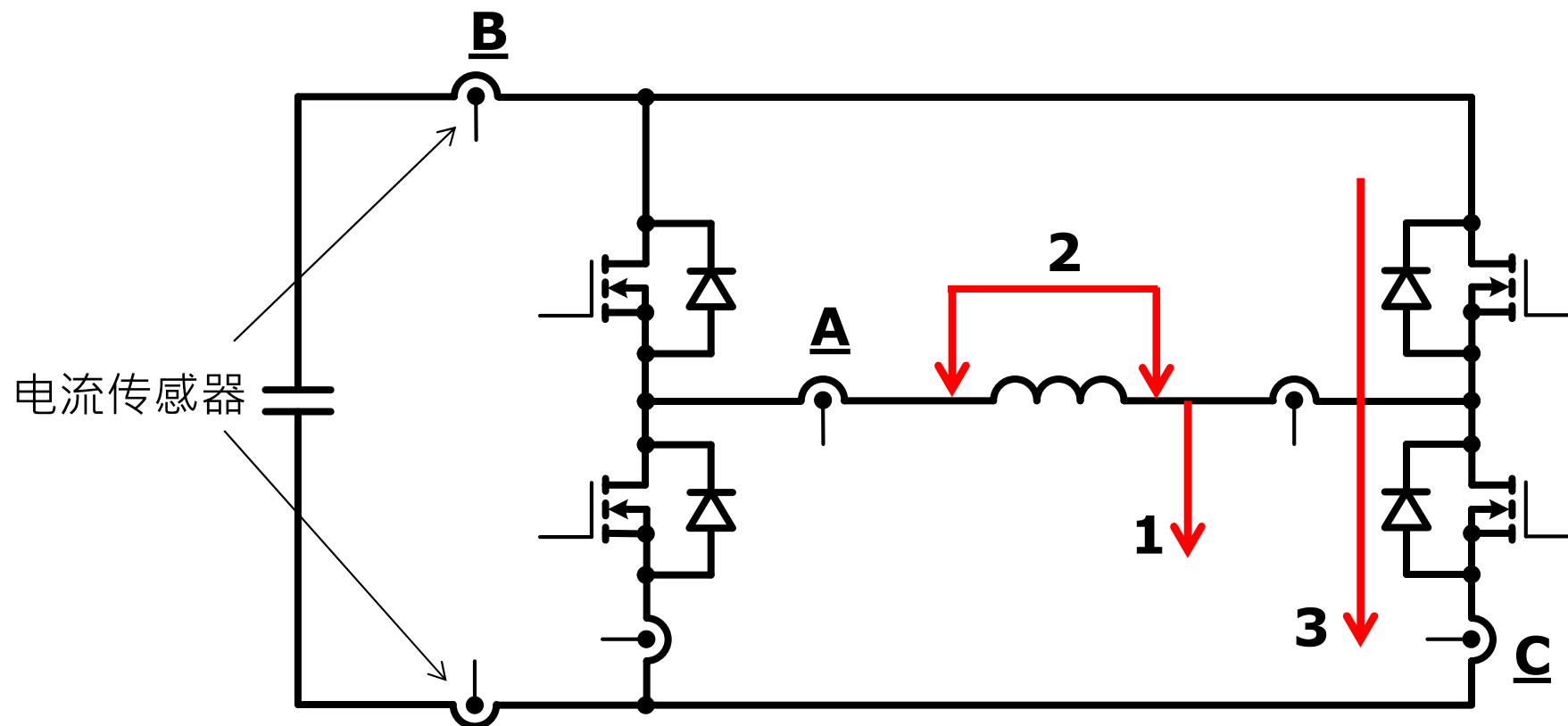
# 典型的 IGBT and SiC MOSFET 退饱和特性

- 门极电压设定为+15V

短路情况可以通过在IGBT/MOSFET导通时测量 $V_{CE}$  or  $V_{DS}$  的值来检测。  
IGBT 会在更低的  $I_{nom}$  水平下退饱和。



# 三条主要的短路路径



三条主要的短路路径:

1. 相对地
2. 两相之间
3. 桥臂直通

电流传感器的三个主要位置:

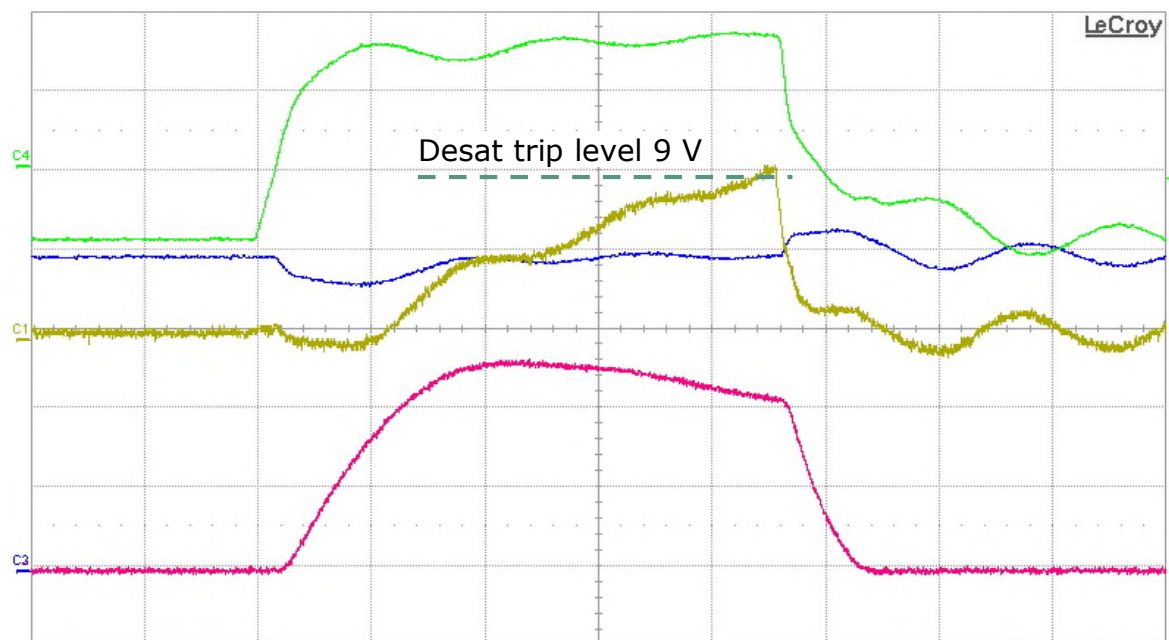
- A. 相输出
- B. 直流母线
- C. 桥臂



# SiC MOSFET 短路测试

-短路类型 I

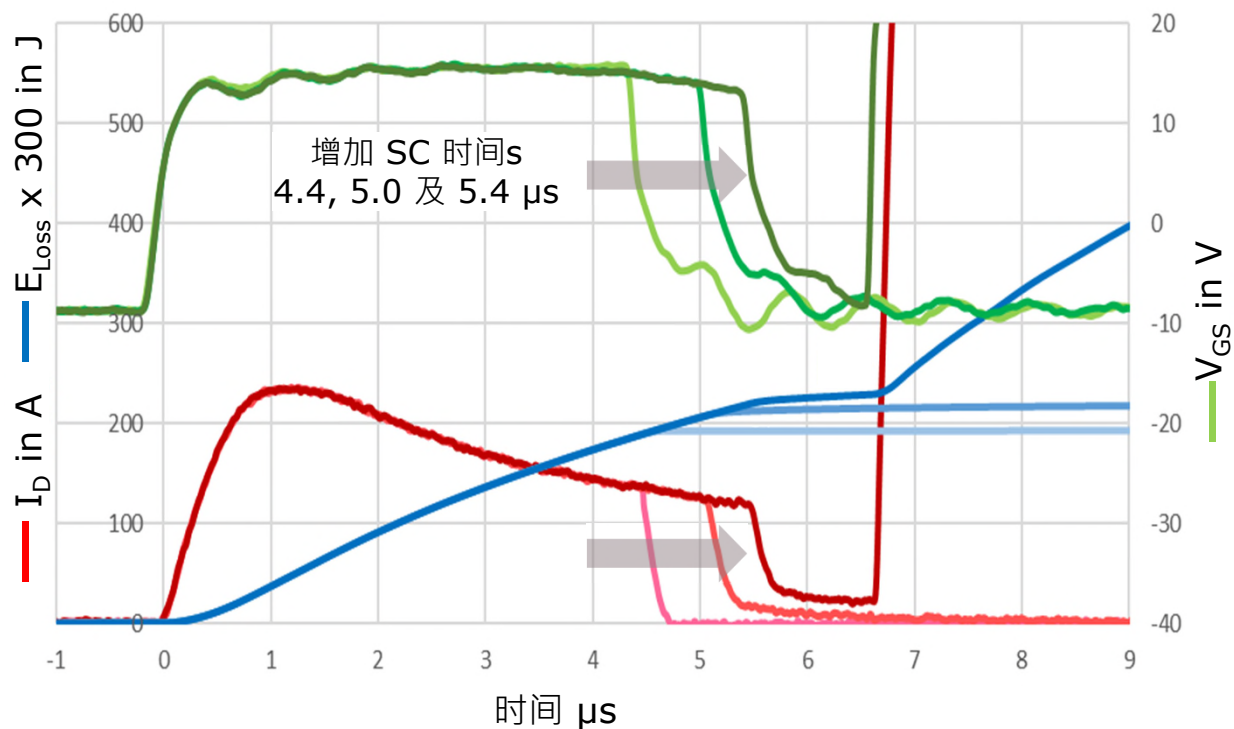
工况:  $V_{GS} = -9\text{ V} / +15\text{ V}$ .  $V_{DC}=800\text{ V}$ ,  $I_{sc}=240\text{ A}$ @  $25\text{ }^{\circ}\text{C}$



- $I_D$  at 100 A/div
- $V_{DS}$  at 200 V/div
- $V_{GS}$  at 10 V/div
- Desat V at 10 V/div

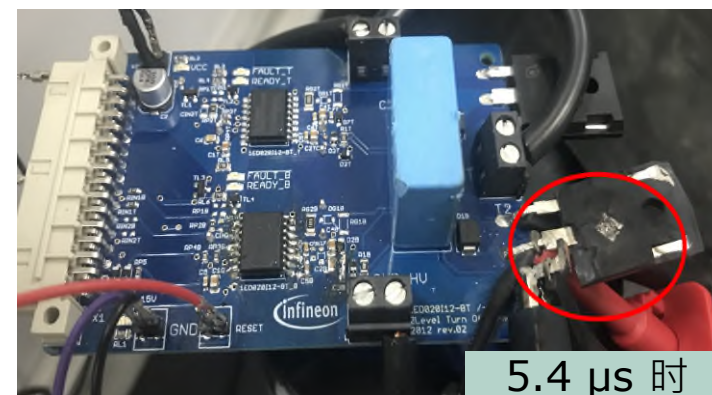
# SiC MOSFET 短路测试

-短路类型 I



工况:  $V_{GS} = -9 V / +15 V$ .

$V_{DC} = 800 V$ ,  $I_{sc} = 240 A @ 25 ^\circ C$

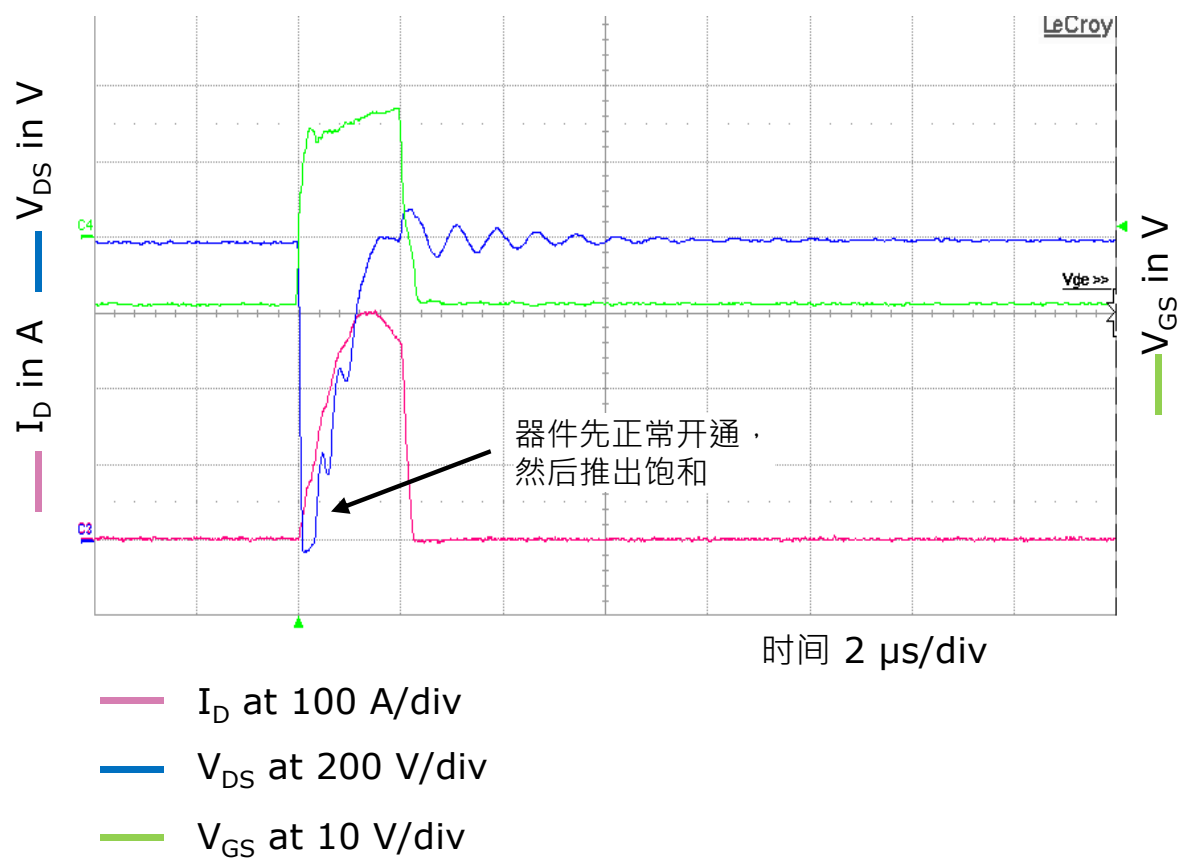


5.4  $\mu$ s 时  
失效

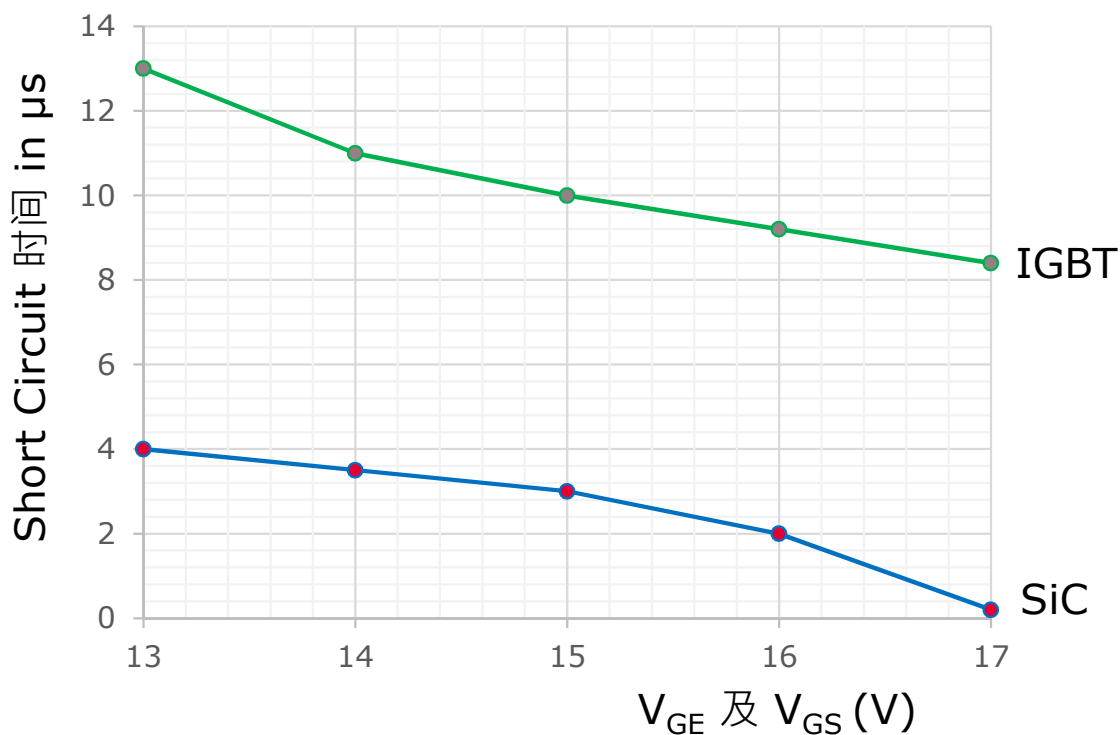
# SiC MOSFET 短路测试

-短路类型 II

工况:  $V_{GS} = -9\text{ V} / +15\text{ V}$ .  $V_{DC} = 800\text{ V}$ ,  $I_{sc} = 300\text{ A}$  @  $25\text{ }^\circ\text{C}$



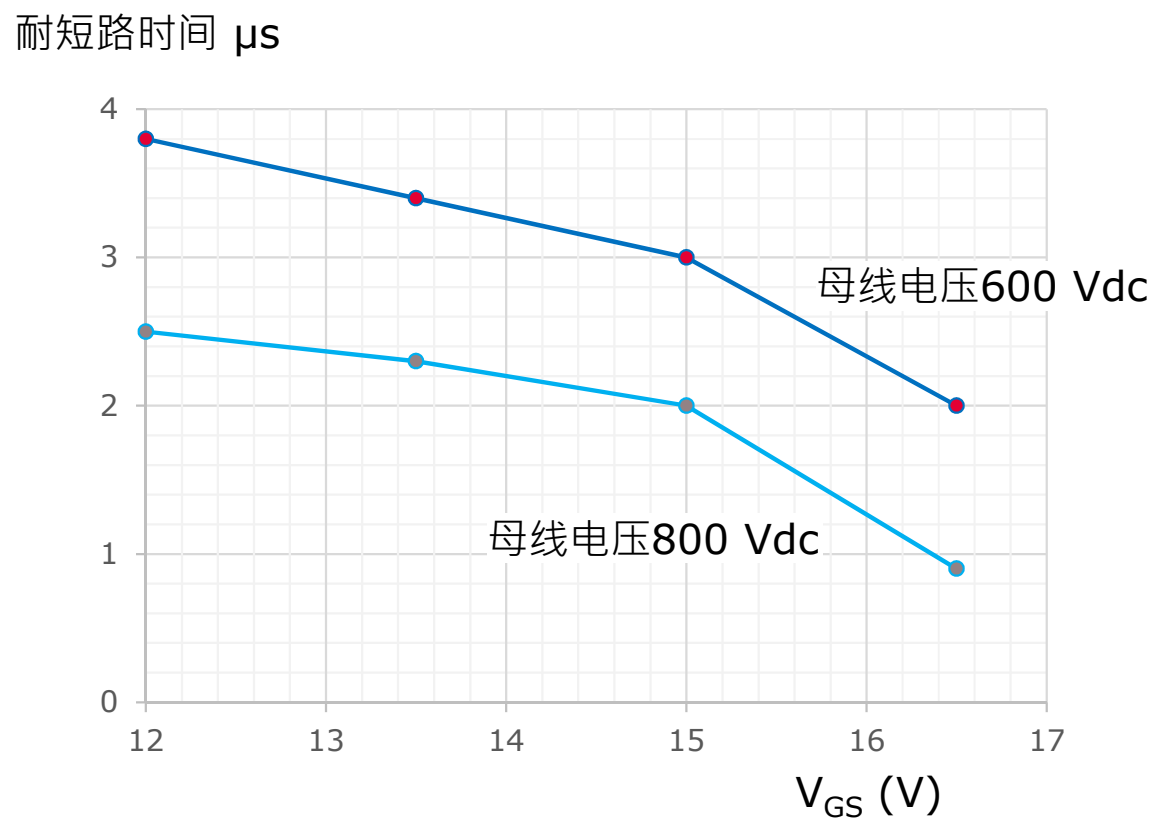
# SiC MOSFET 及 IGBT 短路时长 vs. 栅极电压的曲线图



注：短路时间依赖于许多因素：如直流母线电压，封装，门极驱动设计，母线电感，结温等等



# SiC MOSFET 耐短路时间与母线电压及 $V_{GS}$ 的关系

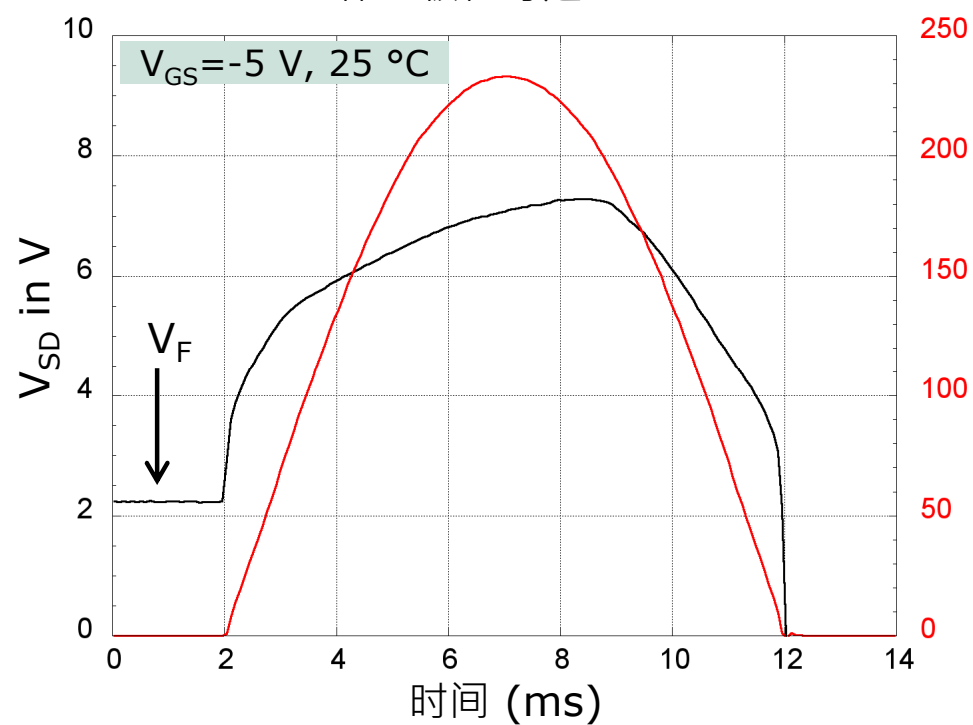


注:耐短路时间取决于许多因素:如直流母线电压,封装,门极驱动设计,母线电感,结温等

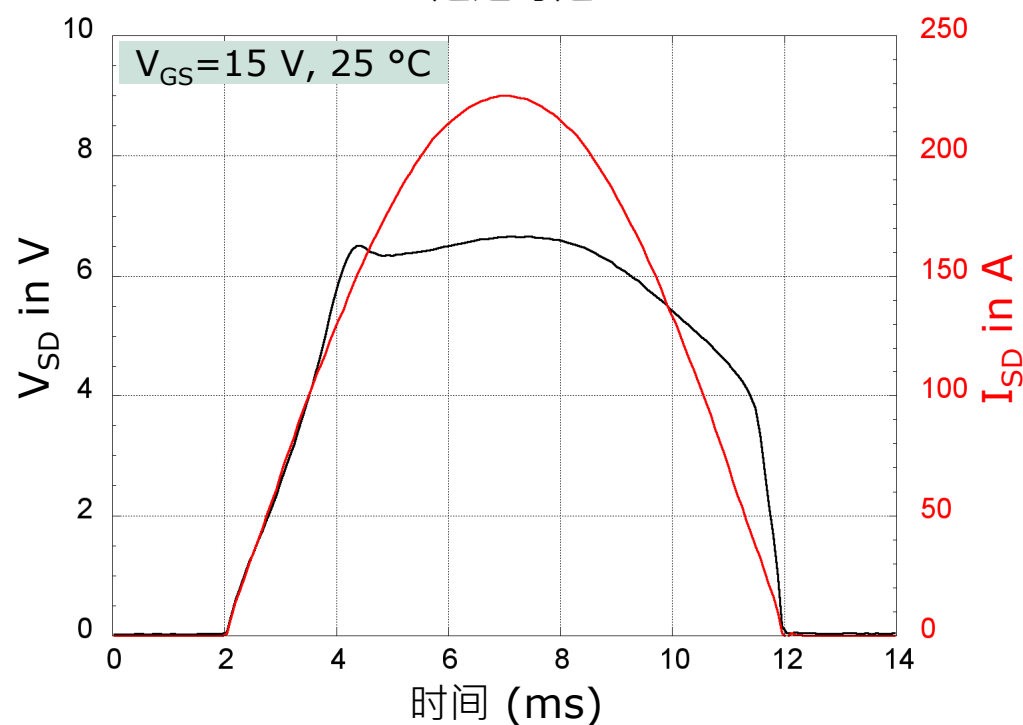
# SiC MOSFETs 体二极管

## 浪涌电流 (非重复)

体二极管导通



通道导通



在10ms的正弦波浪涌中， $I_{max}$  於  $V_{GS}$  为-5 V 及15 V时均接近



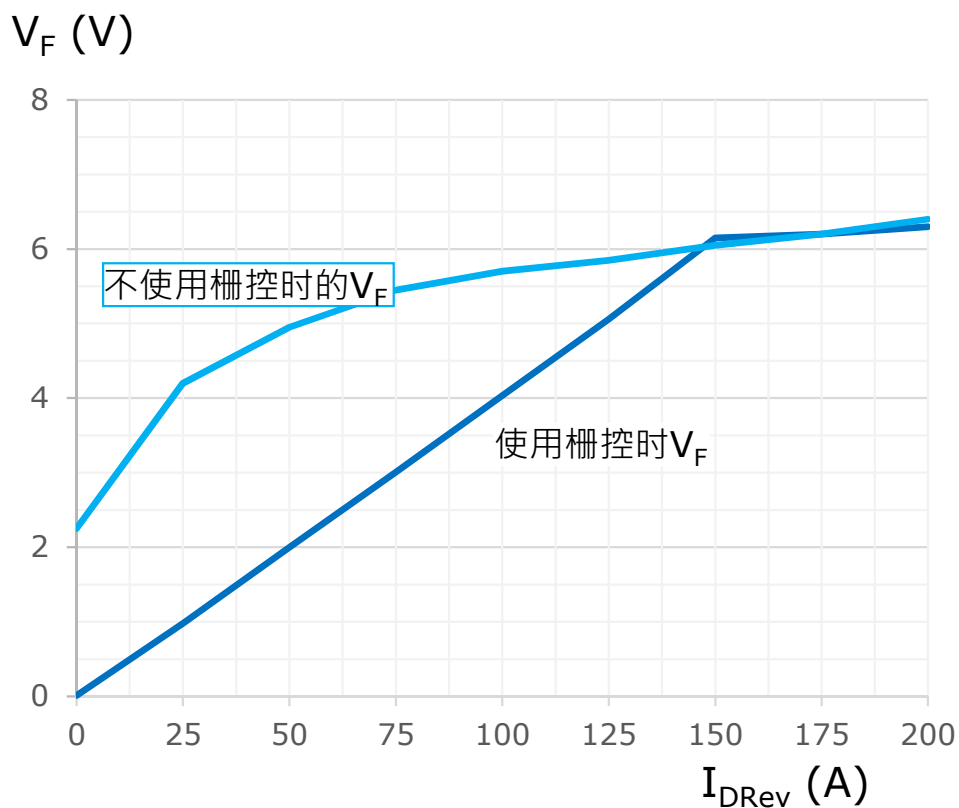
# 体二极管的正向压降与浪涌电流 $I_{DRev}$ 规格的关系

- 使用或不使用MOSFET栅控

在低电流时，使用栅控(通道)比只使用体二极管的压降低得多。

但在大电流时，体二极管压降增幅下降 (MPS效应)，因此使用栅控与否对抗浪涌电流能力影响不大。

压降与浪涌电流关系如下图所示。



注意:浪涌电流及 $V_F$  取决於电压,  $T_j$  等。



## 第二部分

### 6 如何对短路、过电流和过电压作保护？

6a 短路、过电流保护

6b 过电压保护

7 如何计算损耗和结温？

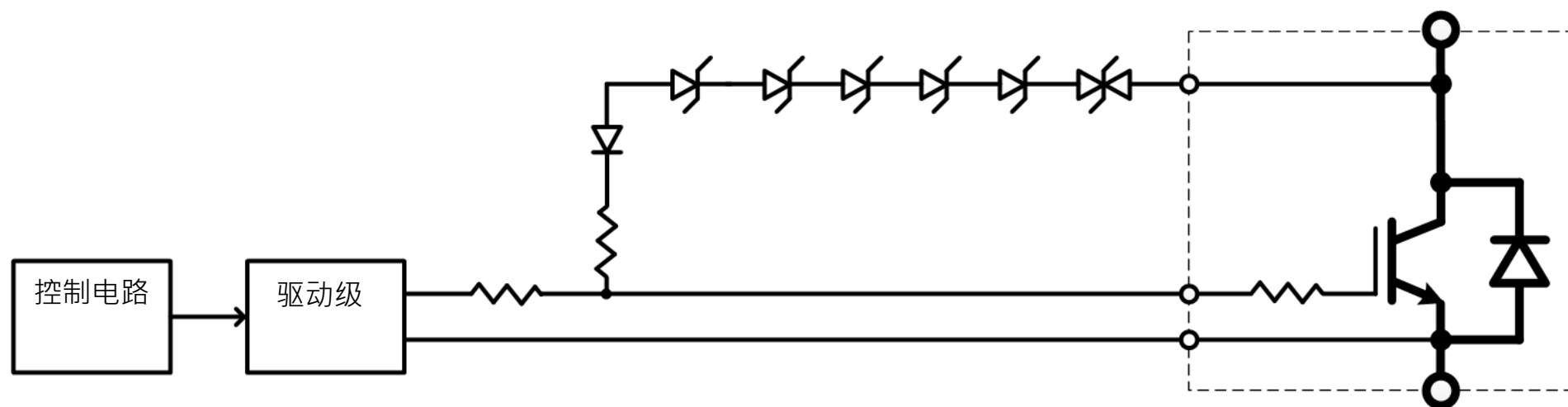
8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？

9 长期可靠性要注意什么？

10 SiC MOSFET器件是否可以并联？



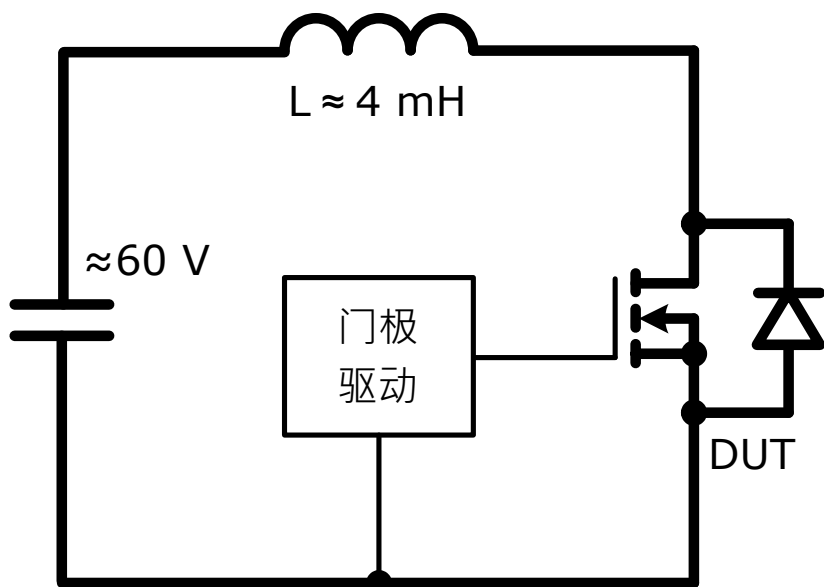
# 典型IGBT的有源钳位过电压保护电路



有源钳位电路在关断时 $V_{CE}$  电压超过预先设定值时，通过拉升栅极电压来减小IGBT关断过程中的 $di/dt$

# 无钳位电感关断(UIS)测试

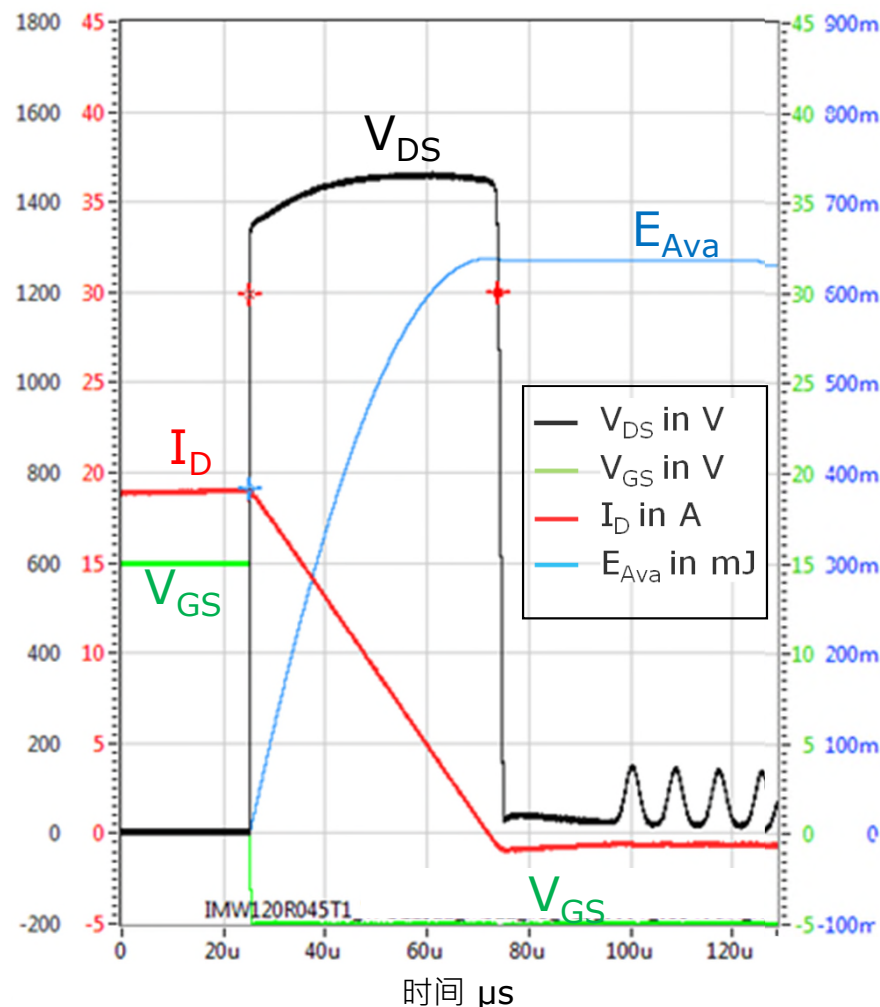
- 25 °C 及 175 °C ,  $\approx 60$  V,  $\approx 20$  A



由於材料的特性，当达到SiC材料的临界崩溃电场时，SiC MOSFET会发生雪崩。

當漂移区中的载流子被电场加速到足够高的能量，使得在碰撞中它们可以产生额外的电子-空穴对。

如果载流子在空间电荷区中平均分布，那么该器件可以具有雪崩能量规格。

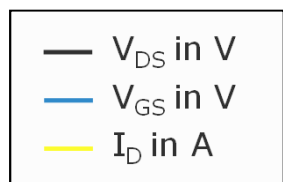
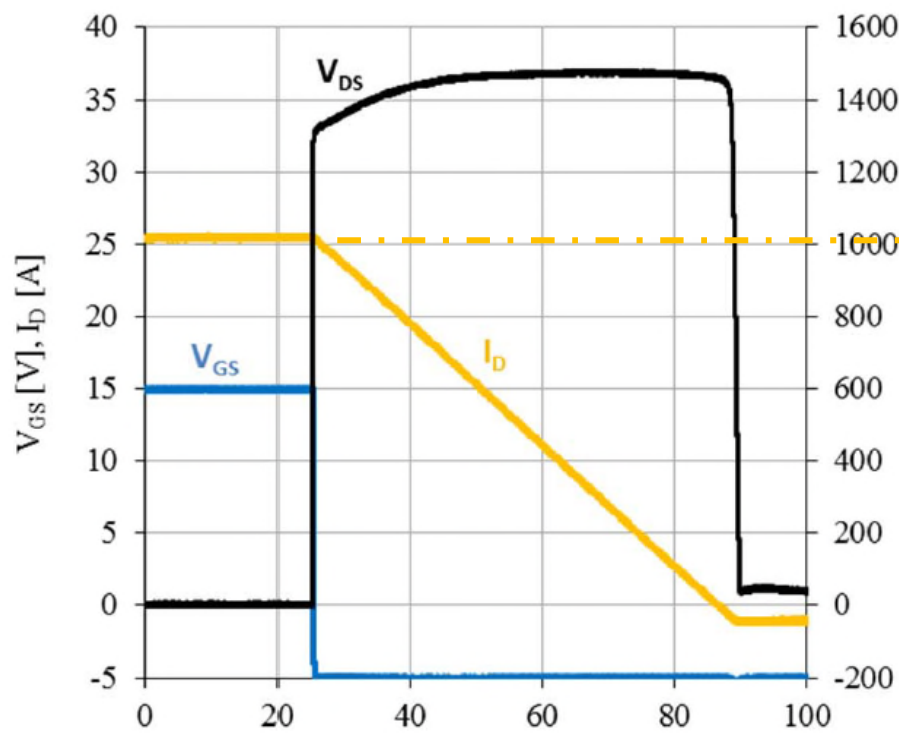


雪崩能量  $E_{Ava}$   
 $\approx 1.2$  J @  $T_{Case} = 25$  °C  
 $\approx 0.6$  J @  $T_{Case} = 175$  °C

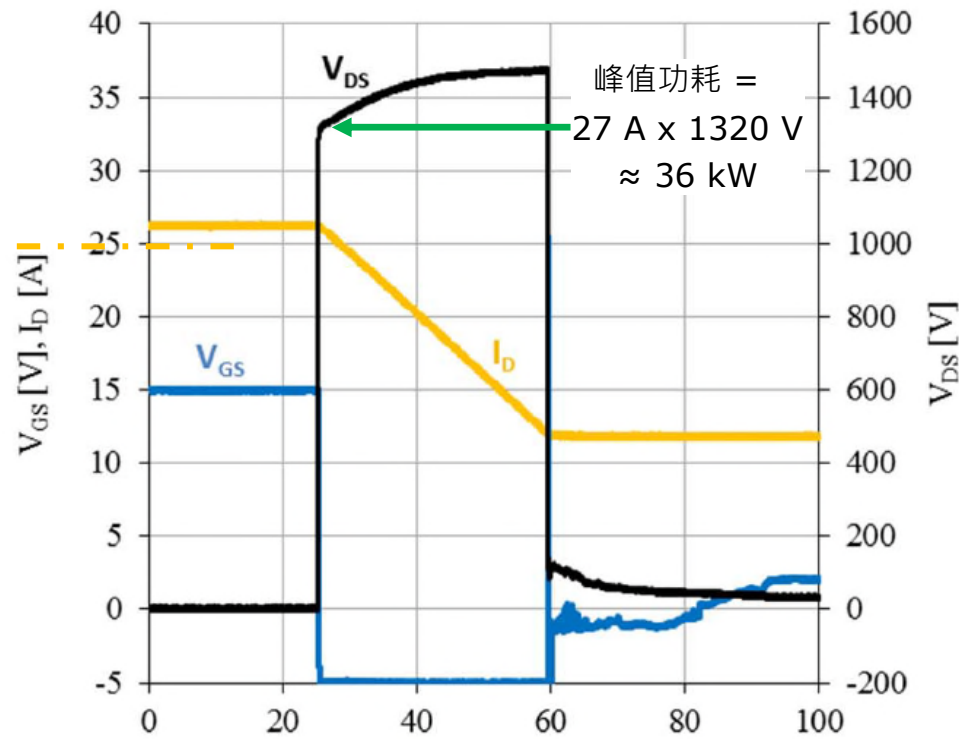


# UIS 测试至器件失效

- 25°C 及  $\approx 50V$



time [ $\mu$ s]  
正常



失效



## 第二部分

6 如何对短路、过电流和过电压作保护？

7 如何计算损耗和结温？

7a Si 及 SiC 模块温升的组成部分

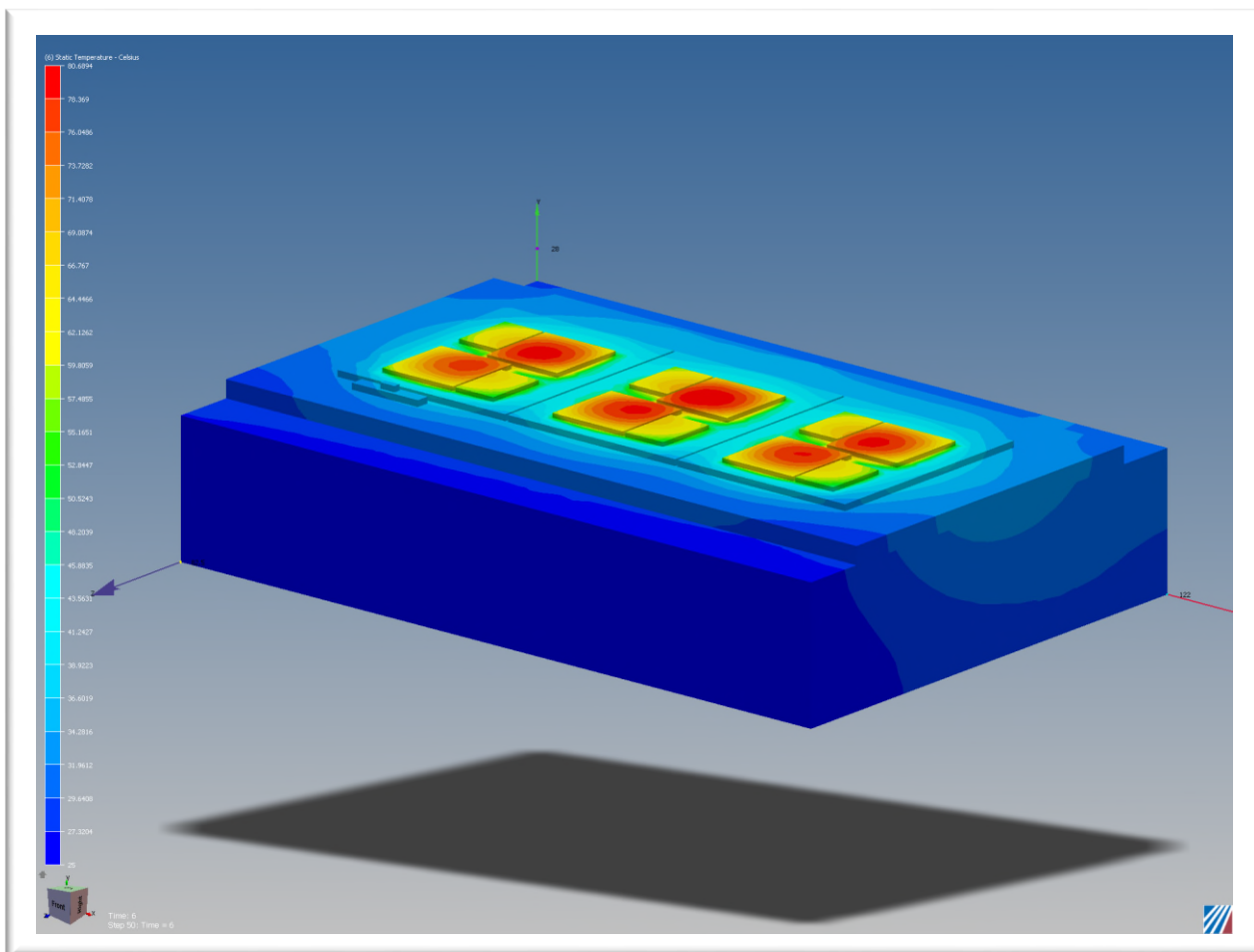
7b Si 及 SiC 损耗

7c Si 及 SiC 芯片尺寸

7d Si 及 SiC 瞬态传热

7e 如何估算和测量结温

# 热设计



# SiC MOSFETs与IGBTs的热特性差异

**7a.** 温升的组成部分

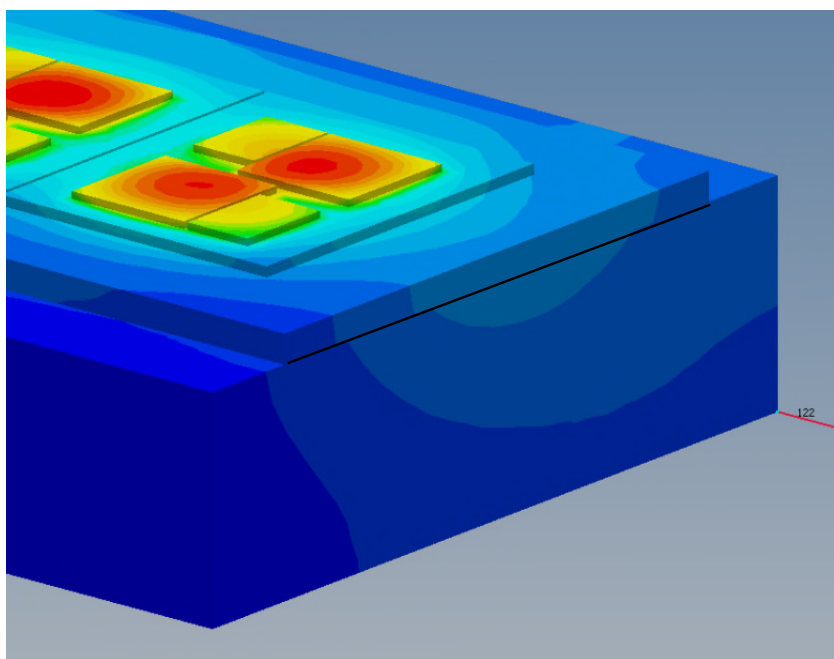
**7b.** 更低的损耗  
尤其是开关损耗



**7d.** 单芯片与瞬态热阻

**7c.** 更小的芯片与  
DCB上更下的热扩散

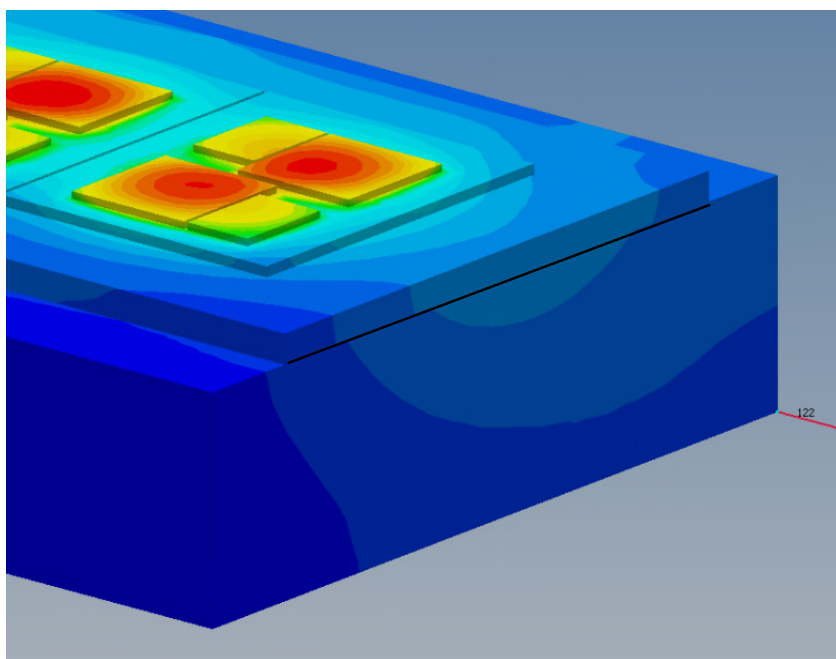
# 芯片温升组成的六个部分



1. 半导体最高额定温度
2. 设计余量
3. 功率损耗  $W_x$
4. 芯片-散热器热阻  $R_{th,JH}$
5. 散热器-环境热阻  $R_{th,HA}$
6. 环境温度



# 芯片温升的组成的六个部分



1. 半导体最高额定温度

2. 设计余量

3. 功率损耗  $W \times$

4. 芯片-散热器热阻  $R_{th,JH}$

5. 散热器-环境热阻  $R_{th,HA}$

6. 环境温度

热



冷



### 非开关状态温度规格 **175 °C**

Kollektor-Dauergleichstrom Continuous DC collector current	$T_C = 100^\circ\text{C}, T_{vj\text{max}} = 175^\circ\text{C}$	$I_{C\text{nom}}$	900	A
Periodischer Kollektor-Spitzenstrom Repetitive peak collector current	$t_P = 1\text{ ms}$	$I_{CRM}$	1800	A
Gesamt-Verlustleistung Total power dissipation	$T_C = 25^\circ\text{C}, T_{vj\text{max}} = 175^\circ\text{C}$	$P_{\text{tot}}$	5,10	kW
Abschaltverlustenergie pro Puls Turn-off energy loss per pulse	$I_C = 900\text{ A}, V_{CE} = 600\text{ V}, L_S = 45\text{ nH}$ $V_{GE} = \pm 15\text{ V}, du/dt = 2800\text{ V}/\mu\text{s}$ ( $T_{vj} = 150^\circ\text{C}$ ) $R_{G\text{off}} = 1,6\ \Omega$	$E_{\text{off}}$	125 160 175	mJ mJ mJ
Kurzschlußverhalten SC data	$V_{GE} \leq 15\text{ V}, V_{CC} = 800\text{ V}$ $V_{CE\text{max}} = V_{CES} - L_{SCE} \cdot di/dt$	$I_{SC}$	3600	A
Wärmewiderstand, Chip bis Gehäuse Thermal resistance, junction to case	pro IGBT / per IGBT	$R_{thJC}$		29,5 K/kW
Wärmewiderstand, Gehäuse bis Kühlkörper Thermal resistance, case to heatsink	pro IGBT / per IGBT $\lambda_{\text{Paste}} = 1\text{ W}/(\text{m}\cdot\text{K})$ / $\lambda_{\text{grease}} = 1\text{ W}/(\text{m}\cdot\text{K})$	$R_{thCH}$	16,0	K/kW
Temperatur im Schaltbetrieb Temperature under switching conditions		$T_{vj\text{op}}$	-40	150 °C

开关时的温度规格是**150 °C** (平均芯片温度)

# 最高 $T_j$ 温度规格

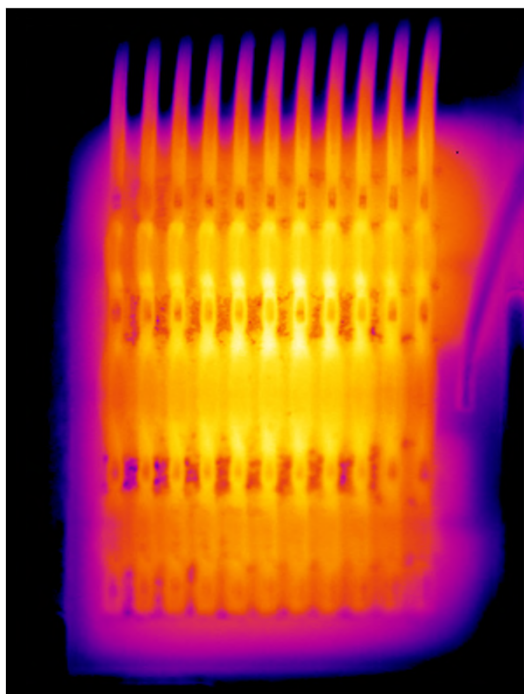
-数据手册要看清楚

最高  $T_j$  ， 开闕状态 175°C

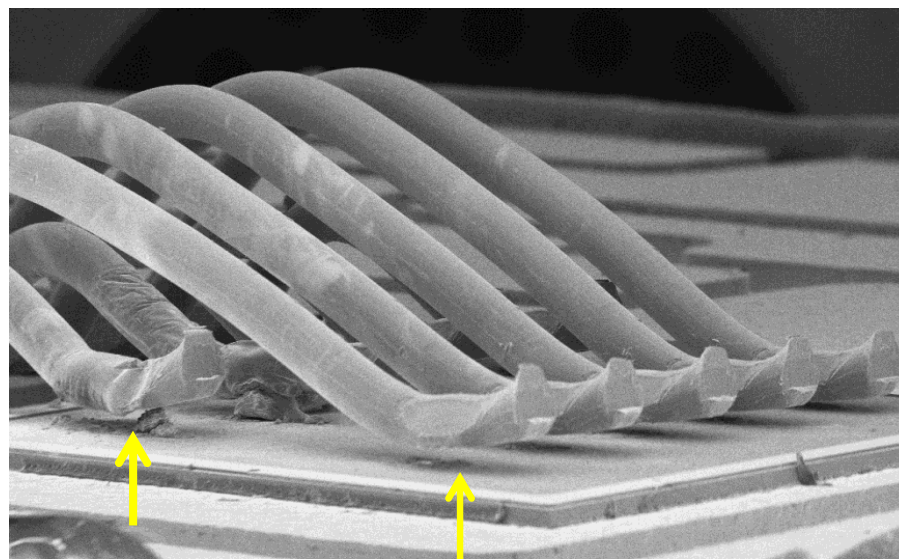


最高  $T_j$  ， 开闕状态 150°C

温度限制不是由SiC MOSFET芯片本身，  
而是由其周边元素造成的

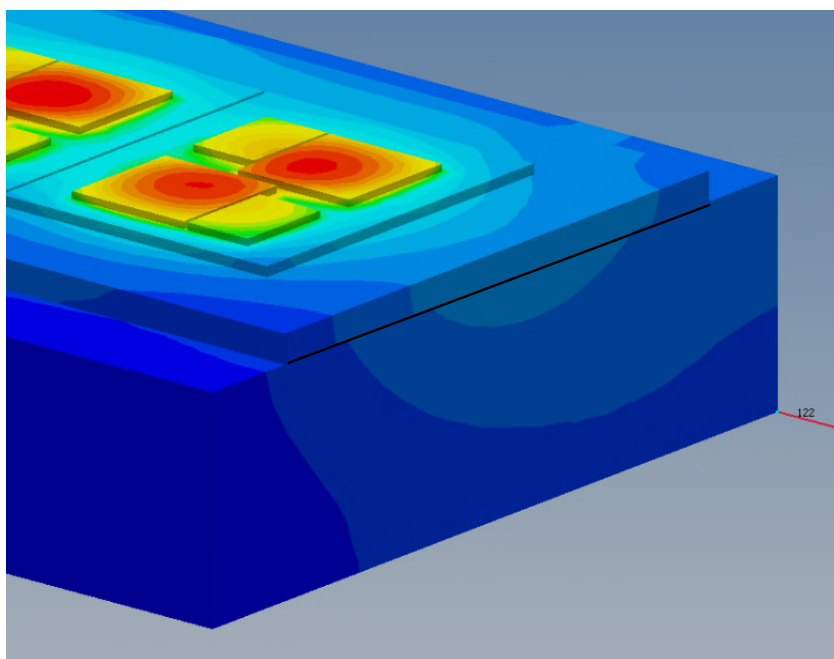


芯片和键合线  
红外成像图



温度循环造成键合线连接失效示例

# 半导体最高温度规格



1. 半导体最高额定温度
2. 设计余量
3. 功率损耗  $W \times$
4. 芯片-散热器热阻  $R_{th,JH}$
5. 散热器-环境热阻  $R_{th,HA}$
6. 环境温度

热

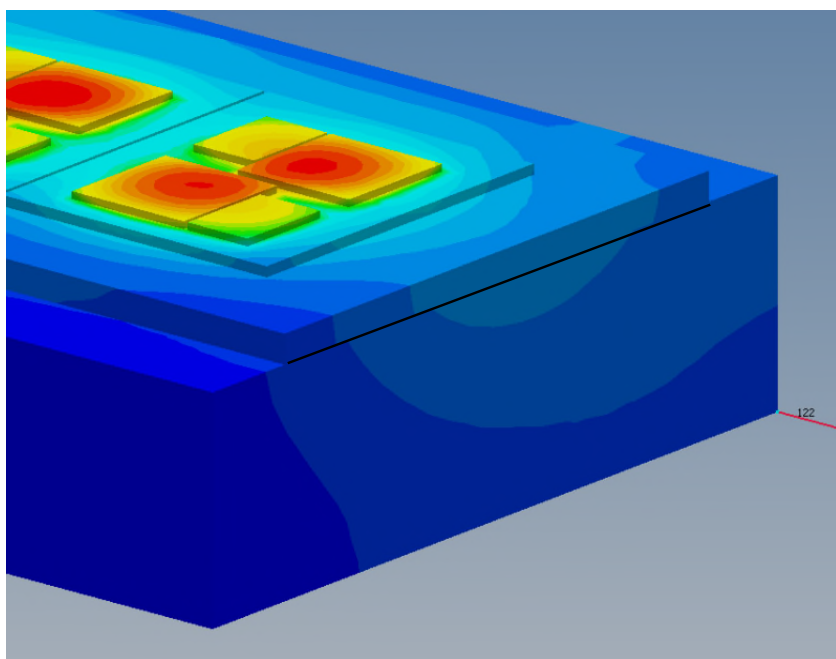


冷

# 环境温度 - 系统工作的环境



# 半导体最高温度规格



1. 半导体最高额定温度
2. 设计余量
3. 功率损耗  $W \times$
4. 芯片-散热器热阻  $R_{th,JH}$
5. 散热器-环境热阻  $R_{th,HA}$
6. 环境温度

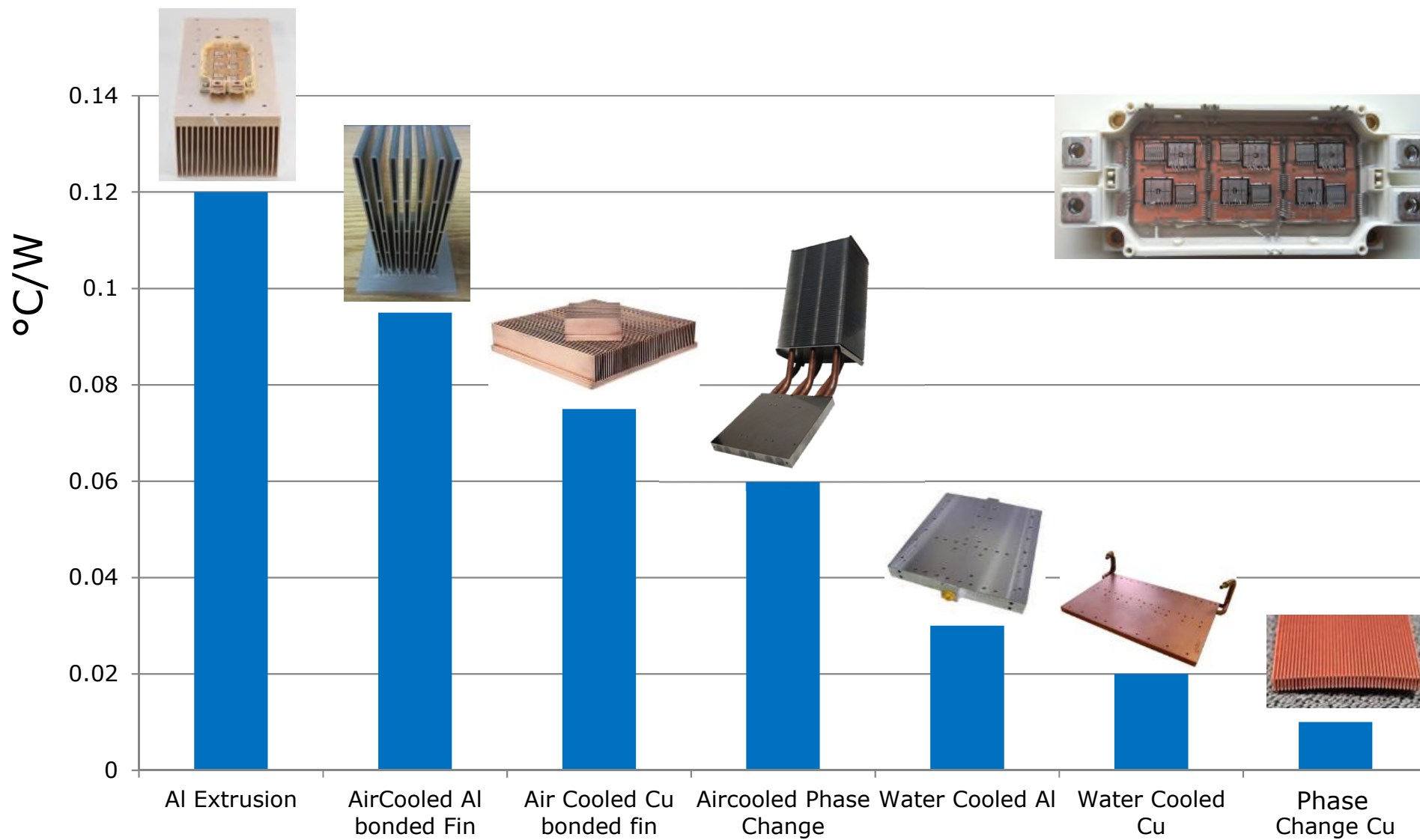
热



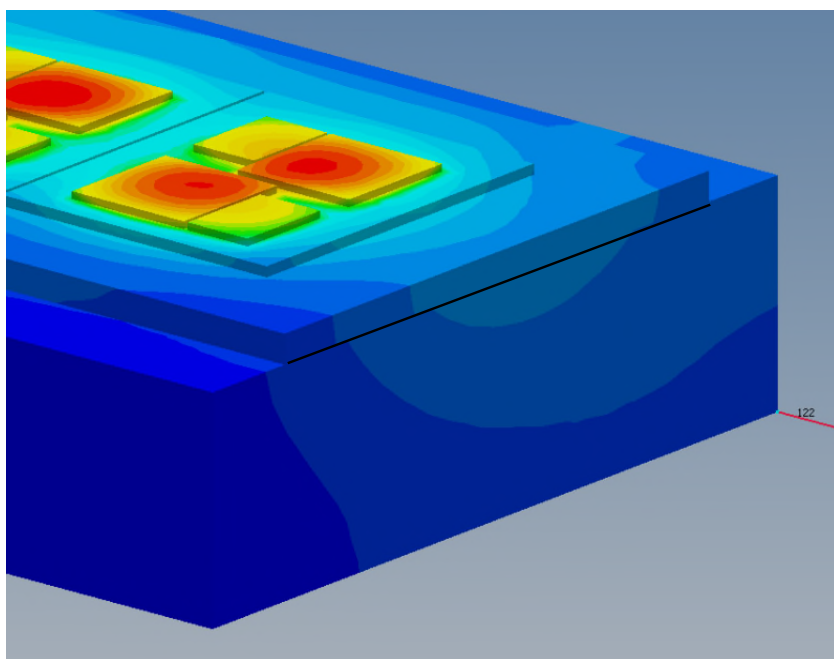
冷

# 功率模块的各种冷却方法

## 大功率IGBT模块使用不同散热器时的散热器热阻



# 区别在哪？



1. 半导体最高额定温度

2. 设计余量

3. 功率损耗 (W) x

4. 芯片-散热器热阻  $R_{th,JH}$

5. 散热器-环境热阻  $R_{th,HA}$

6. 环境温度

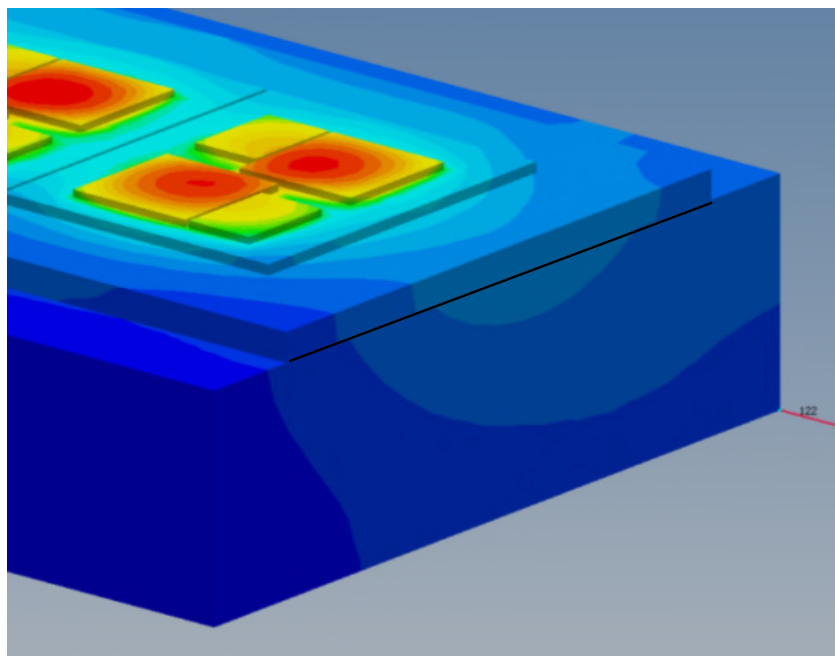
热



冷



# 芯片温升的组成



1. 半导体最高额定温度

150 °C

2. 设计余量

$\Delta 15$  °C

3. 功率损耗 (W) x

300 W x

4. 芯片-散热器热阻  $R_{th,JH}$

0.15 °C/W

=  $\Delta 45$  °C

功率损耗 (W) x

300 W x

5. 散热器-环境热阻  $R_{th,HA}$

0.2 °C/W

=  $\Delta 60$  °C

6. 环境温度

30 °C

$$\text{累计值} = 30 \text{ °C} + 60 \text{ °C} + 45 \text{ °C} + 15 \text{ °C} = 150 \text{ °C}$$



散热器 90 °C



芯片 135 °C

# SiC MOSFETs与IGBTs的热特性差异

7a. 温升的组成部分

7b. 更低的损耗  
尤其是开关损耗

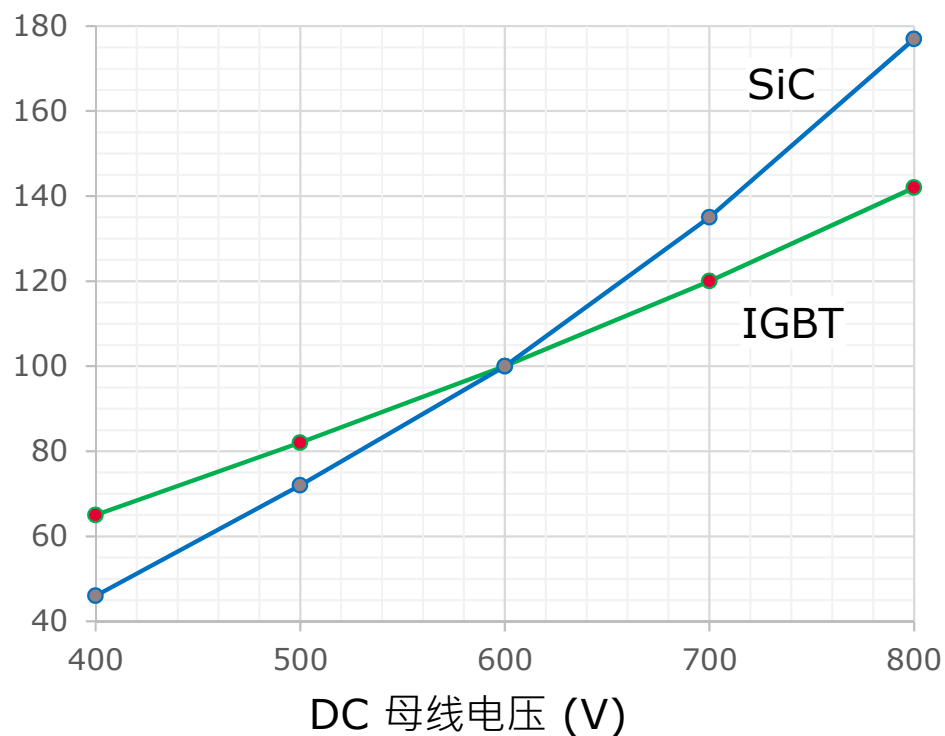


7d. 单芯片与瞬态热阻

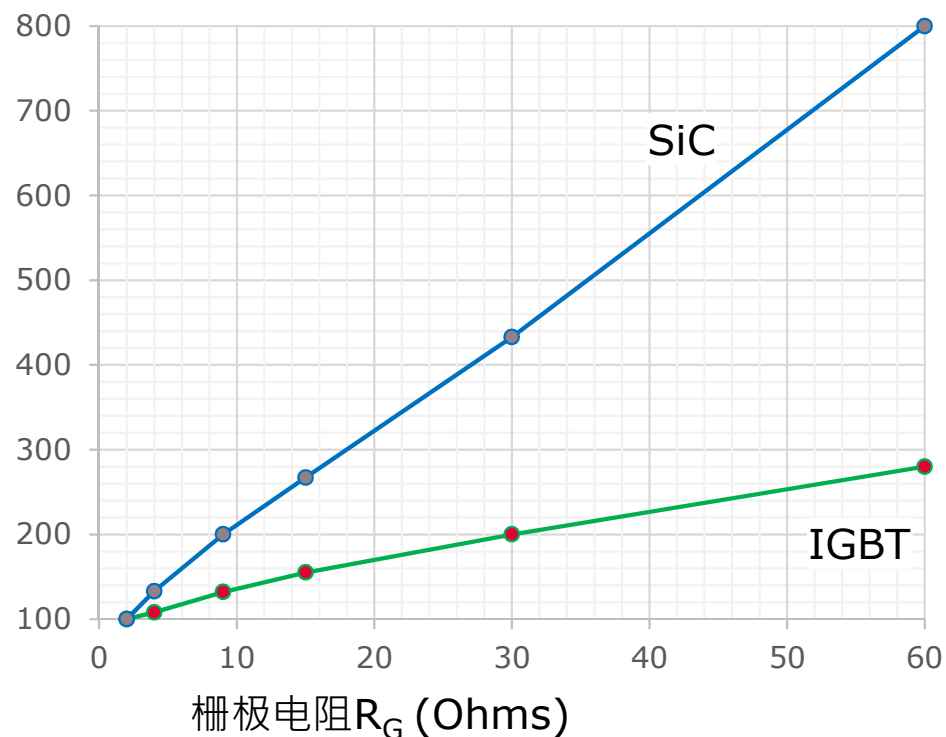
7c. 更小的芯片与  
DCB上更低的热扩散

# 母线电压与栅极电阻 $R_G$ 对归一化开关损耗的影响

$E_{TOT}$ ,  
600 V<sub>DC</sub>时归一化为100%



$E_{TOT}$ ,  
在 $R_{Gmin}$ 时归一化为100%

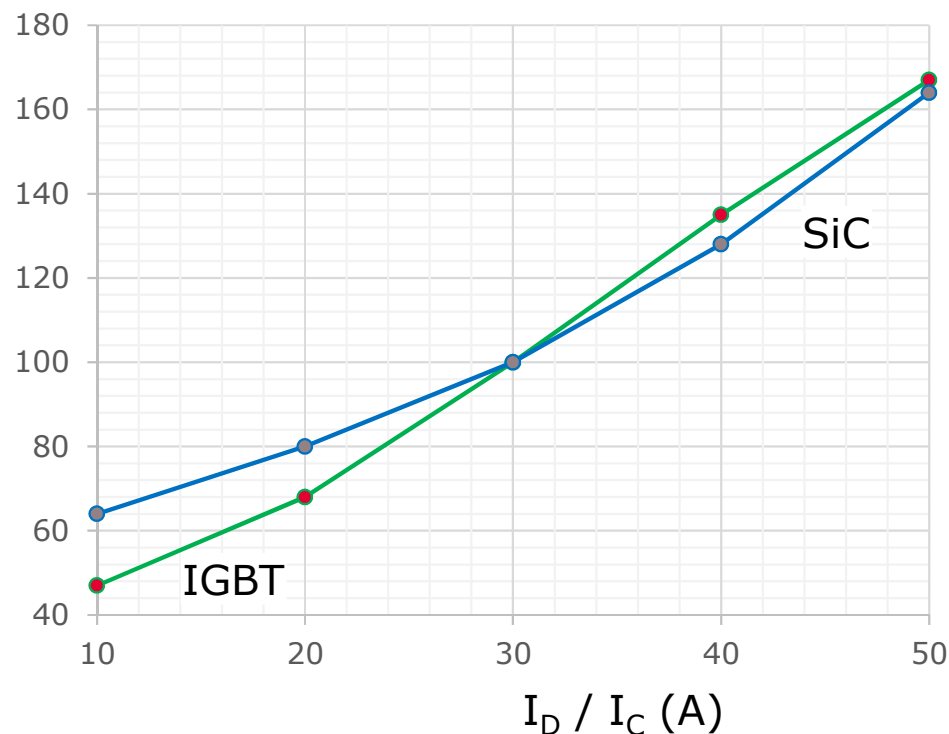


相对于Si IGBT, **SiC 的开关损耗受母线电压与 $R_G$ 影响更大**

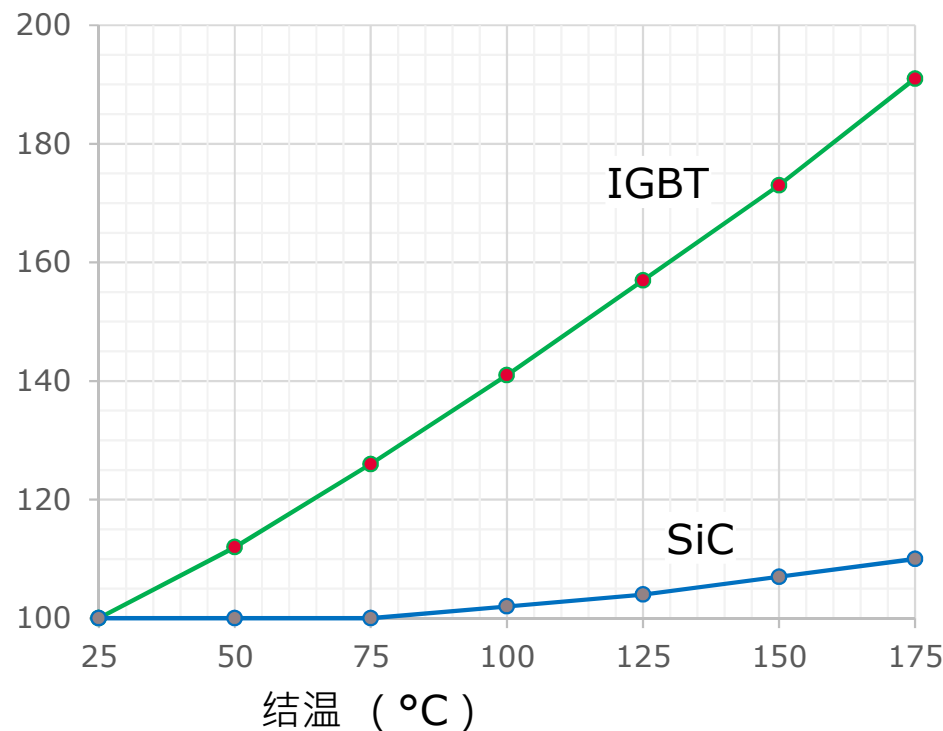


# 电流与结温对归一化开关损耗的影响

$E_{TOT}$  ,  
在30 A时归一化为100%



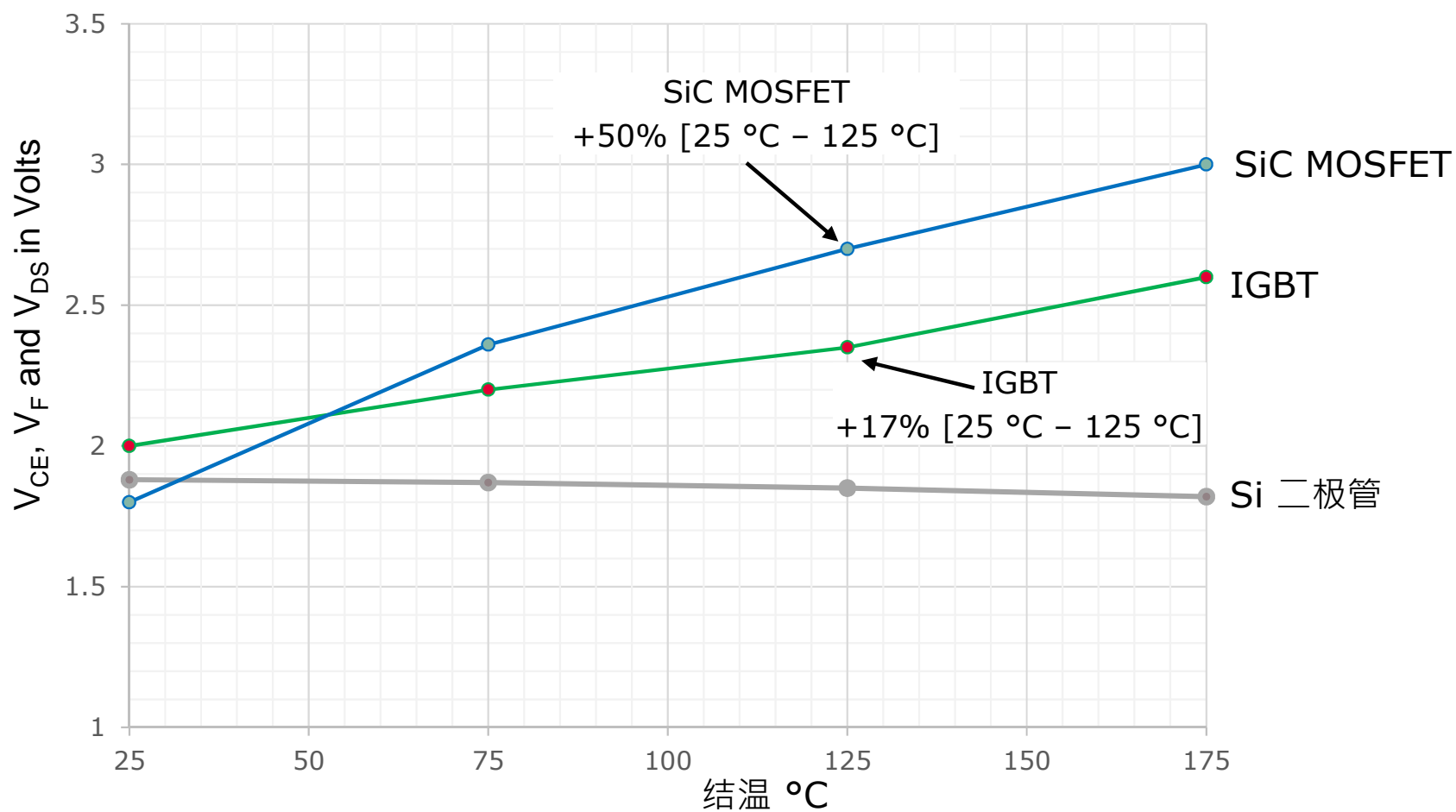
$E_{TOT}$  ,  
在25 °C时归一化为100%



相对于SiC MOSFET，Si IGBT 的开关损耗受温度的影响更大



# 温度对 $V_{CE}$ , $V_F$ 和 $V_{DS}$ 的影响



相对于IGBT和Si 二极管，温度对SiC 的通态损耗影响更大



# 总结：不同工作条件下的损耗变化



	<b>IGBT</b> (IKY40N120CH3)	<b>SiC MOSFET</b> (IMZ120R045M1)
<b>开关损耗</b>		
$E_{TOT}$ 母线电压由600 V 到 800 V	140%	<b>178%</b>
$E_{TOT}$ IC/ID由25% 到 100%	287%	<b>200%</b>
$E_{TOT}$ $T_J$ 由25 °C 到 125 °C	156%	<b>105%</b>
<b>导通损耗</b>		
$V_{CE}/V_{DS}$ $T_J$ 由25 °C 到 125 °C	117%	<b>150%</b>
$V_F/V_{DSRev}$ $T_J$ 由25 °C 到 125 °C	97%	<b>150%</b>
$V_{CE}/V_{DS}$ $V_G$ 由+19 V 到 +13 V	110%	<b>260%</b>

# IGBT和SiC MOSFET 损耗总结

- SiC MOSFET的开关损耗受母线电压的影响较大。
- SiC MOSFET的开关损耗受温度的影响很低。
- SiC MOSFET的 $R_{DSON}$ 受温度的影响较大。
- SiC MOSFET 可在高开关频率和中低电流水平下显著地降低功率损耗

# SiC MOSFETs与IGBTs的热特性差异

7a. 温升的组成部分

7b. 更低的损耗  
尤其是开关损耗



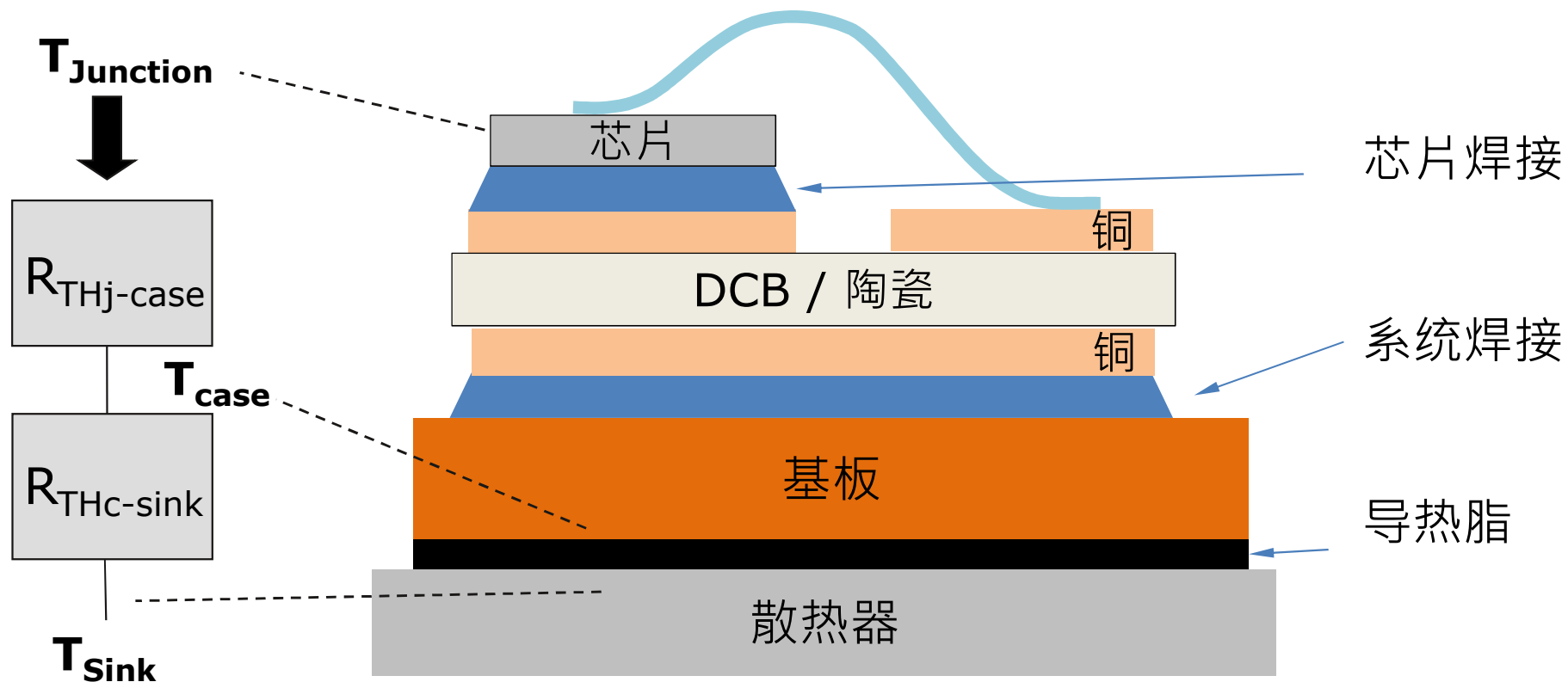
7d. 单芯片与瞬态热阻

7c. 更小的芯片与  
DCB上更低的热扩散

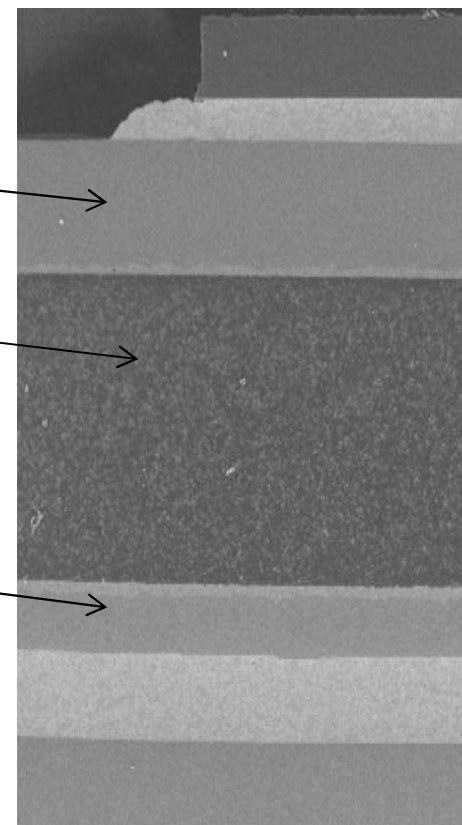
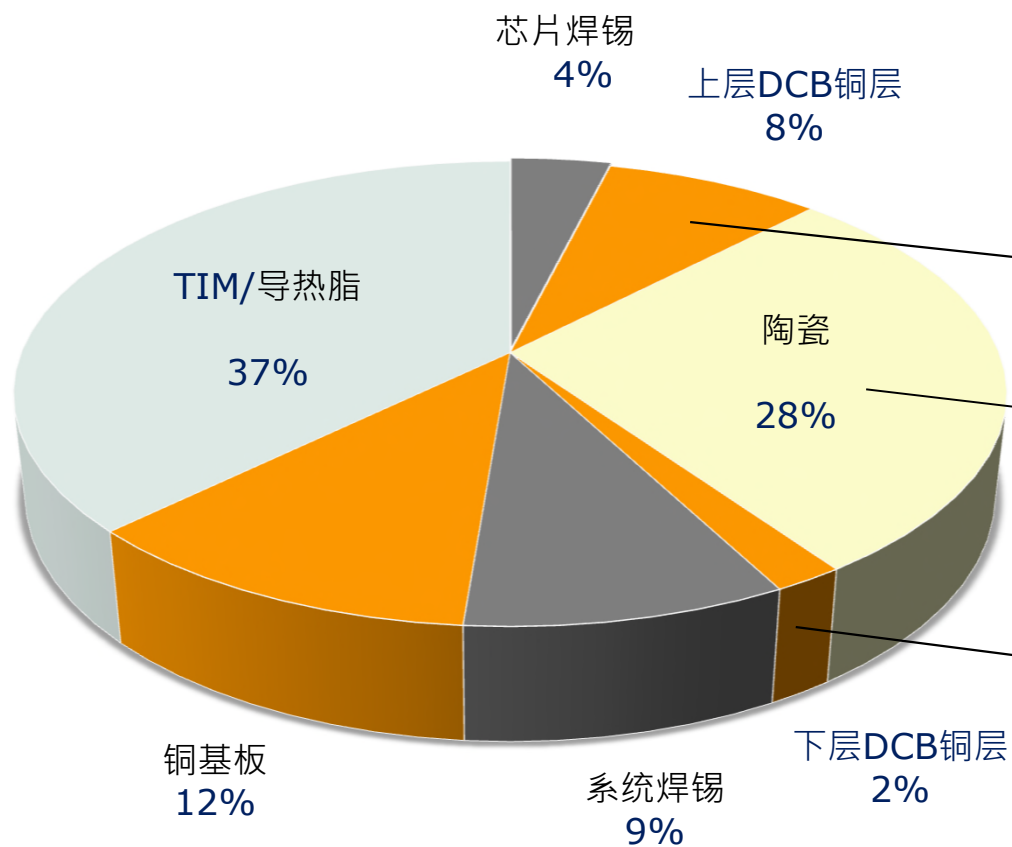


# $R_{THj-sink}$ 热阻

热传导路径



# 热阻多层堆叠示例

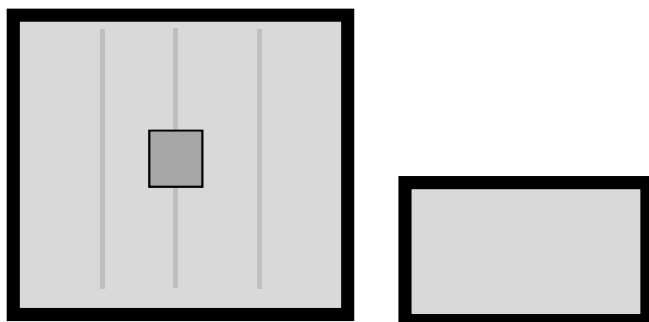


模块截面图

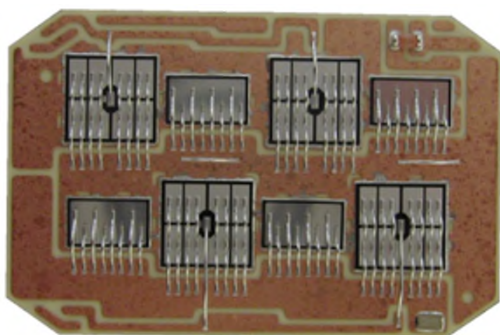
使用3mm铜基板的IGBT模块安装在风冷散热器时，各层热阻占 $R_{THj-sink}$ 的百分比

# SiC MOSFET 芯片面积更小

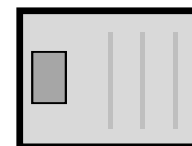
100A IGBT 与二极管



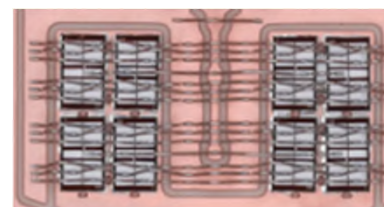
总面积  $\approx 150 \text{ mm}^2$



100A SiC MOSFET



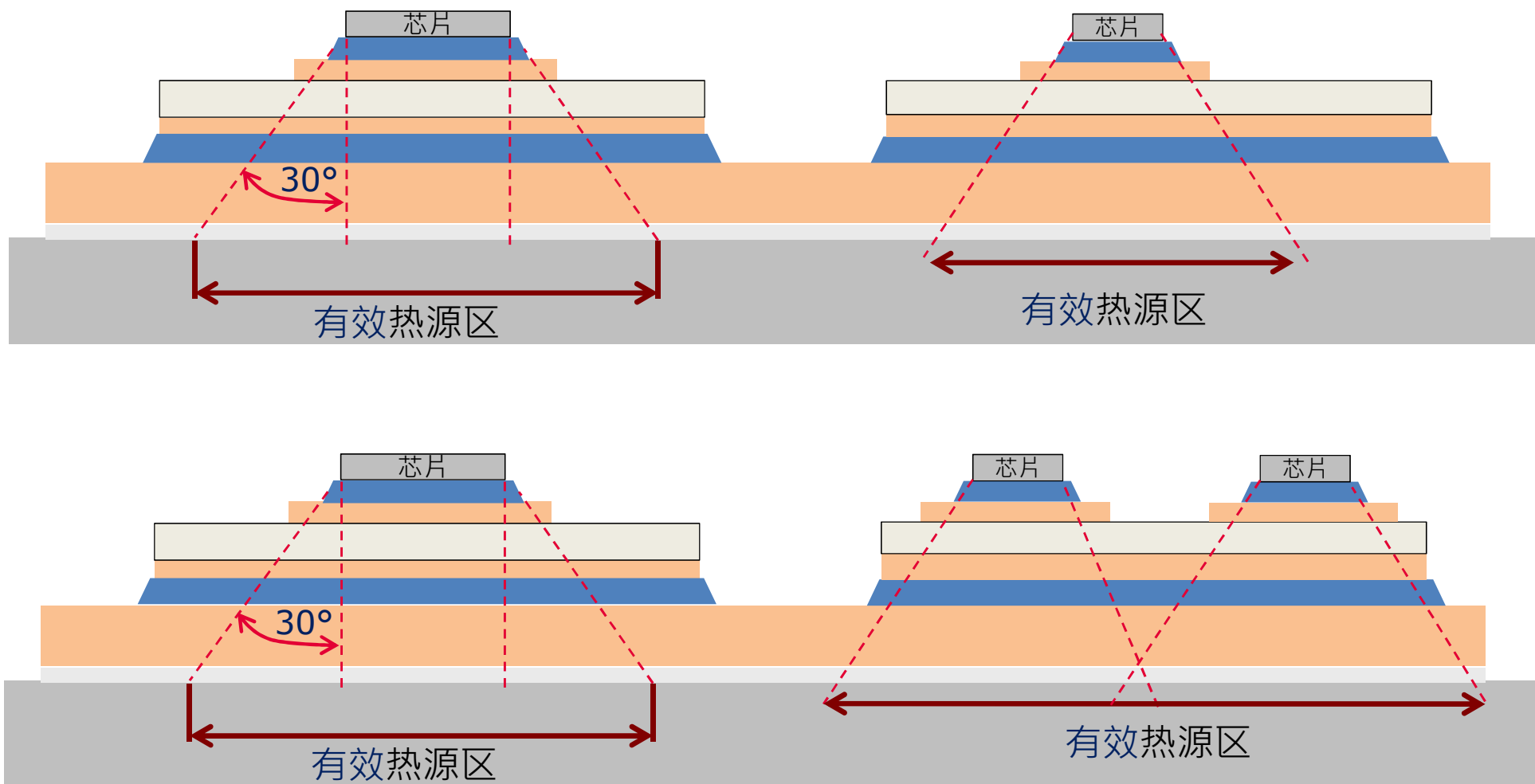
总面积  $\approx 30 \text{ mm}^2$



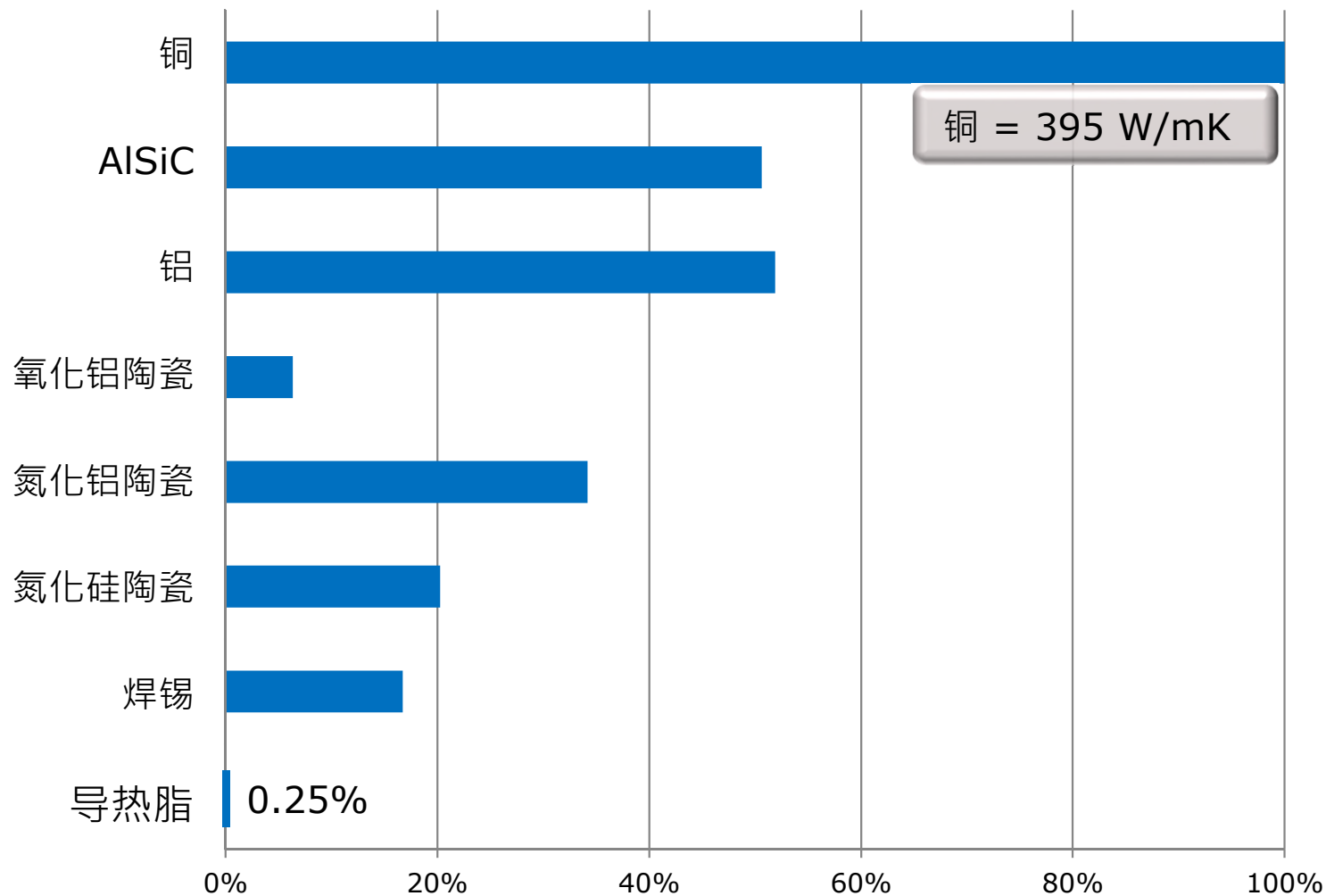
封装尺寸减小  
功率密度增加

小的芯片代表着小的热源区域  
多芯片代表着更大的热源区域

不按比例



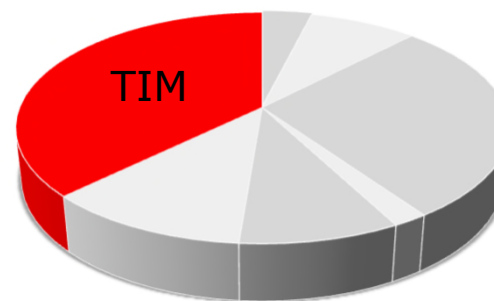
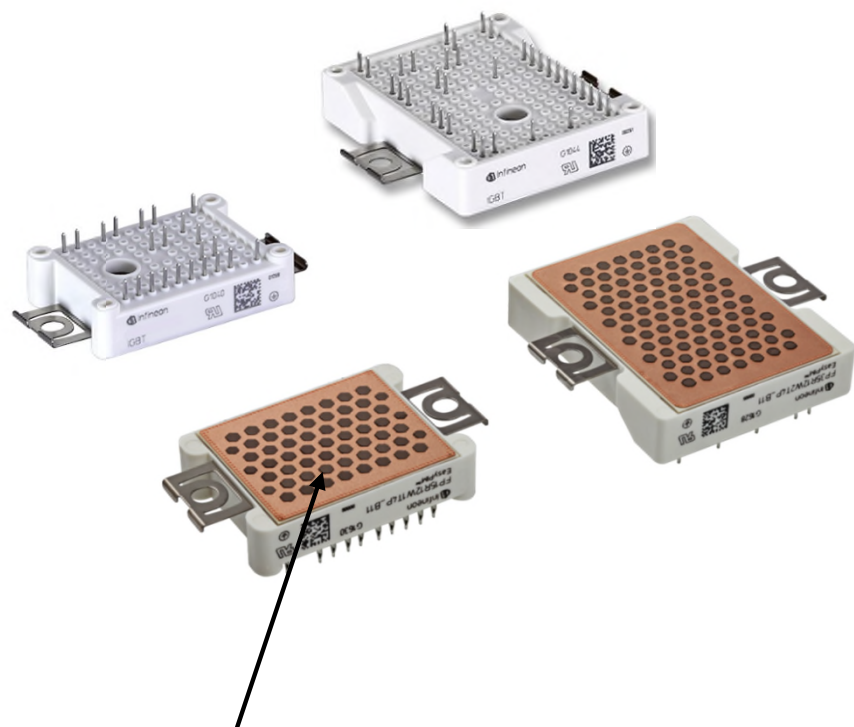
# 不同材料的热导率对比



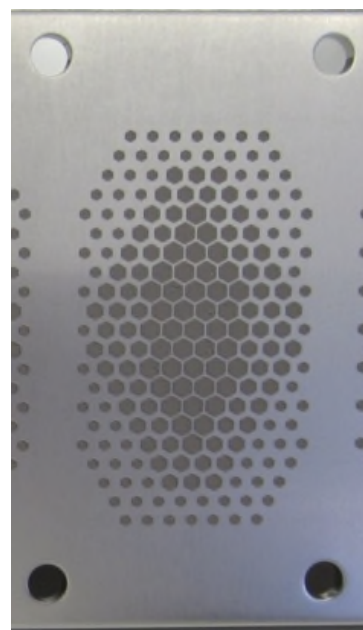
与铜热导率(395 W/mK)作比的相对热导率 (%)

注意：导热脂  $\approx 0.25\%$ ，水  $\approx 0.15\%$  及空气  $\approx 0.006\%$  x 铜热导率

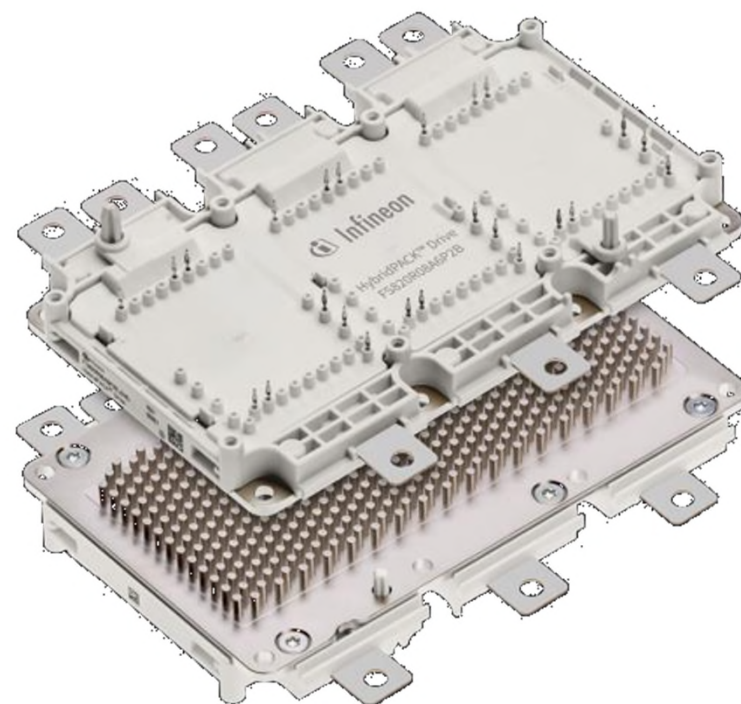
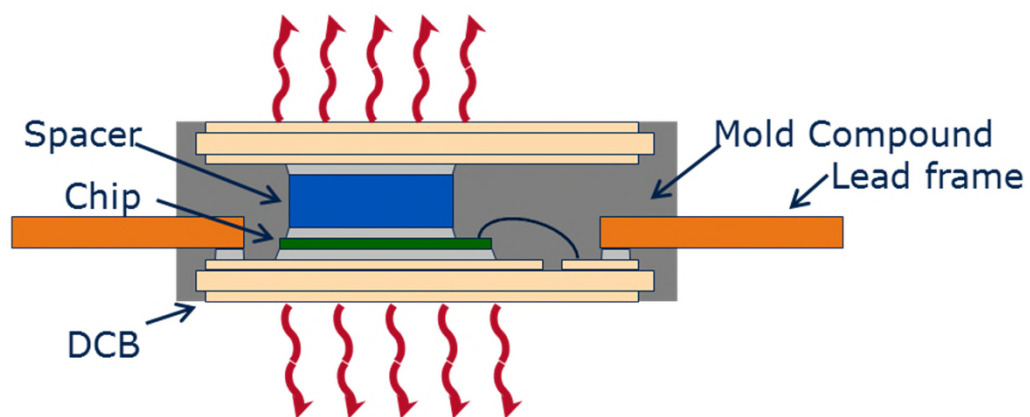
# 预涂高性能热界面(TIM)材料



TIM 材料特性, 厚度与图案都可以根据  
模块基板形状与应用要求进行匹配



# 双面冷却 与 Pin Fin冷却



# SiC MOSFETs与IGBTs的热特性差异

7a. 温升的组成部分

7b. 更低的损耗  
尤其是开关损耗

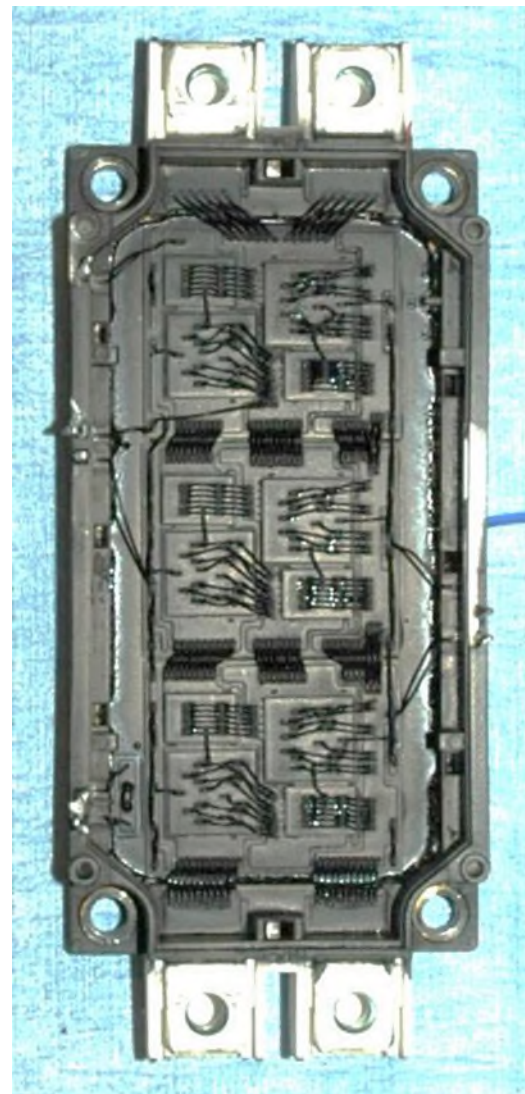
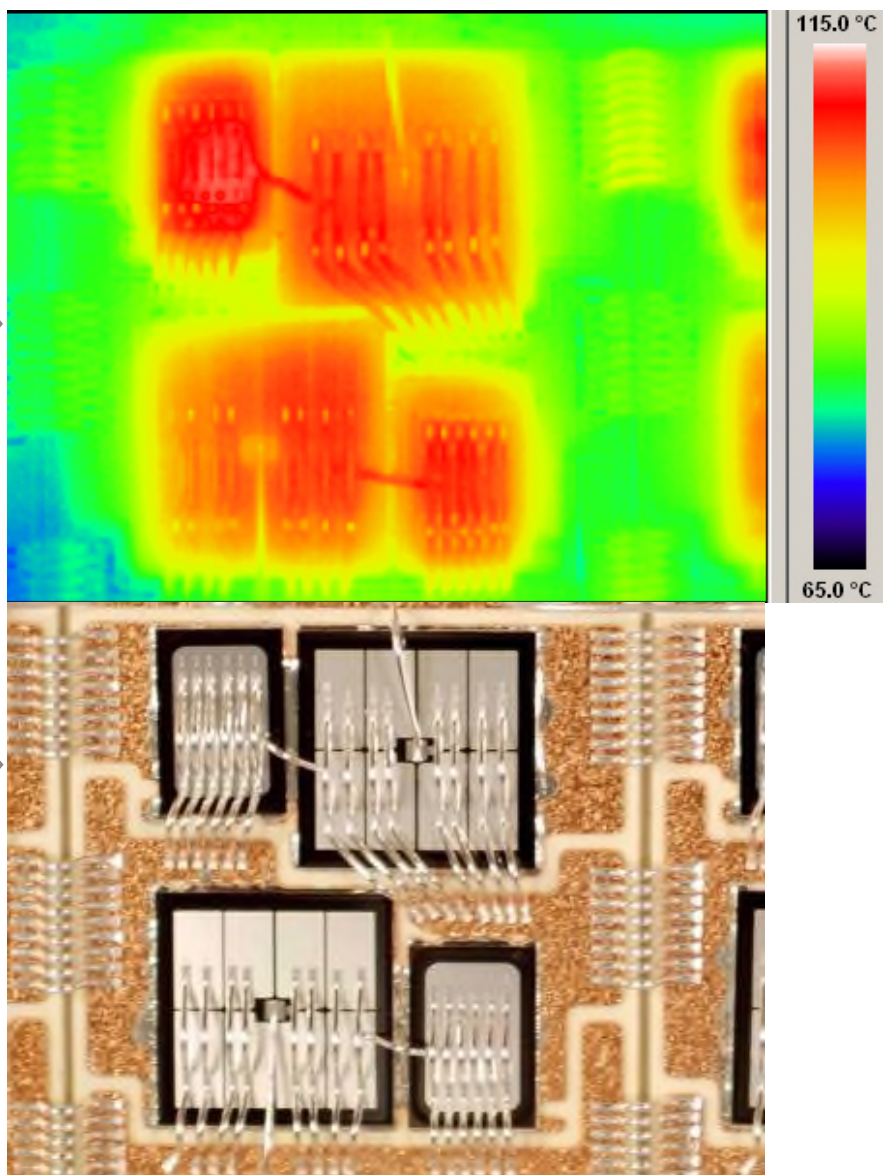


7d. 单芯片与瞬态热阻

7c. 更小的芯片与  
DCB上更低的热扩散

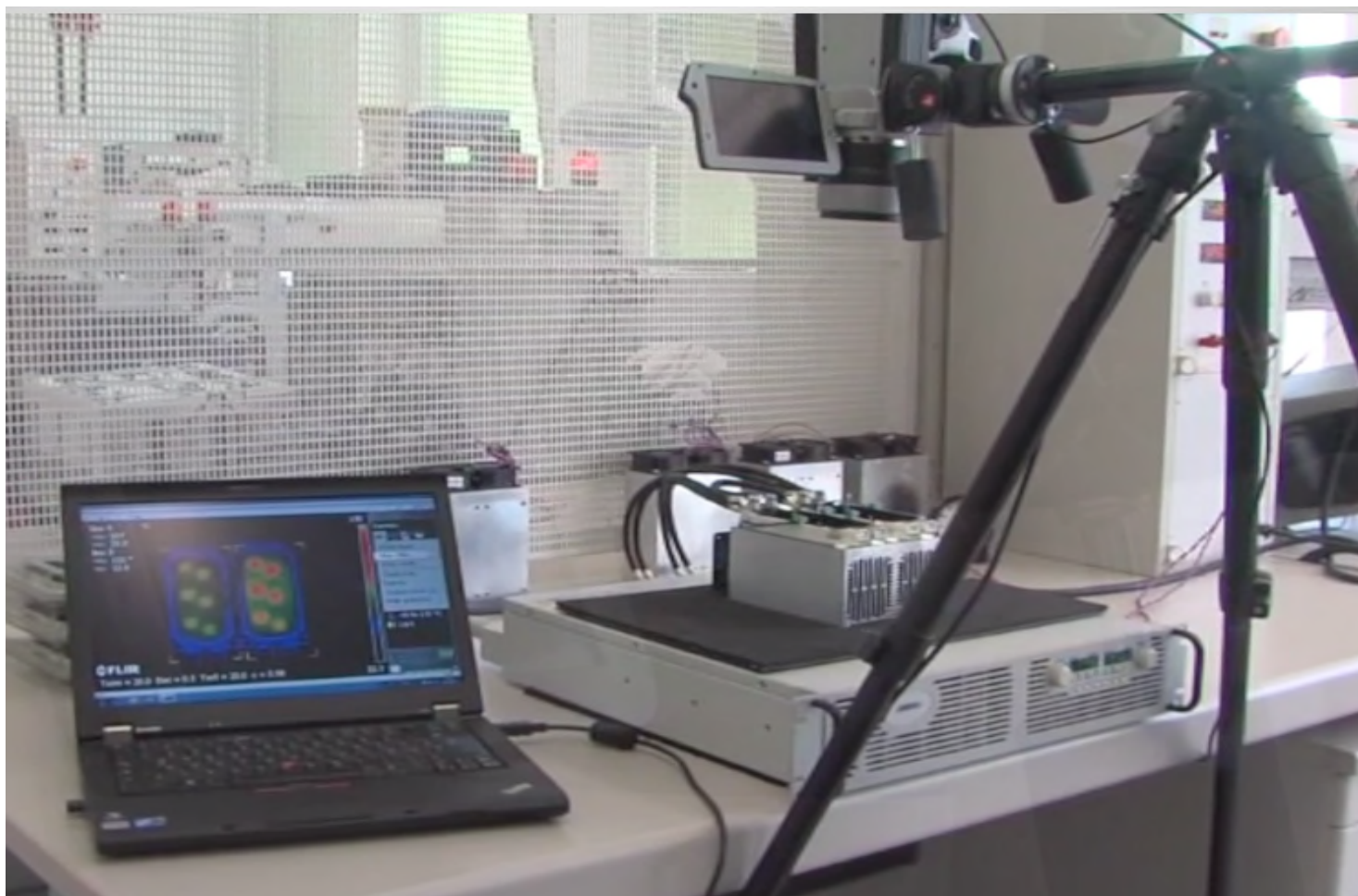


# 芯片温度的红外测量

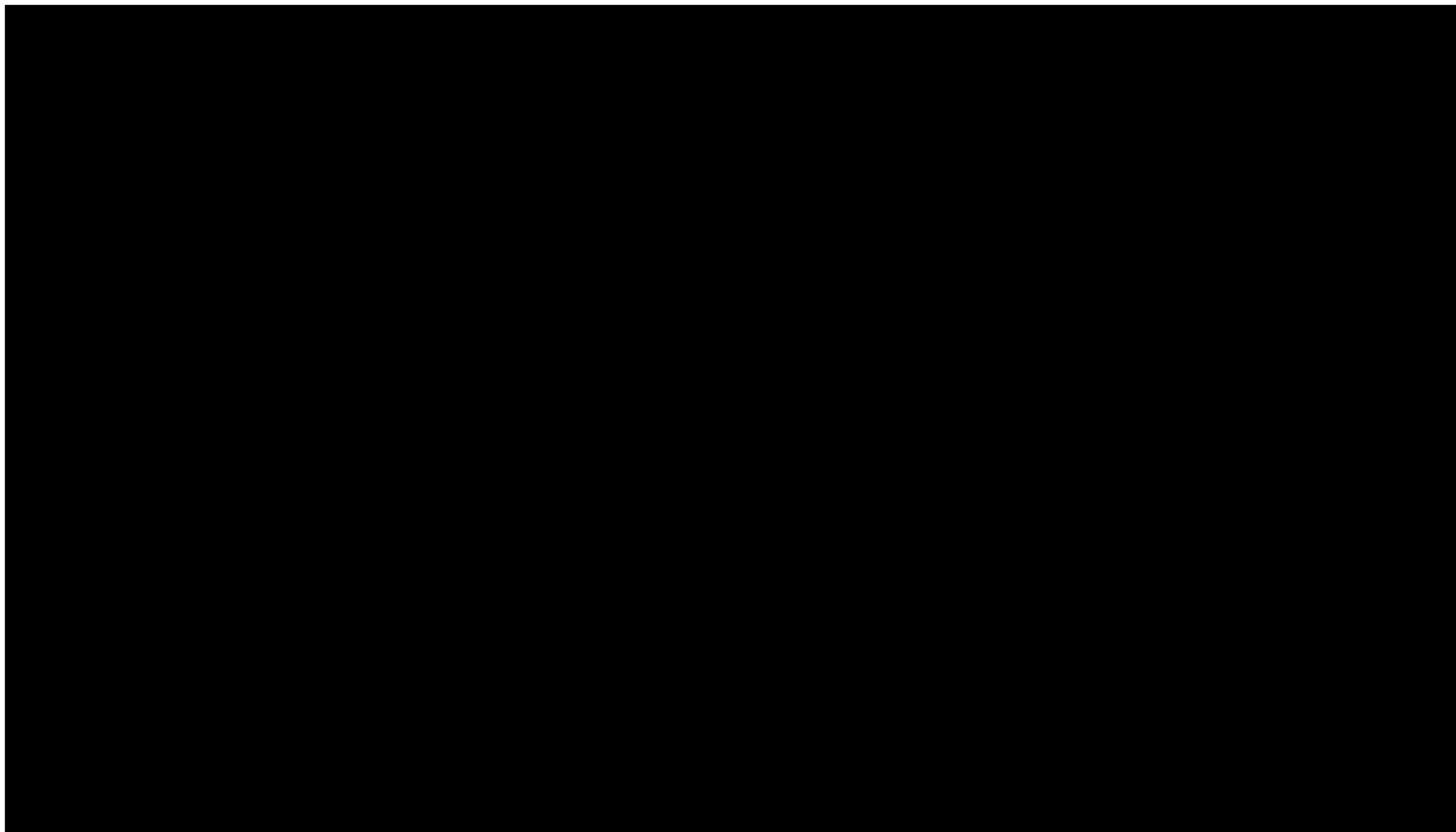


没有绝缘胶  
的涂黑模块

# 红外热成像与热时间常数

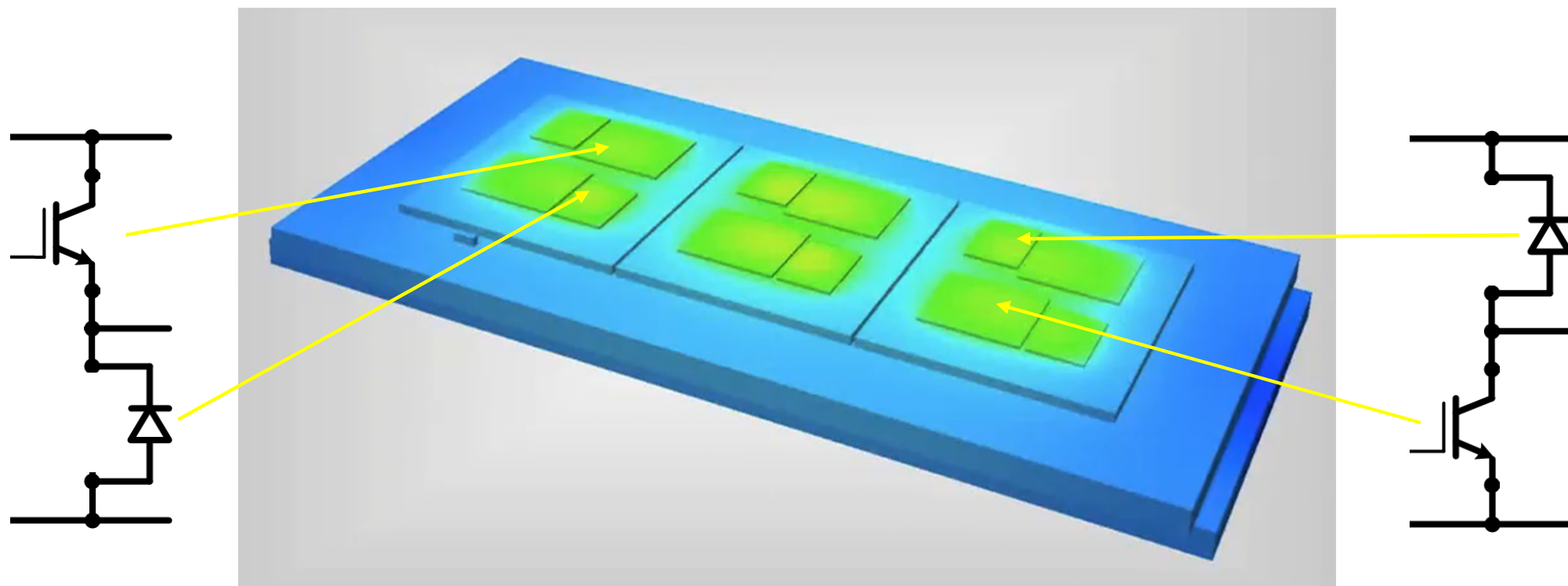
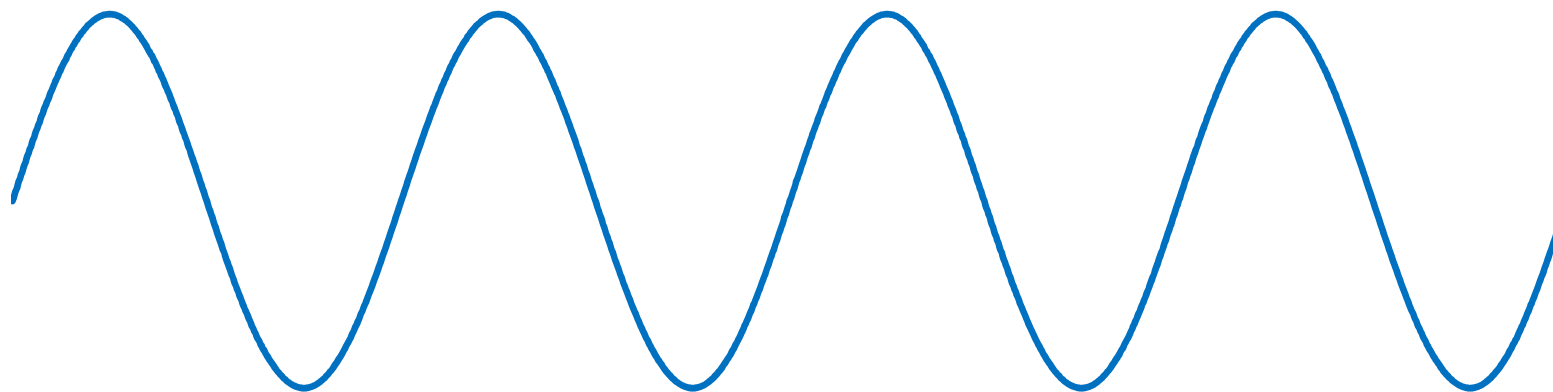


# 红外热成像视频片段

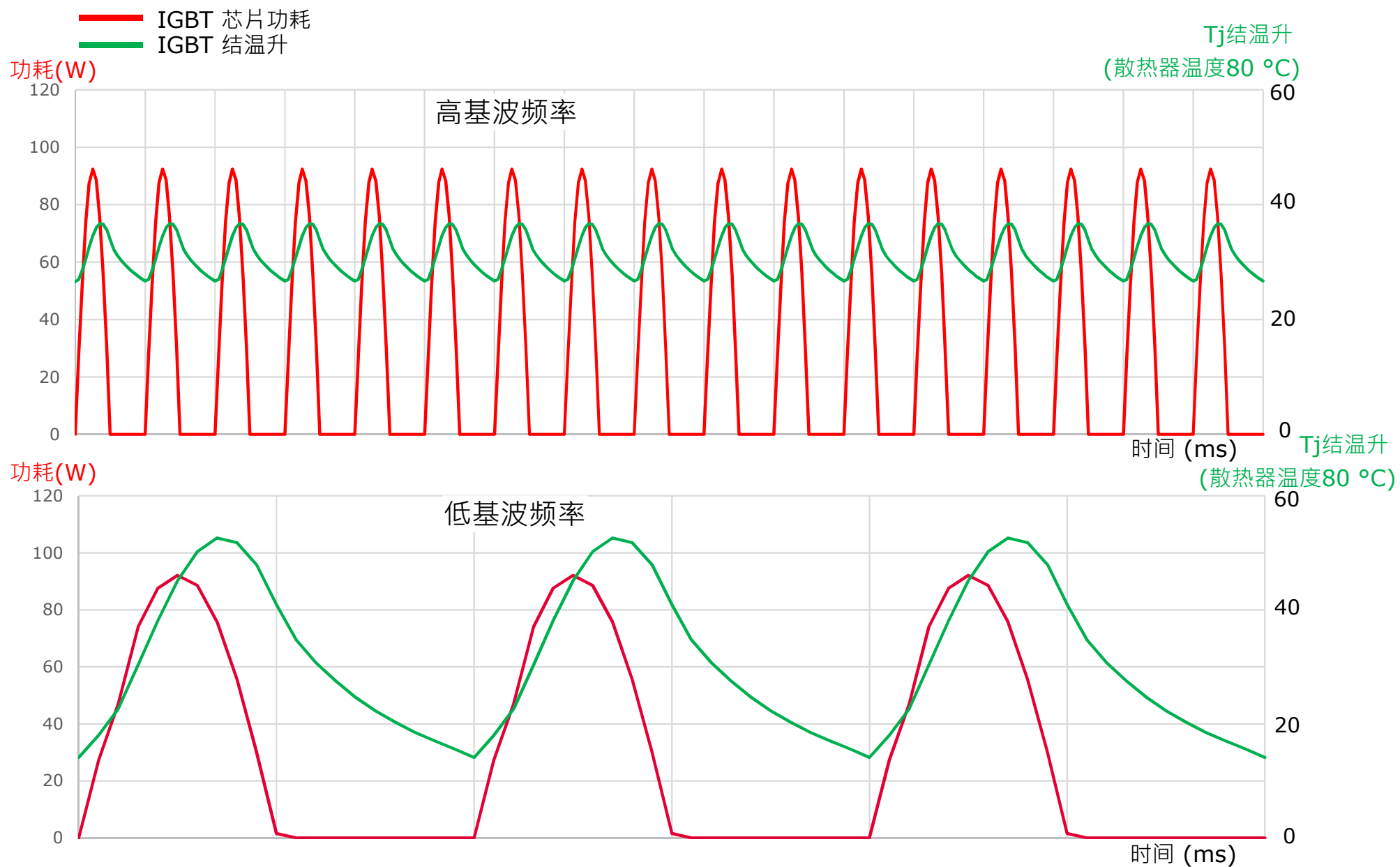


# 功耗及芯片温度分布变化

- 2Hz基波频率，30倍慢镜

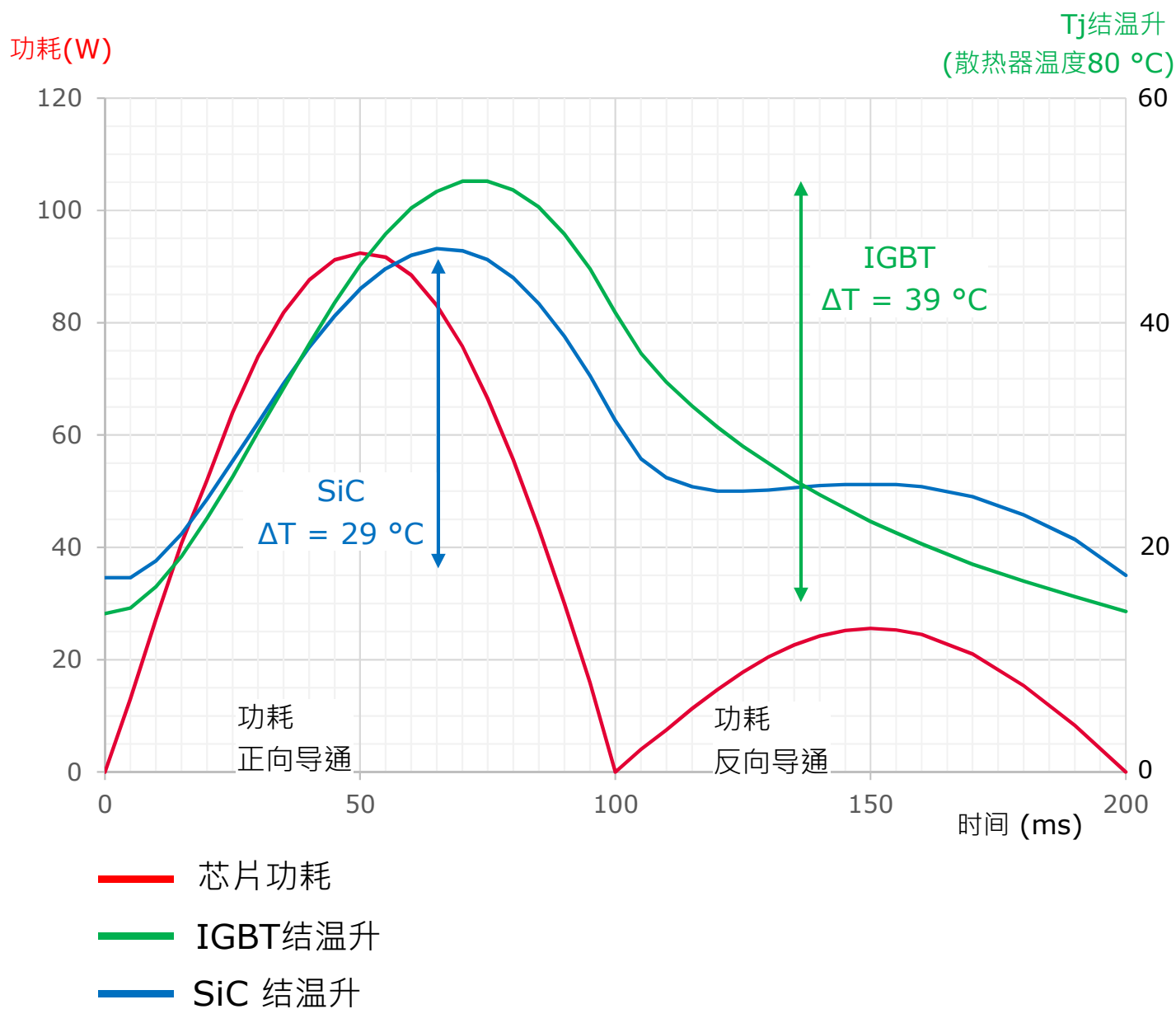


# IGBT结温在低/高基波频率下、相同功率损耗时的波动



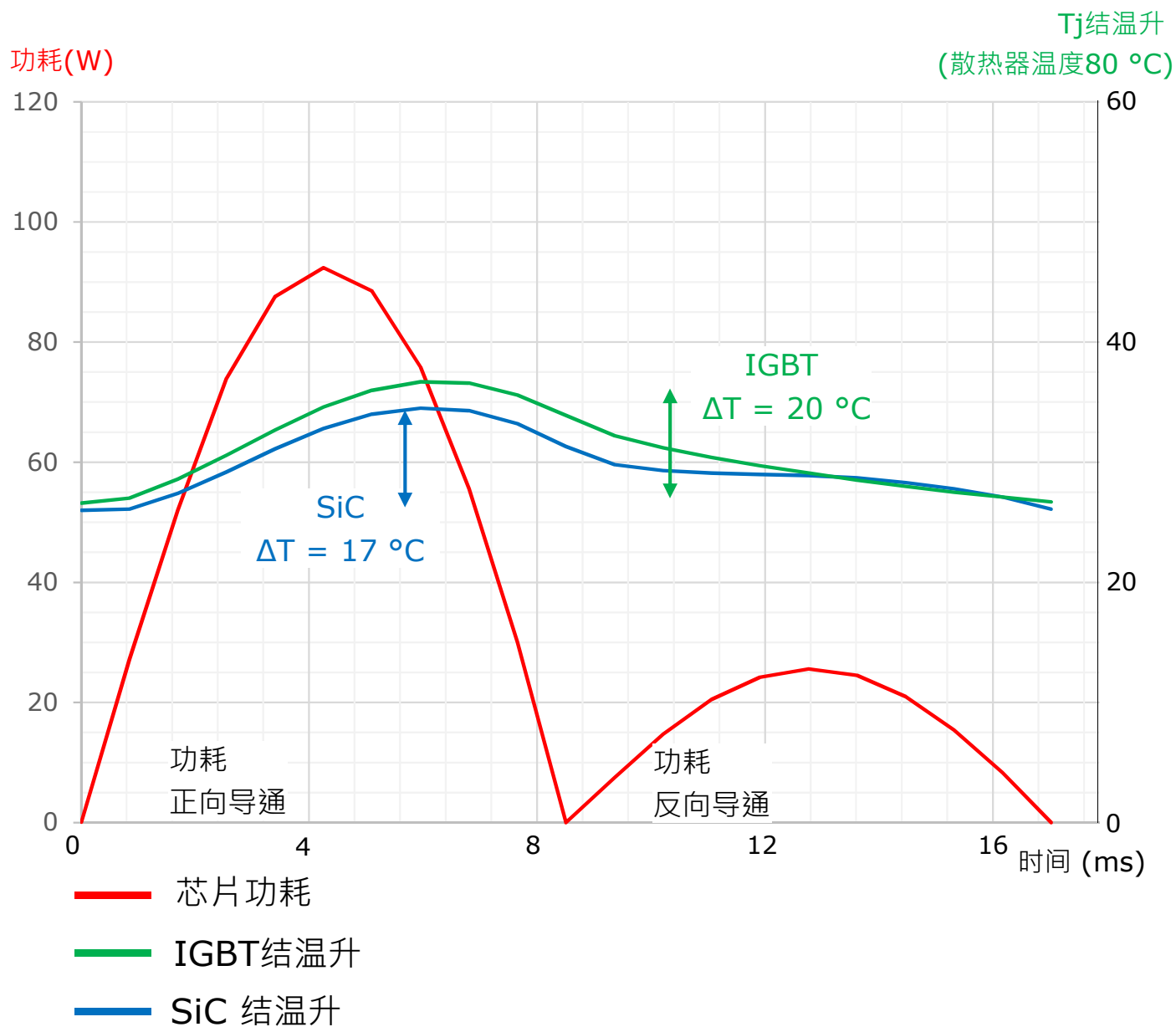
# 5Hz工作条件下的IGBT及SiC MOSFET仿真

## —1个周期内的功率损耗与温度



# 60Hz工作条件下的IGBT及SiC MOSFET仿真

## —1个周期内的功率损耗与温度



## 第二部分

6 如何对短路、过电流和过电压作保护？

7 如何计算损耗和结温？

7a Si 及 SiC 模块温升的组成部分

7b Si 及 SiC 损耗

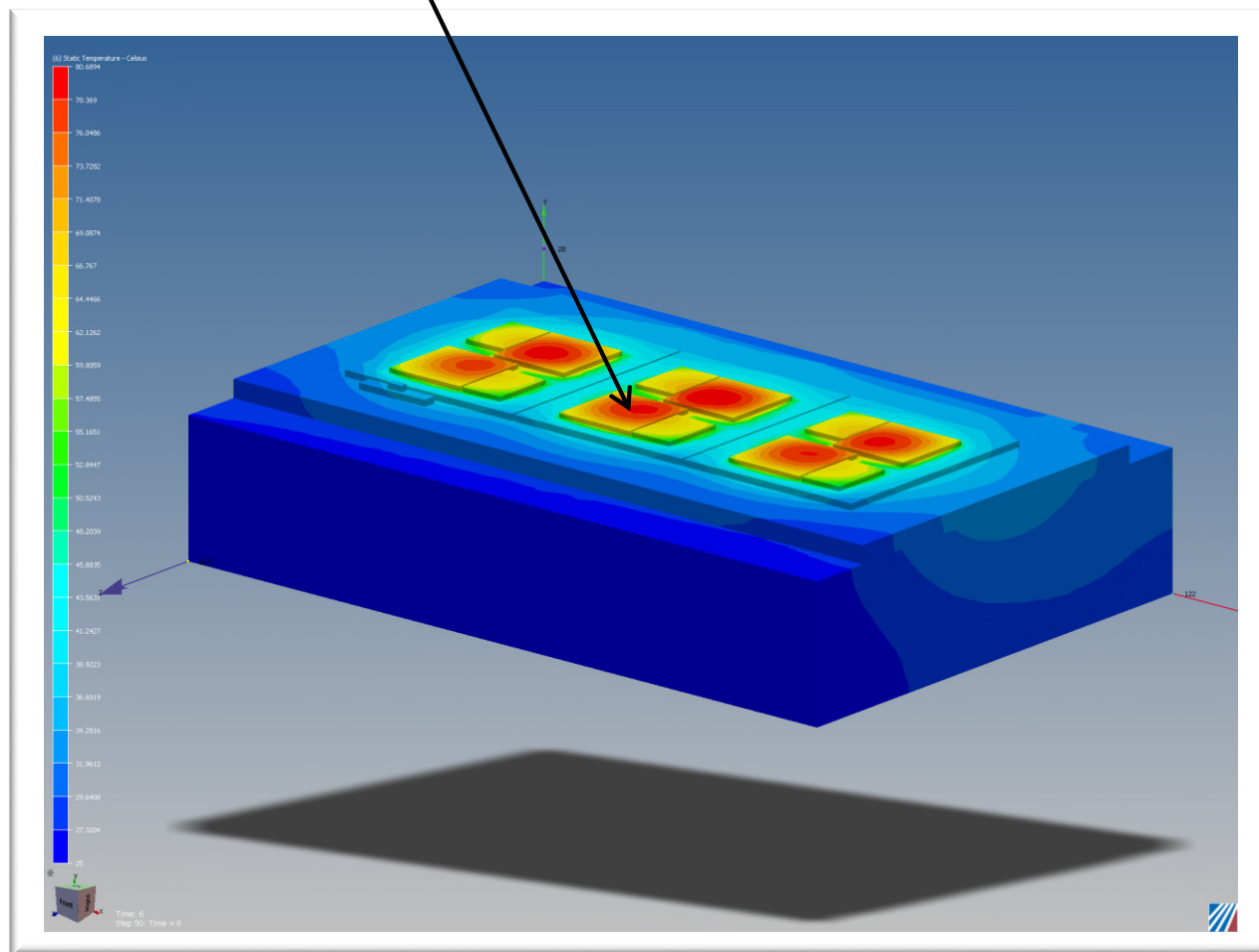
7c Si 及 SiC 芯片尺寸

7d Si 及 SiC 瞬态传热

7e 如何估算和测量结温



# 如何估算和测量结温?

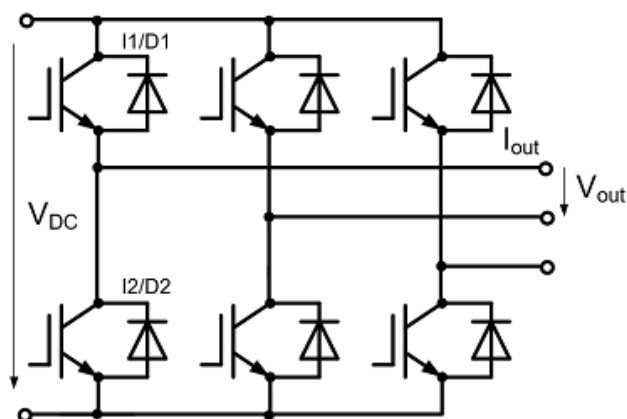


# 英飞凌IPOSIM (网络版本)

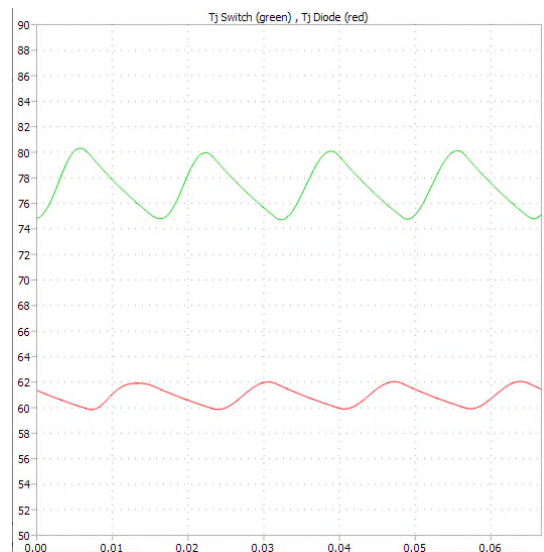
## 输入

Selected Topology: DC/AC Applications - Three Phase - 2 Level

Control Algorithm	Space Vector Modulation (Standard)	
DC Link Voltage	650	V
Blocking Voltage	1200	V
Output Current (rms)	50	A
Output Frequency	60	Hz
Switching Frequency	4000	Hz
Modulation Index	0.9	
Power Factor $\cos(\varphi)$	0.8	



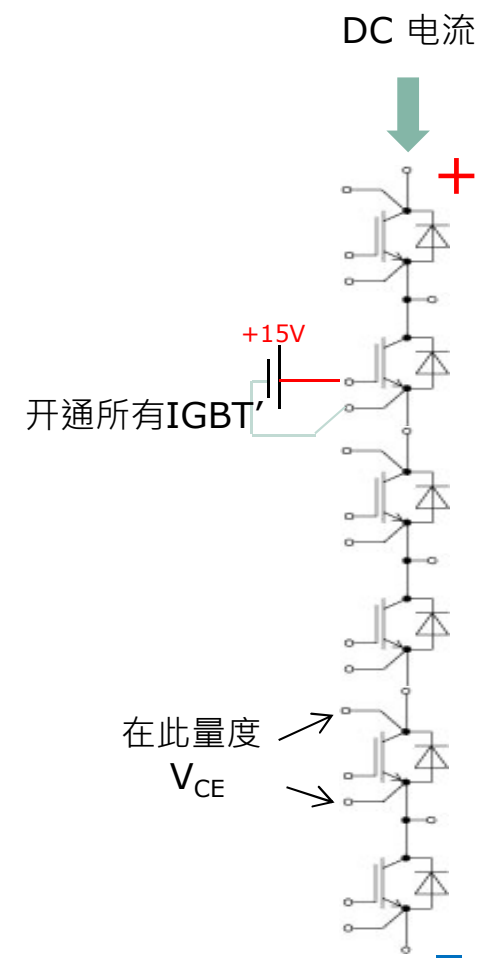
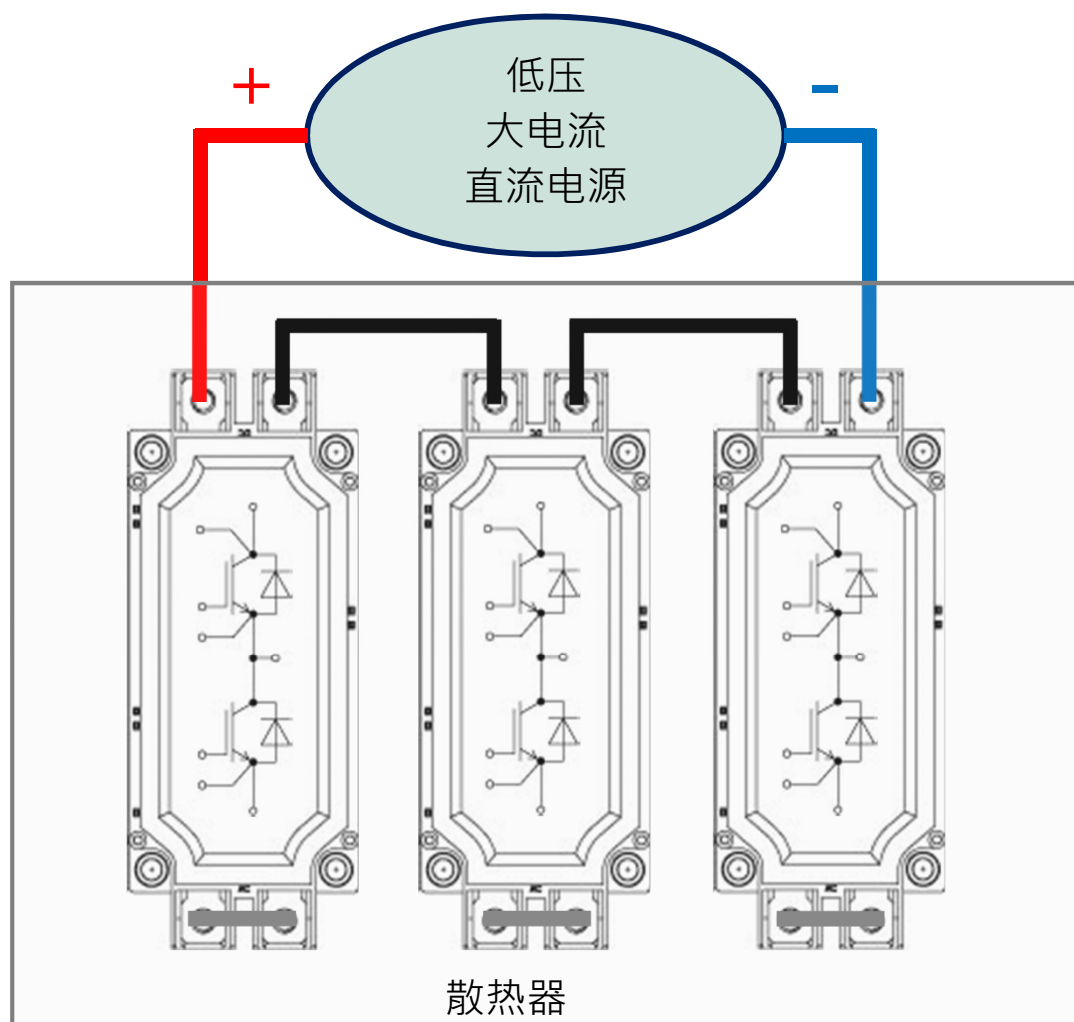
## 结果



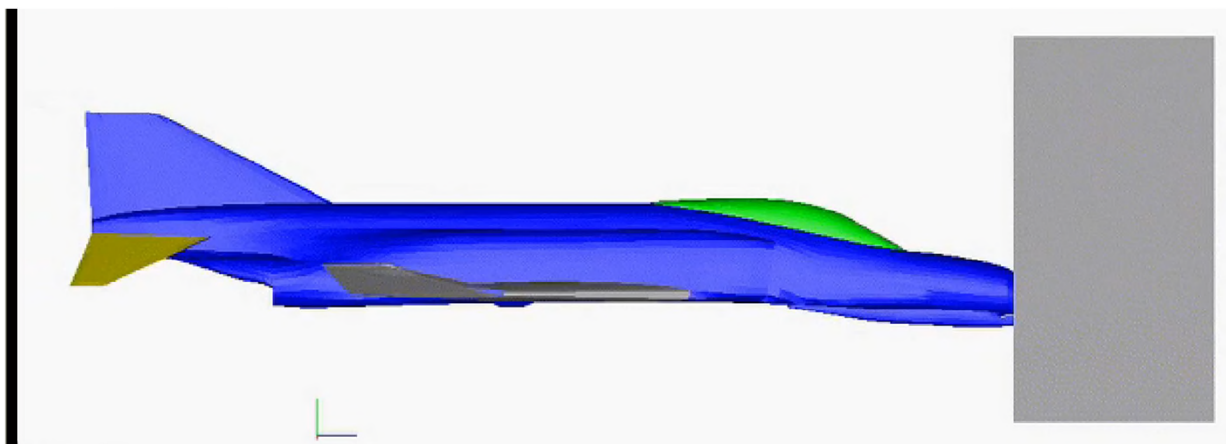
Simulation Results	
<b>Maximum Junction Temperature</b>	
Switch	80.1 °C
Diode	62 °C
<b>Switching Losses</b>	
Switch	16.9 W
Diode	4.6 W
<b>Conduction Losses</b>	
Switch	30.1 W
Diode	7.2 W
<b>Total Losses</b>	
Switch	47 W
Diode	11.8 W

FS75R12KT4\_B11

# 使用模块验证损耗 – IGBT 示例

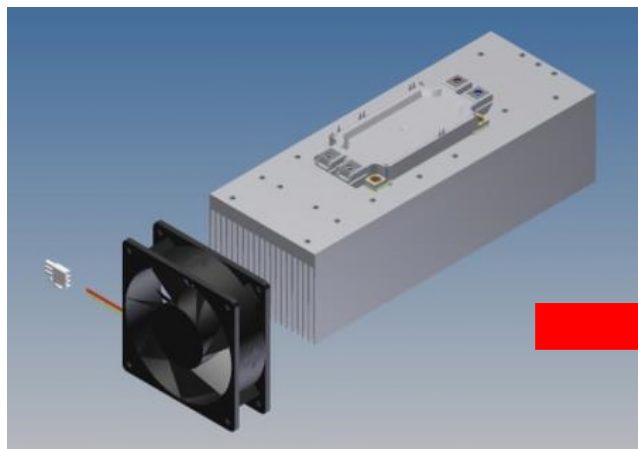


# 有限元分析 – FEA

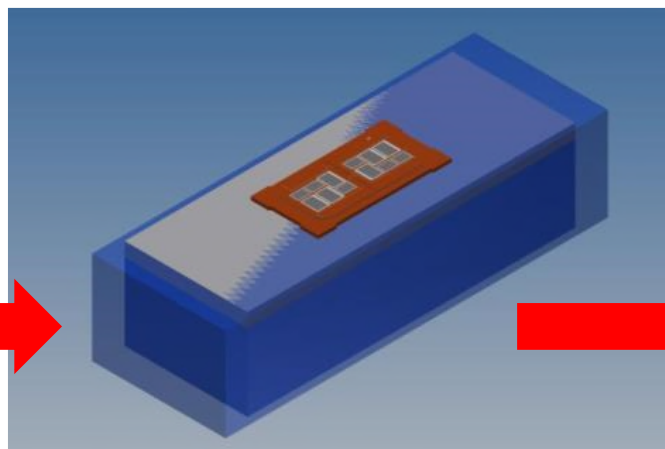


Ansys - F4 crash test into nuclear reactor outer casing block (Source: Ansys Corp.)

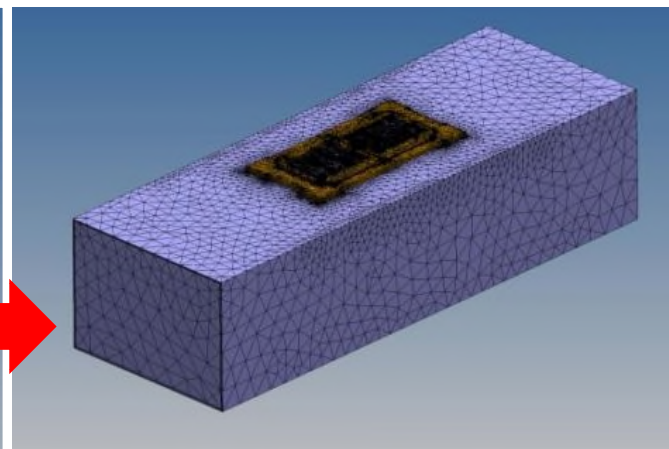
# FEA 流程图



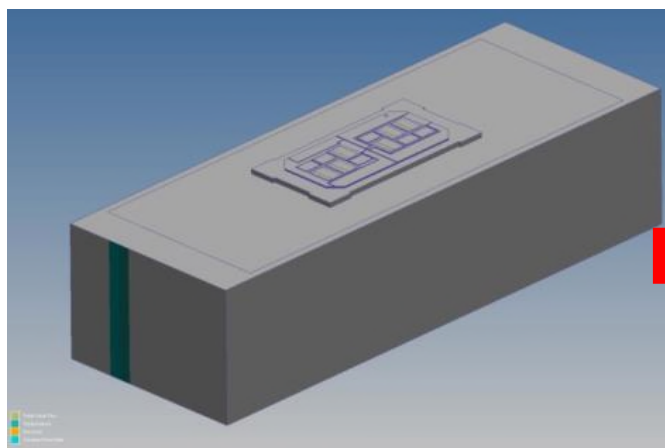
CAD 图形



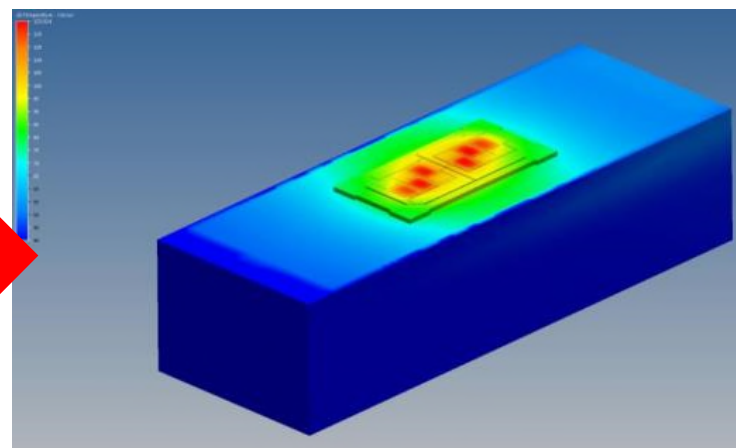
简化图形



建网

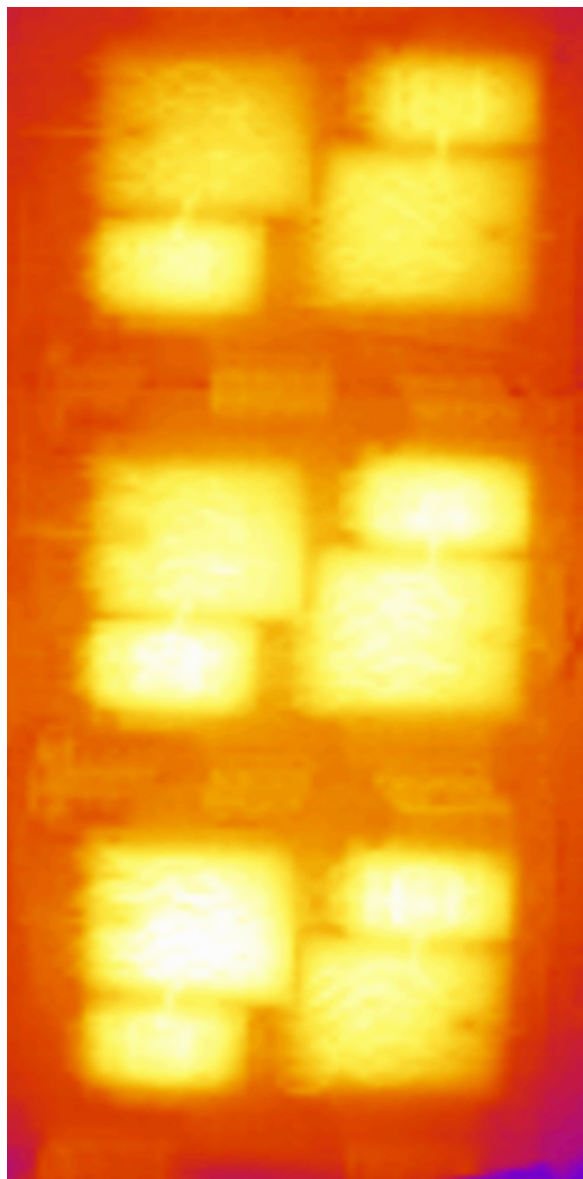


设定边界条件  
及求解

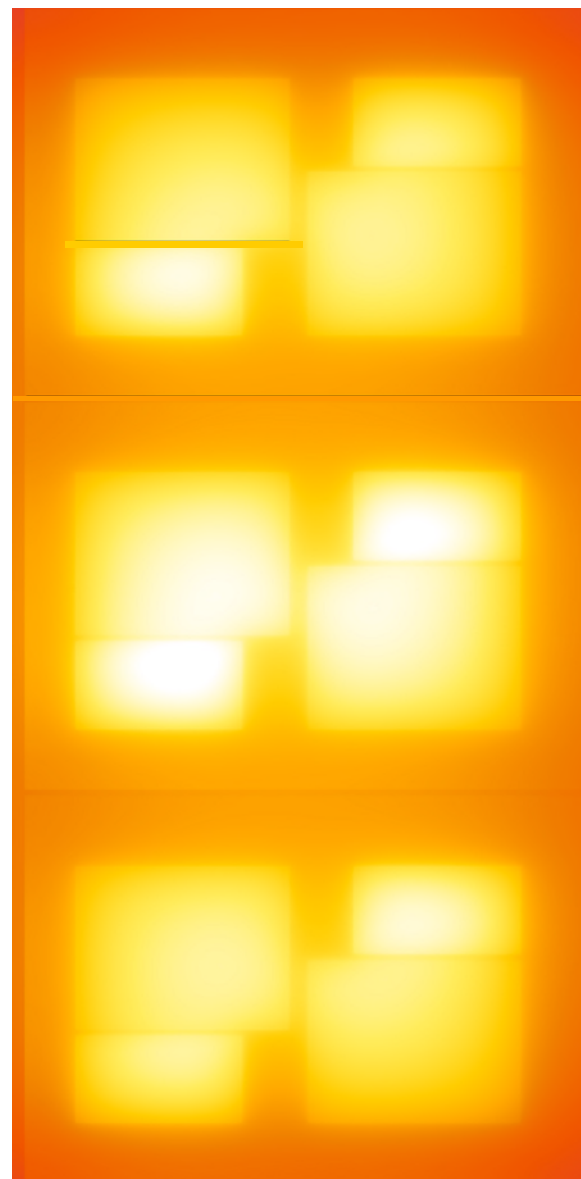


评估结果

# FEA 模型与红外成像对比



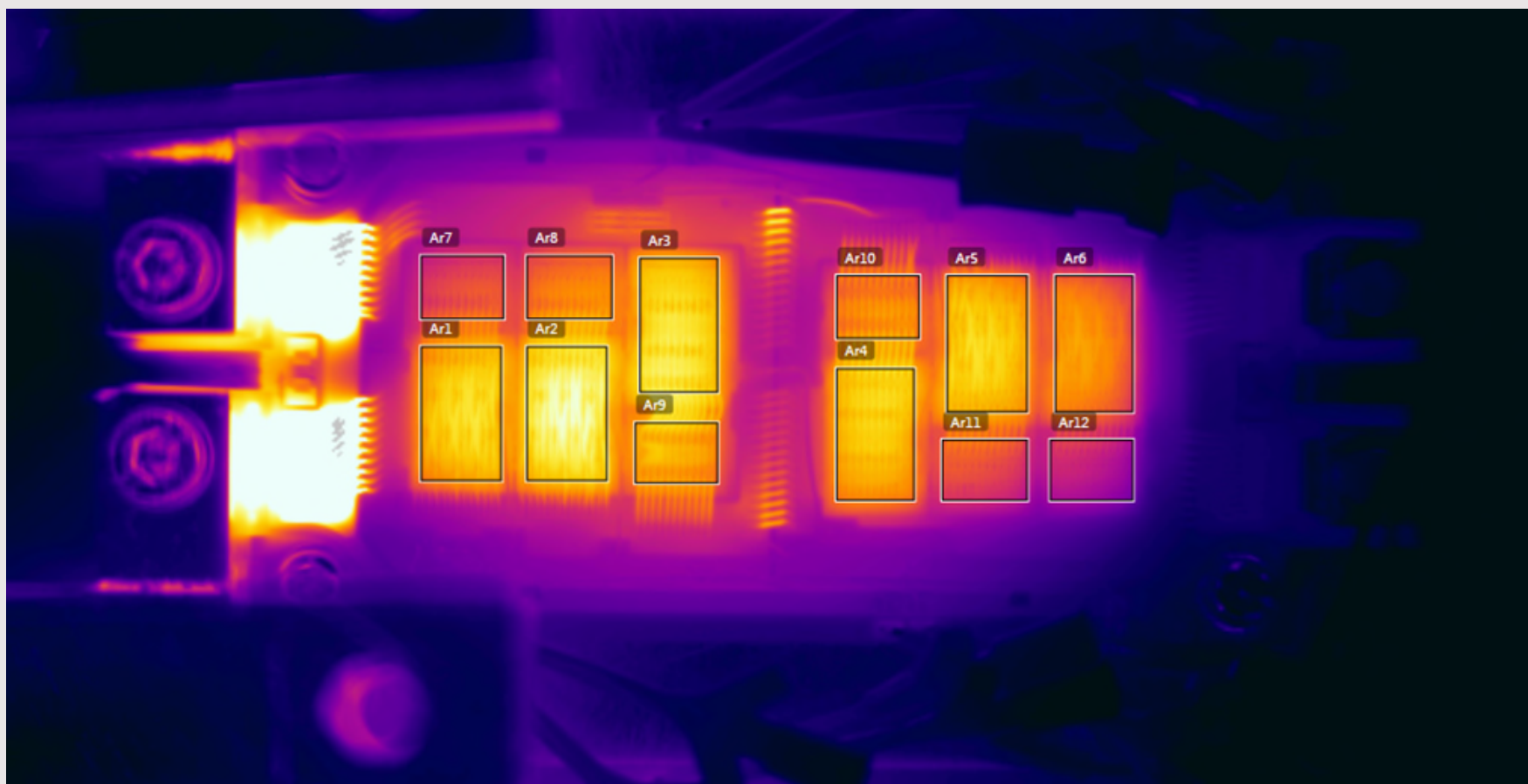
模块红外成像



FEA 热仿真

# 用红外成像仪测量 $T_j$

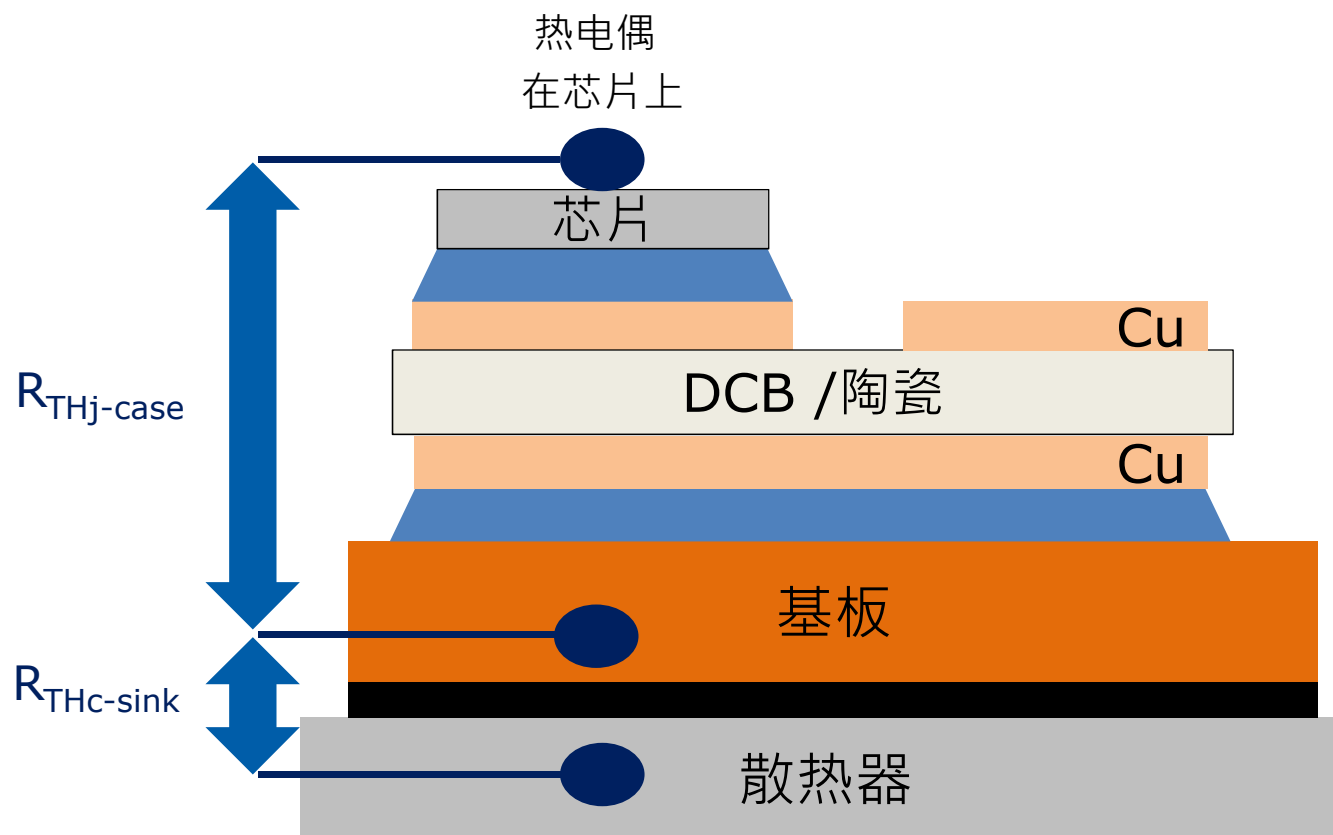
IGBT芯片占75%功耗 而 二极管芯片占25%功耗



→ 与实际应用作对比

# 热电偶的使用

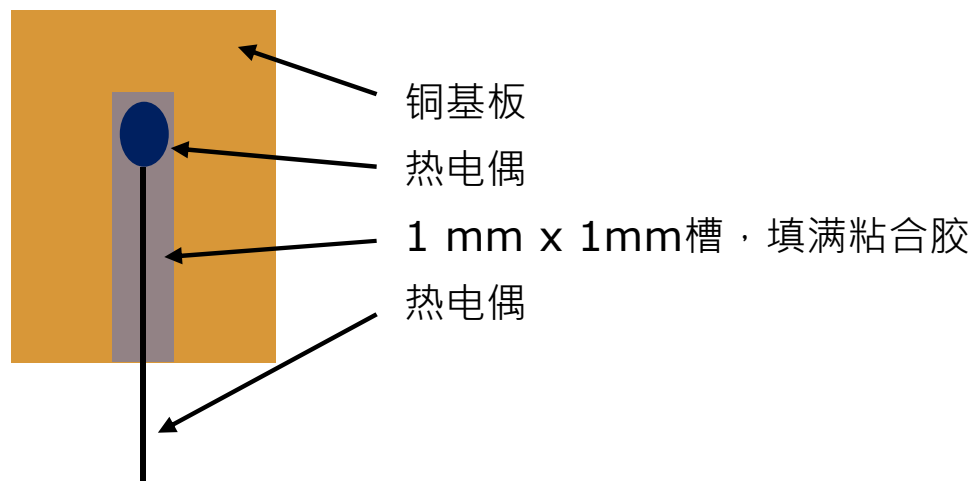
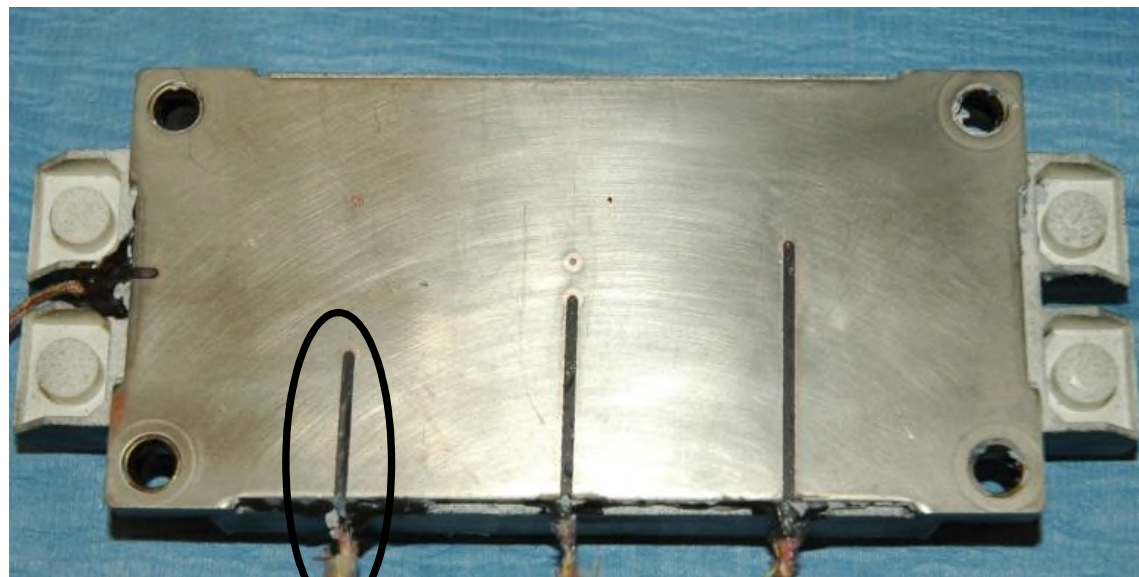
## -芯片、基板与散热器





# 基板温度测量

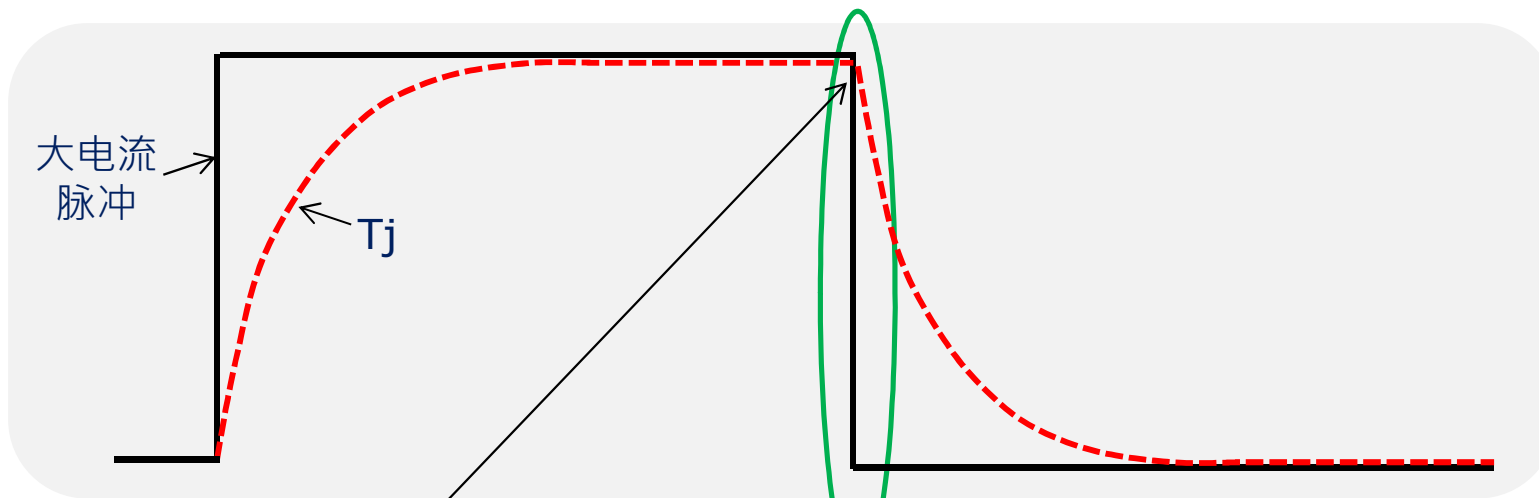
- 将热电偶嵌入到基板上的铣槽



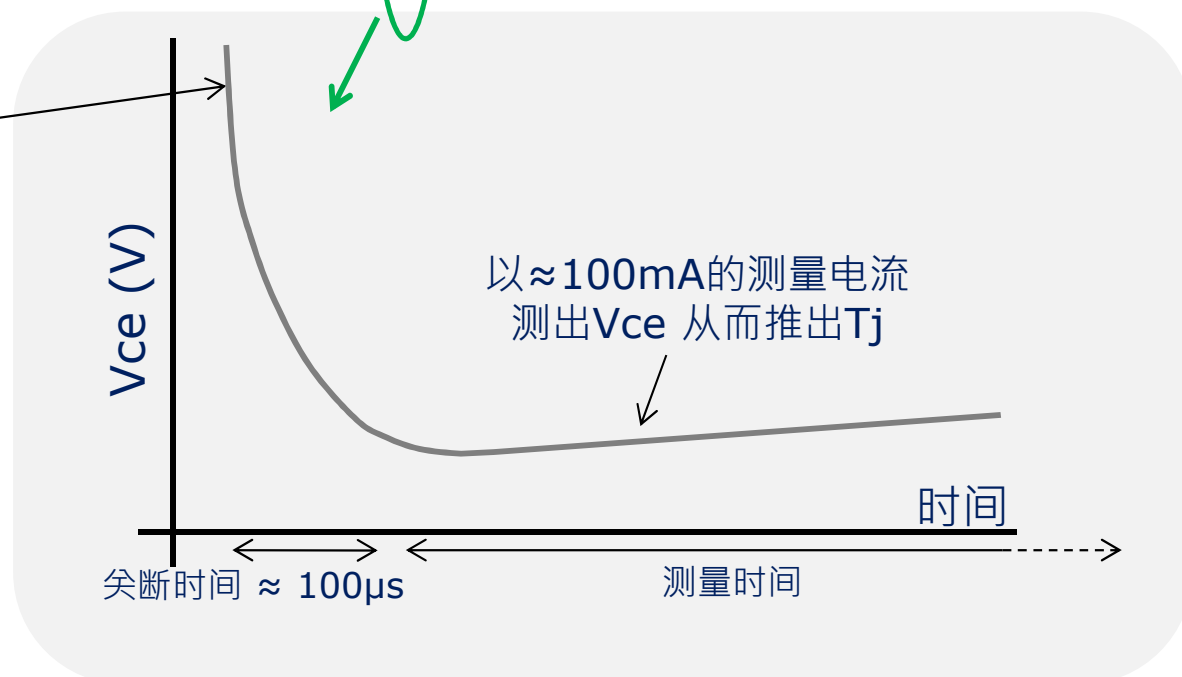
# 热电偶的使用



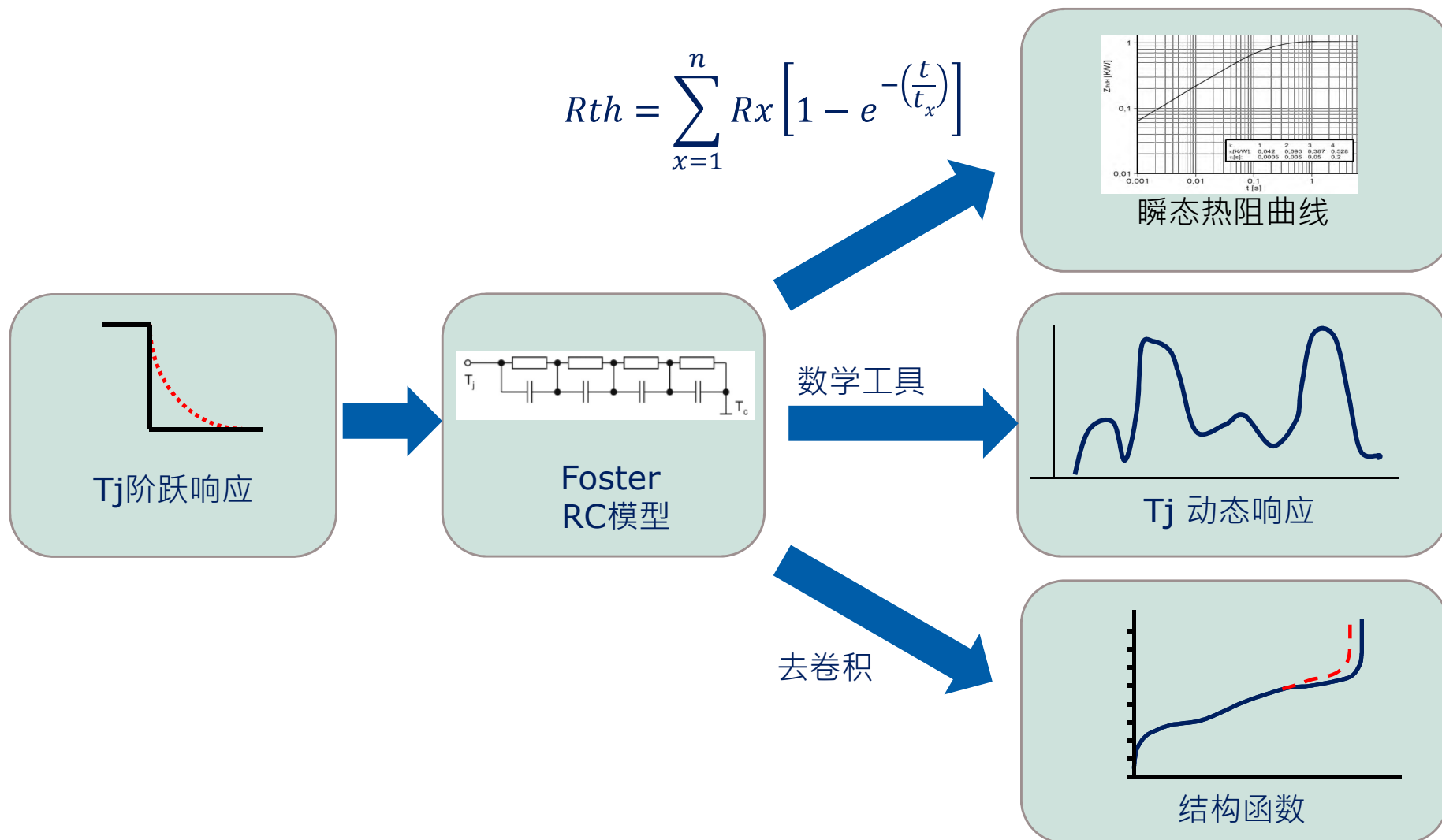
# 冷却过程中利用温度敏感参数测量 $T_j$



关断主电流

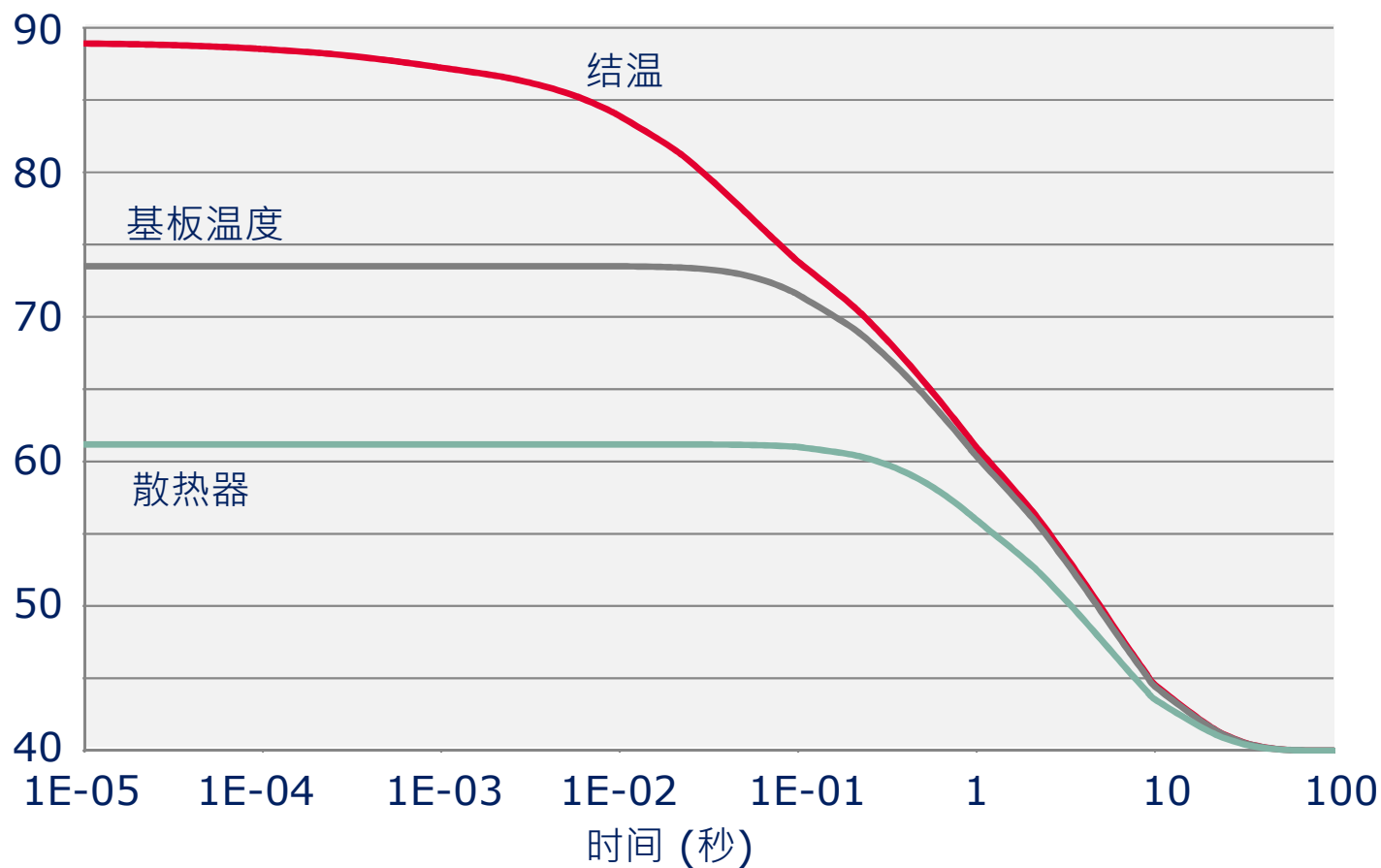


# 瞬态热模型



# 由FEA 模型拟合出的冷却曲线

温度 (°C)



Foster模型数据				
Rthj-case °C/W	0.1097	0.1115	0.1007	0.2008
$\tau$ 时间常数 ( 秒 )	0.02331	0.2920	1.899	10.55

# 商业化设备



# 热设计总结

- 使用在线工具可以估计损耗和结温
- 需要精确的热模型来模拟复杂的非线性 3D 系统。
- TIM 界面不能作为具有固定导热率的均匀层建模
- 模型务必要进行验证。
- 实时地测量芯片的实际温度并非易事。

# 问答时间



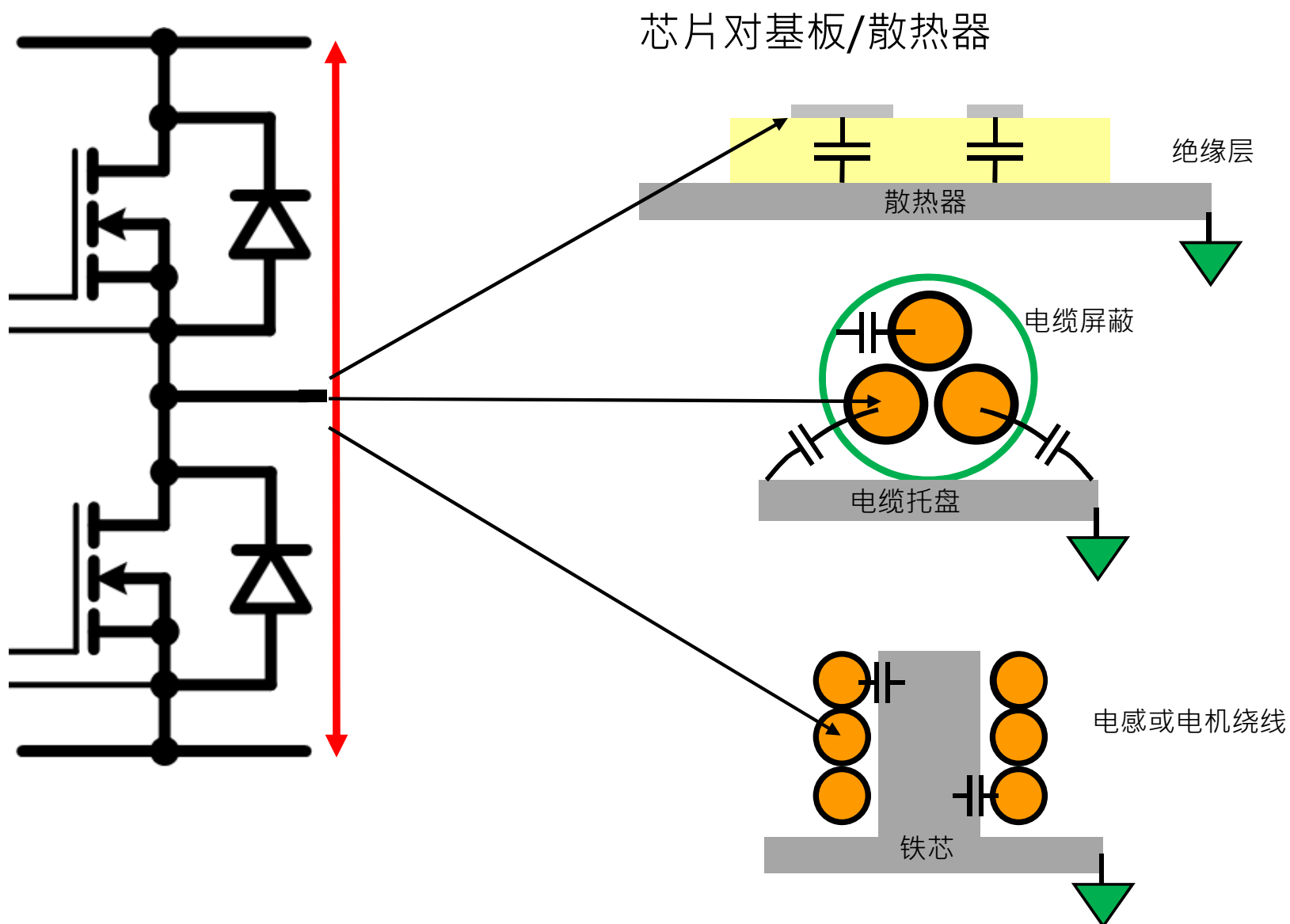


## 第二部分

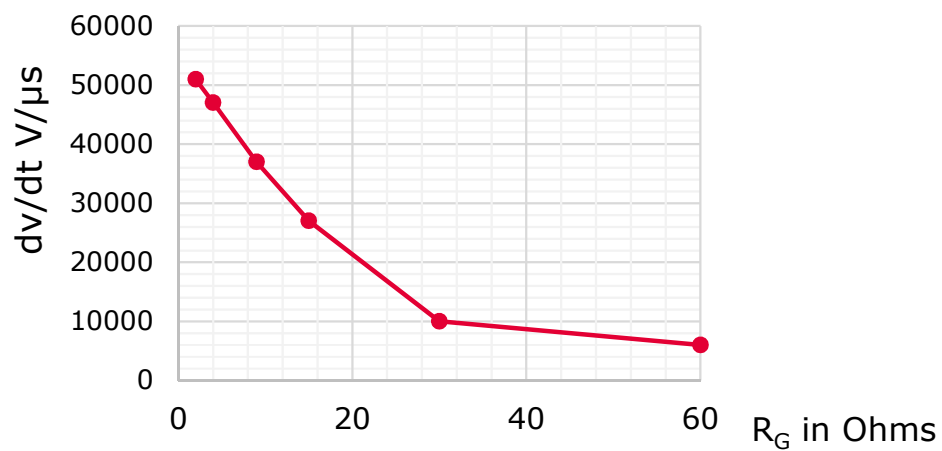
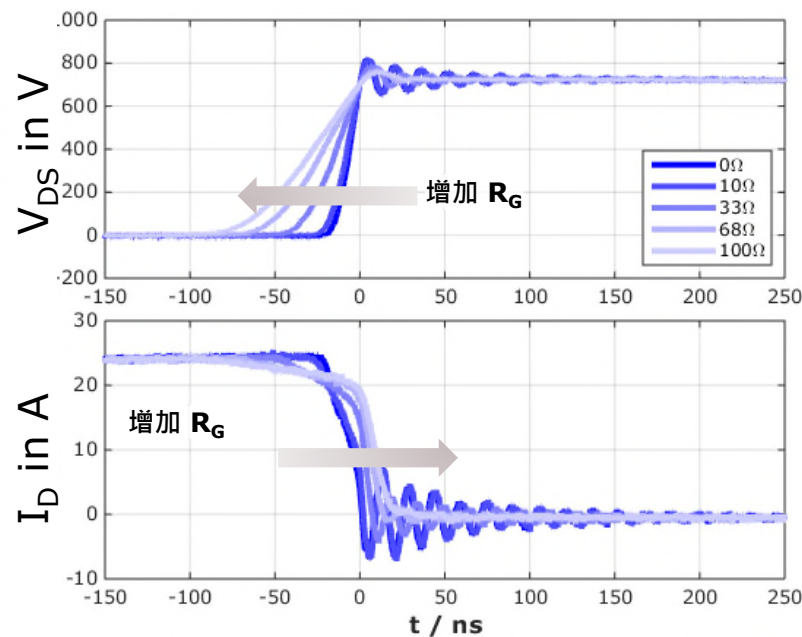
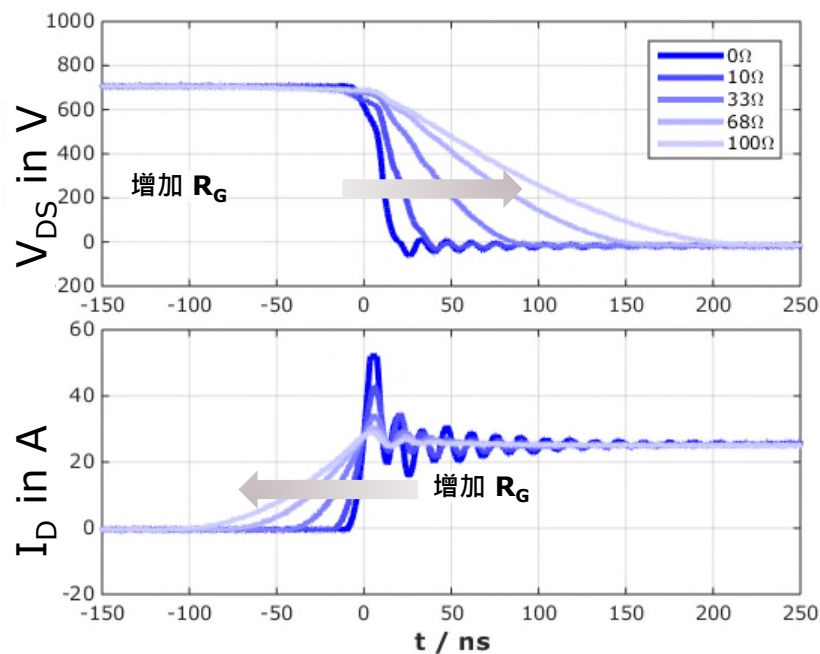
- 6 如何对短路、过电流和过电压作保护？
- 7 如何计算损耗和结温？
- 8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？
- 9 长期可靠性要注意什么？
- 10 SiC MOSFET器件是否可以并联？

$\Delta V$  如何使对地电容充/放电？

$$I = C \times dv/dt$$

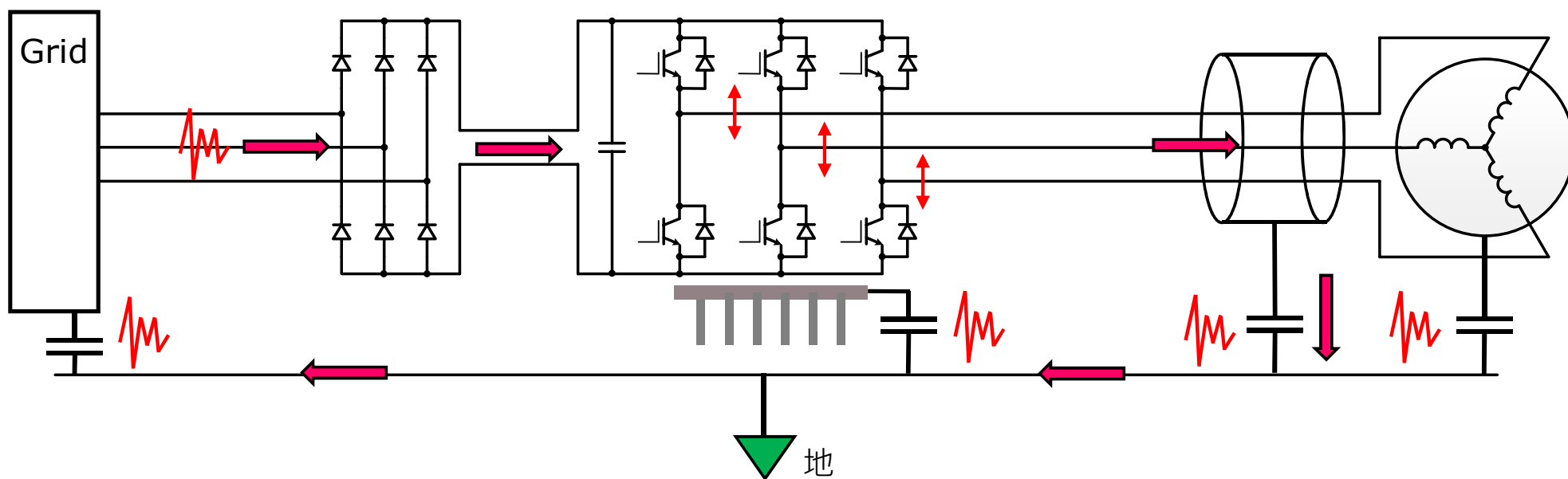


# 通过 $R_G$ 控制SiC MOSFET的开关速度



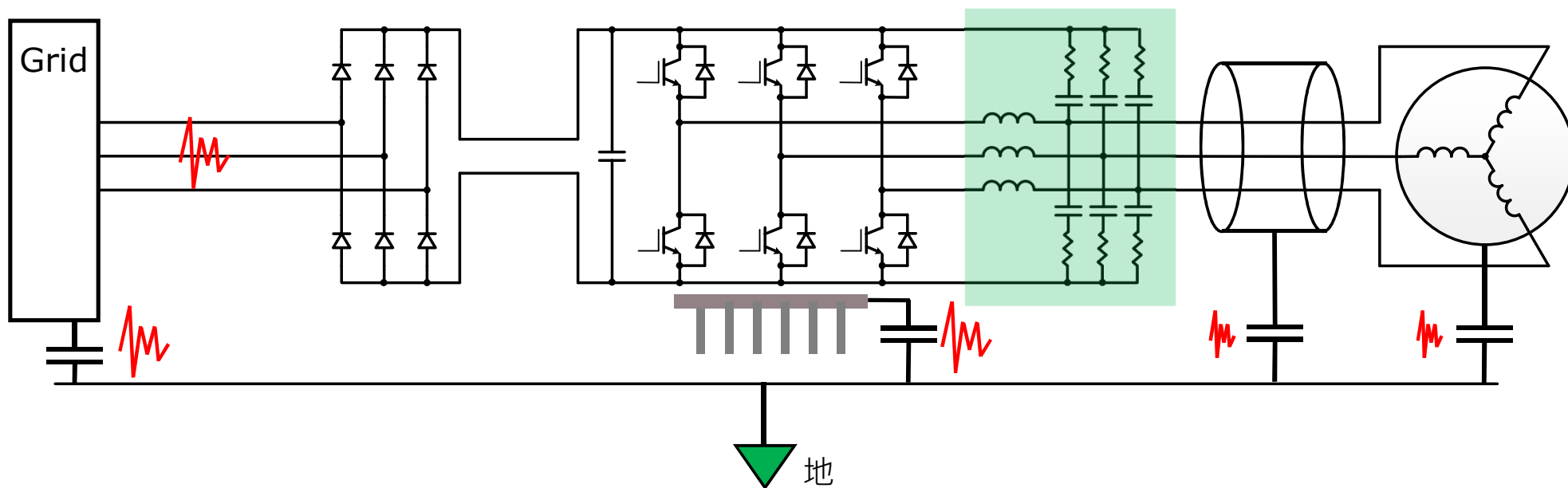
# 传导EMI

- 典型寄生电流对地途径及其对应滤波器



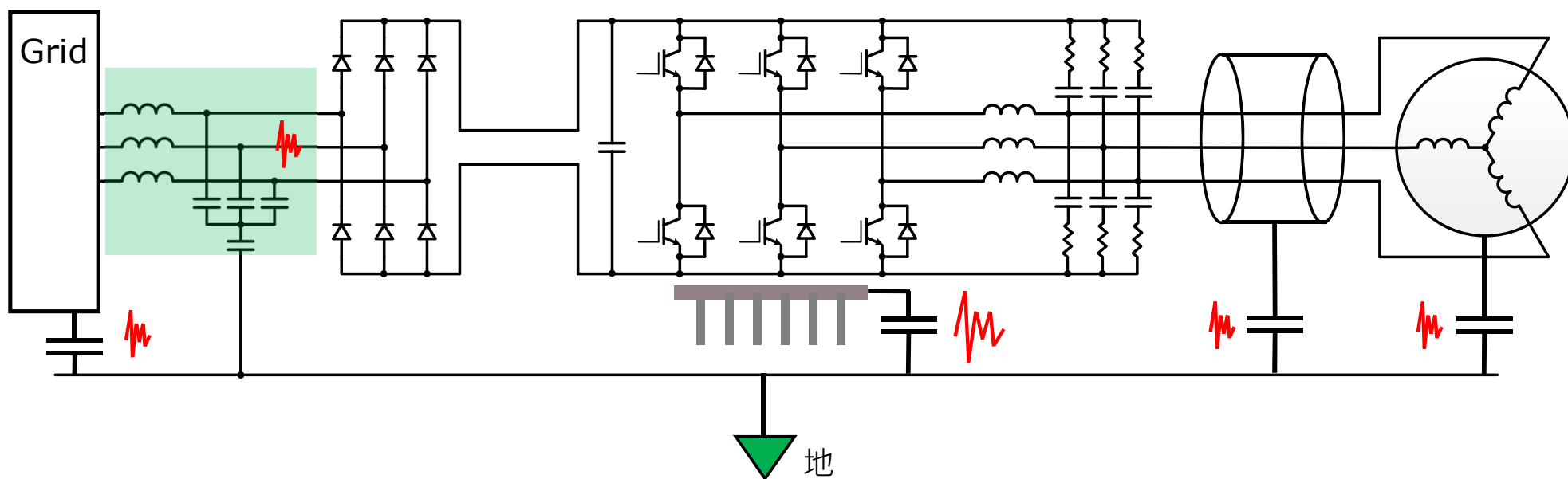
# 传导EMI

- 典型寄生电流对地途径及其对应滤波器



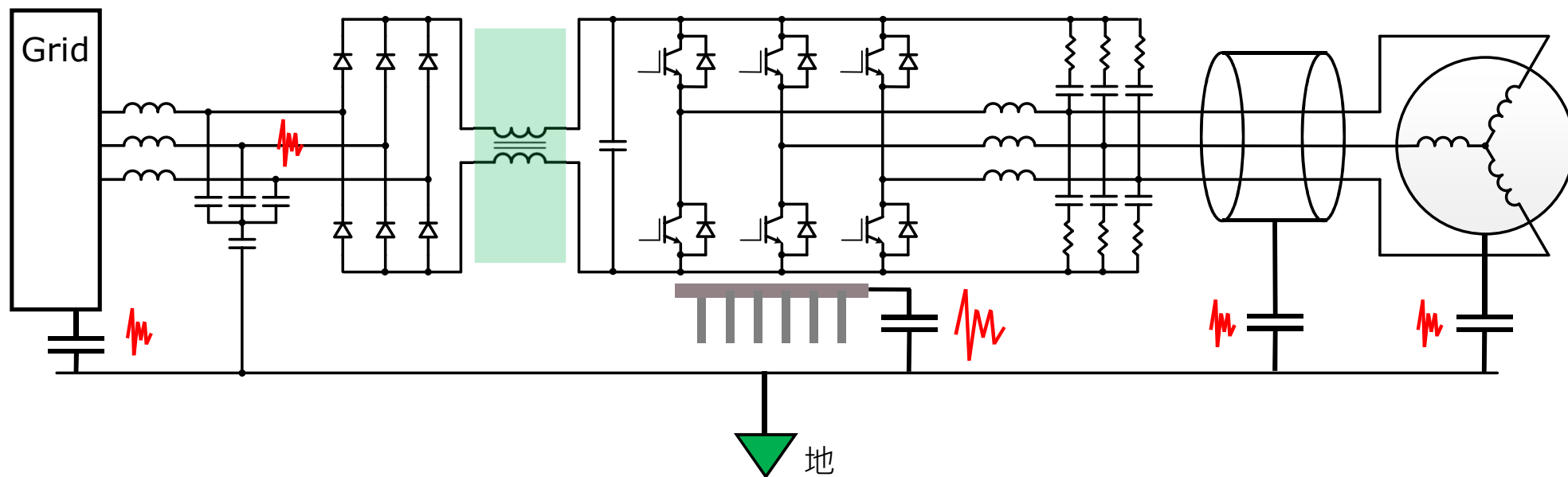
# 传导EMI

- 典型寄生电流对地途径及其对应滤波器



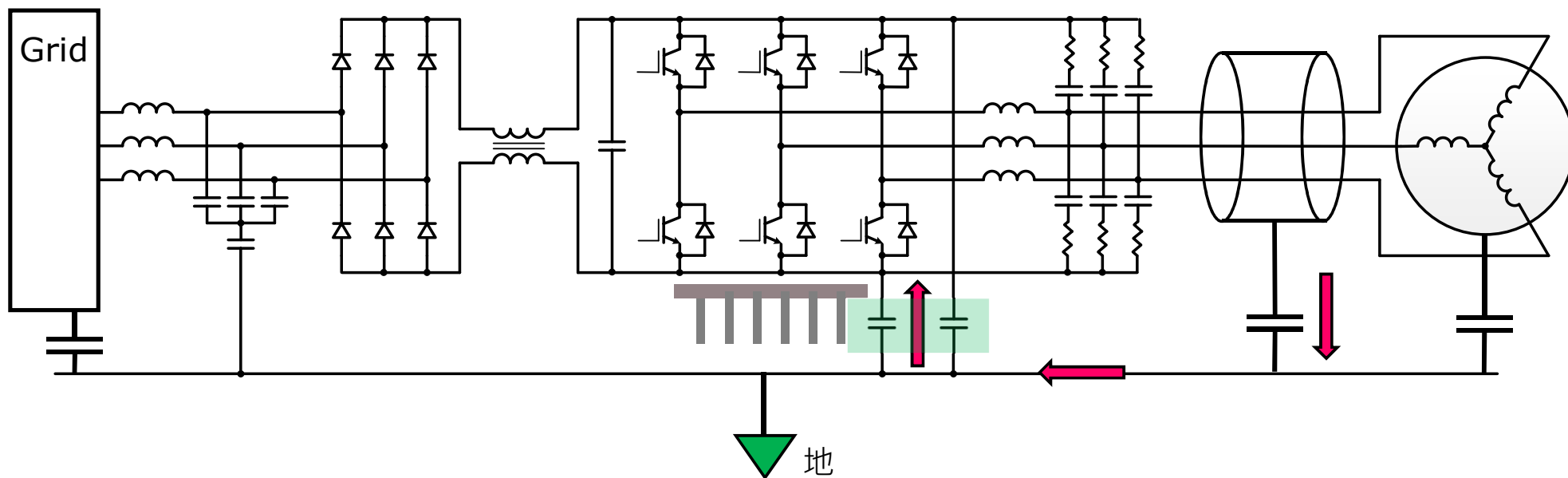
# 传导EMI

- 典型寄生电流对地途径及其对应滤波器



# 传导EMI

- 典型寄生电流对地途径及其对应滤波器

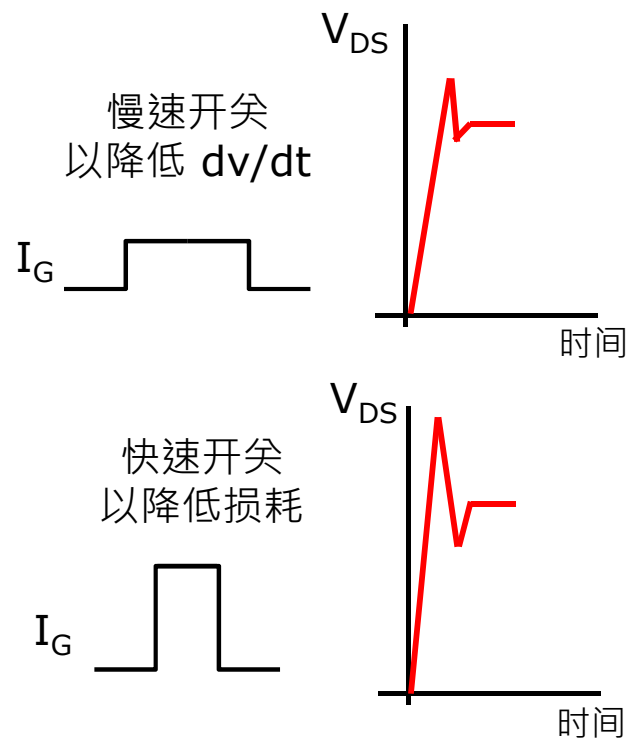
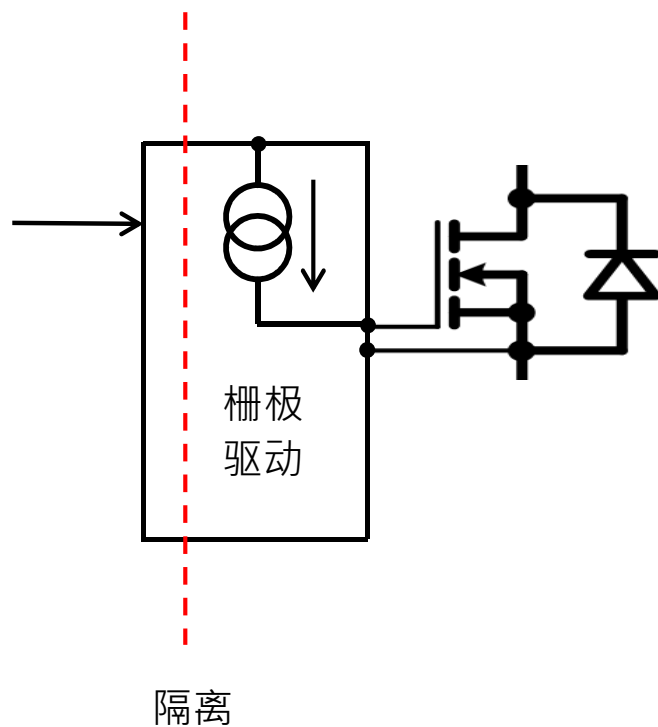




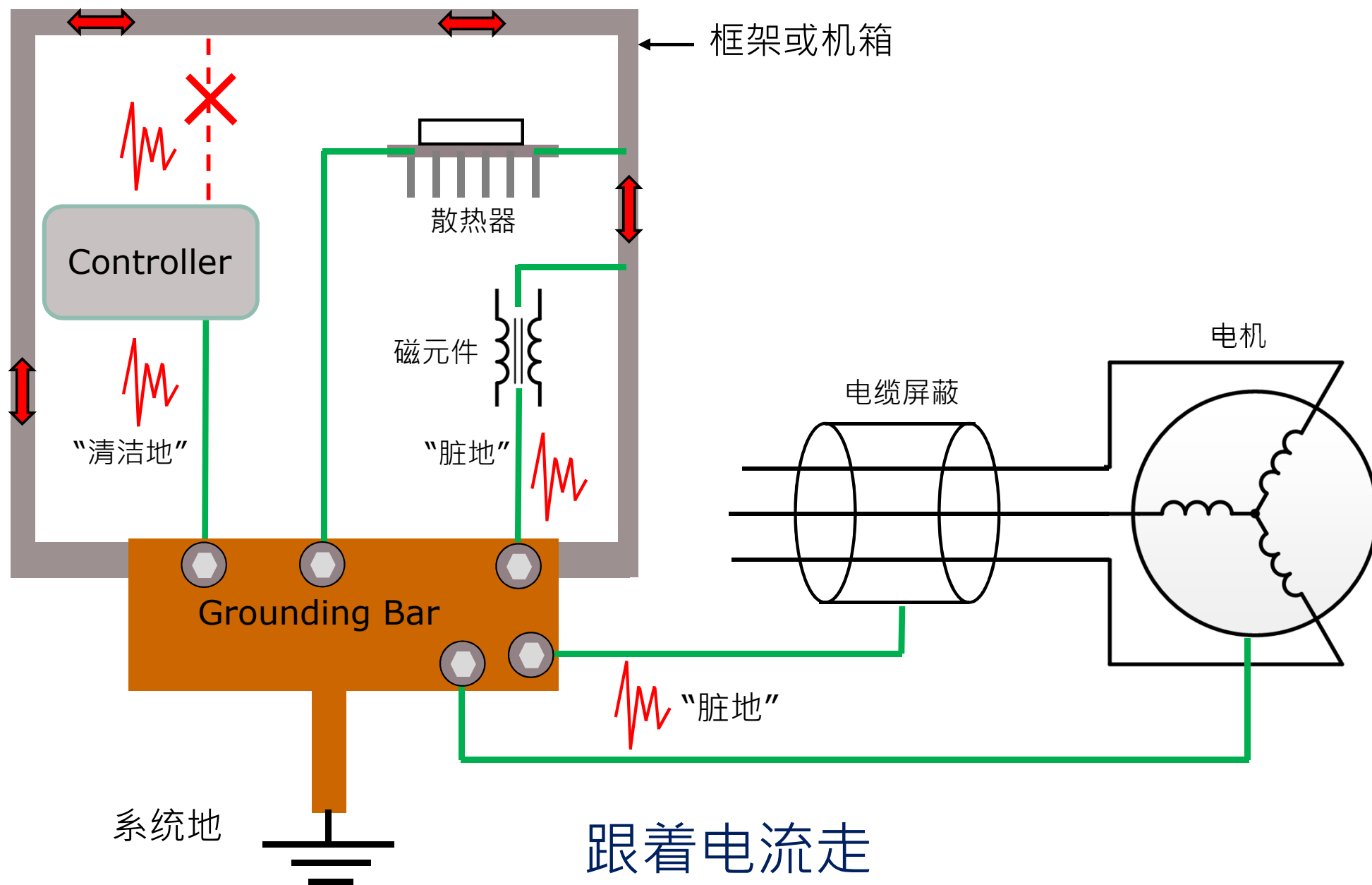
# 斜率控制驱动技术(SRC)

- 使用电流源调节开关速率

SRC驱动IC可以调节  
开关周期内的电流



# 星形系统接地



## dv/dt 與 EMI 总结

- 更高的  $dv/dt$  开关会产生更高的对地电容电流
- 开关速度  $dv/dt$  和开关损耗可以在系统设计中折衷
- 尽可能减少对地电容耦合路径
- 跟着电流走
- 系统的接地在最终安装中非常重要

## 第二部分

### 9 长期可靠性要注意什么？

9a 栅极氧化层

9b  $R_{dson}$  随时间的漂移

9c 宇宙辐射

9d 温度循环

### 10 并联

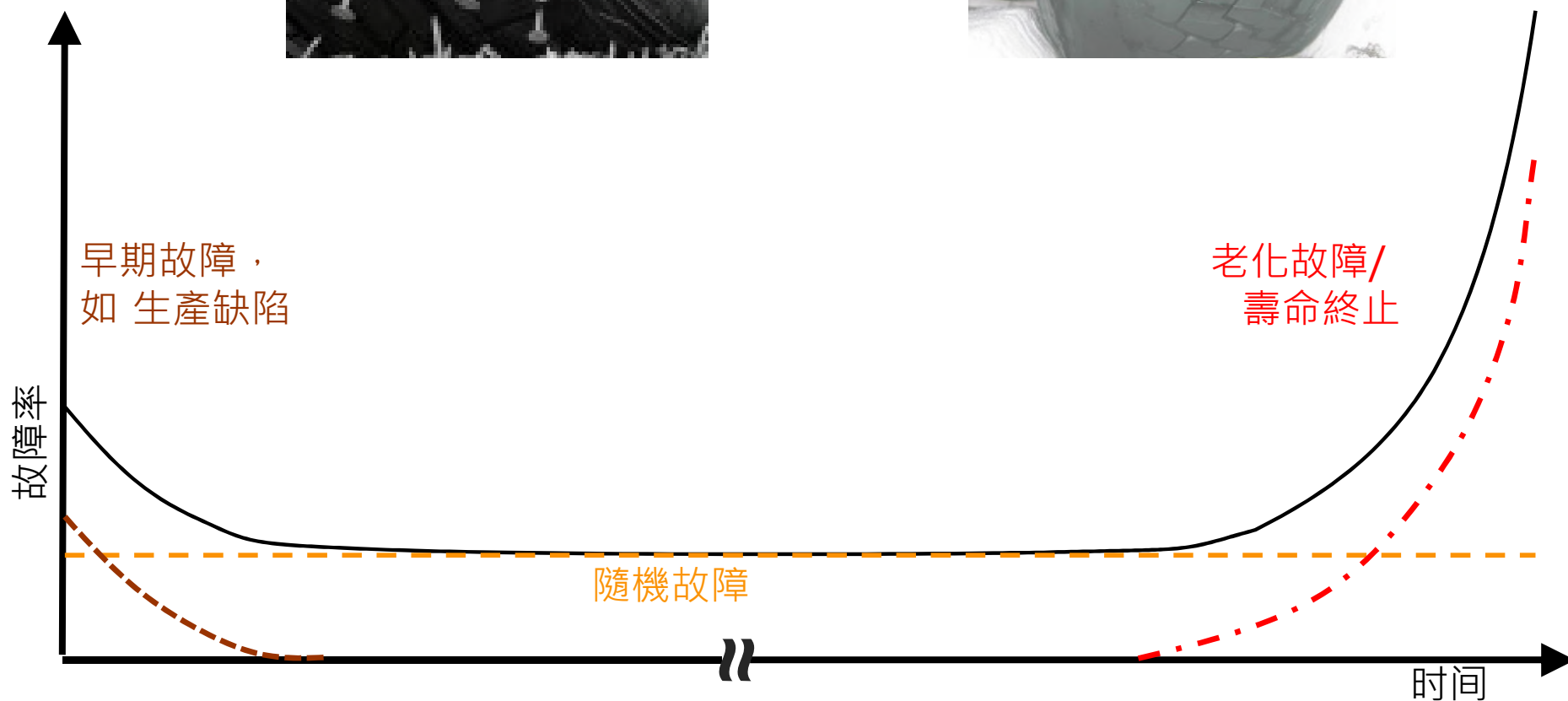
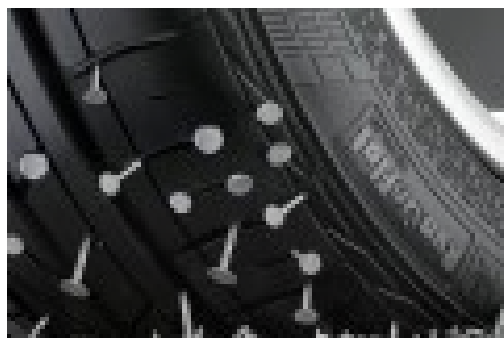
# 长期可靠性的含义



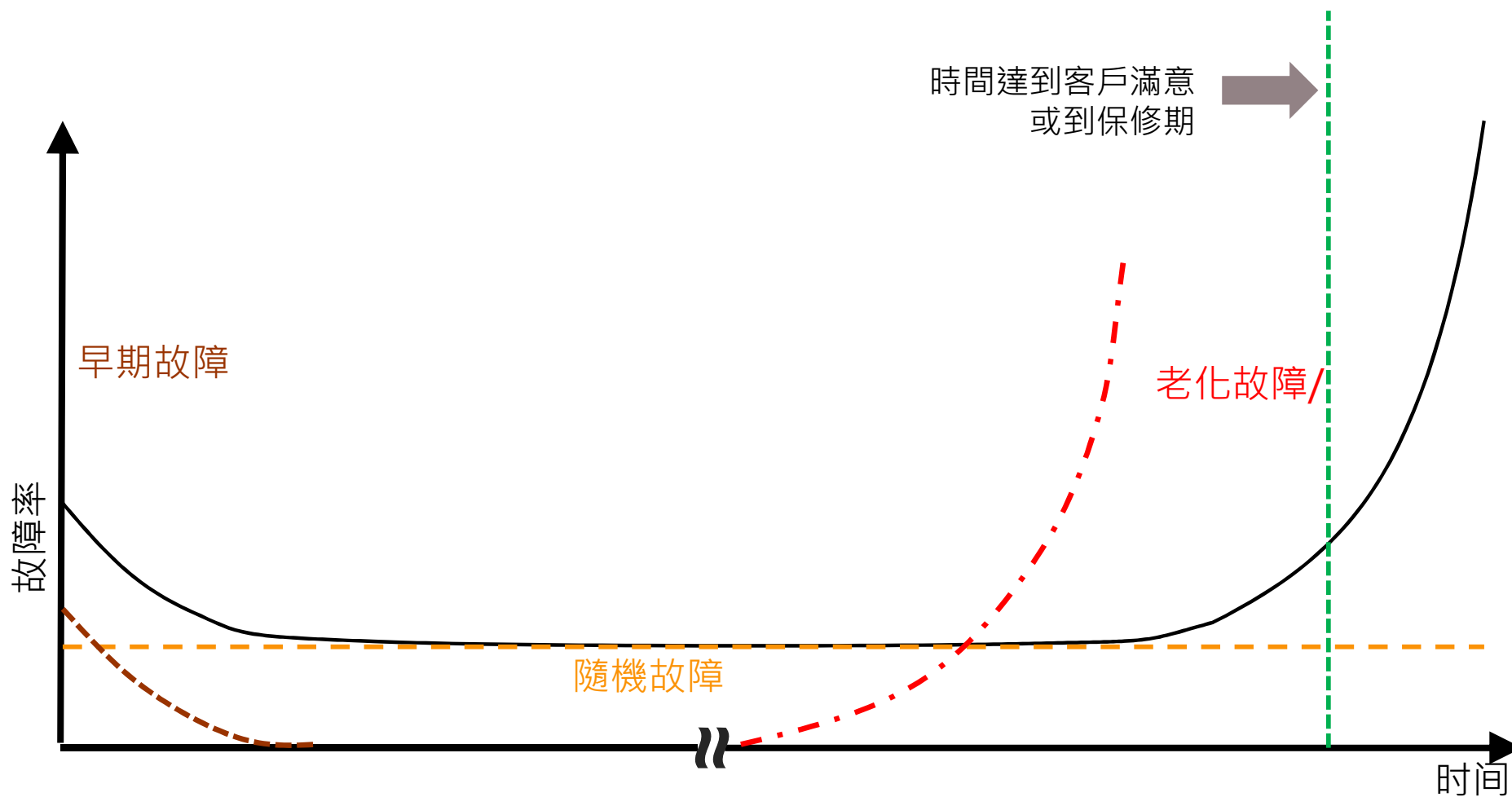
# 浴盆曲线



# 浴盆曲线的组成



# 设计目标





# SiC MOSFETs 是否具有与Si IGBT相媲美的可靠性?



可靠性的含义?

我们应该考虑在特定应用中的可靠性要求

如果英飞凌作为一个供应商，在过去的**10**年里生产了超过**300**亿的**IGBT**芯片,平均每个芯片工作三年，那么可以说英飞凌的芯片具有大约**1000**亿年的工作经验。



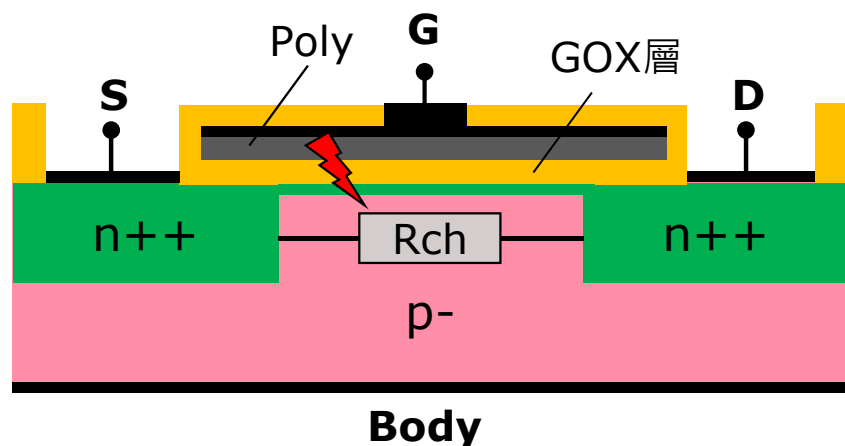
**“未来难以预料”**

——Niels Bohr

# SiC MOSFET 的长期可靠性



# 栅极氧化层 - GOX



## 栅极氧化层

- 将门极与源/漏隔离
- 在施加的门极偏压超过  $V_{GSTH}$  时，形成反转通道
- 由非晶  $SiO_2$  制成

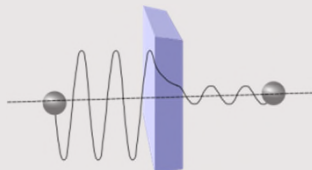
## 可靠性面临的挑战？

- > 时间相关介质击穿 TDDB → 致命器件故障
- > 偏压温度不稳定性 BTI →  $V_{GSTH}$  及  $R_{DSON}$  逐渐漂移

# SiC MOSFETs器件中应该格外重视GOX的原因?

SiC 具有**宽带隙**

(1.1eV Si 相对 3.2 eV SiC)

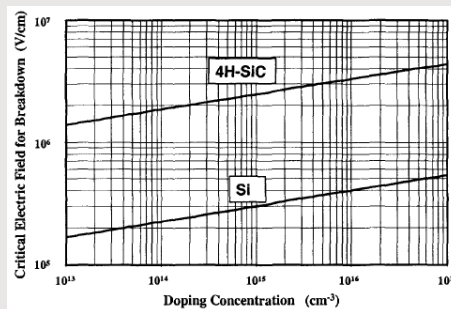


**增强隧穿效应**

SiC 有**更高的电压阻断能力**

Si 0.3 MV/cm

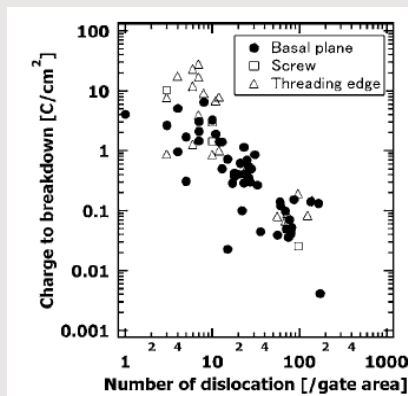
SiC 3.0 MV/cm



**阻断状态时更高的电场**

Baliga, SiC power devices 2005

SiC 基底与GOX层有**更高的缺陷密度**

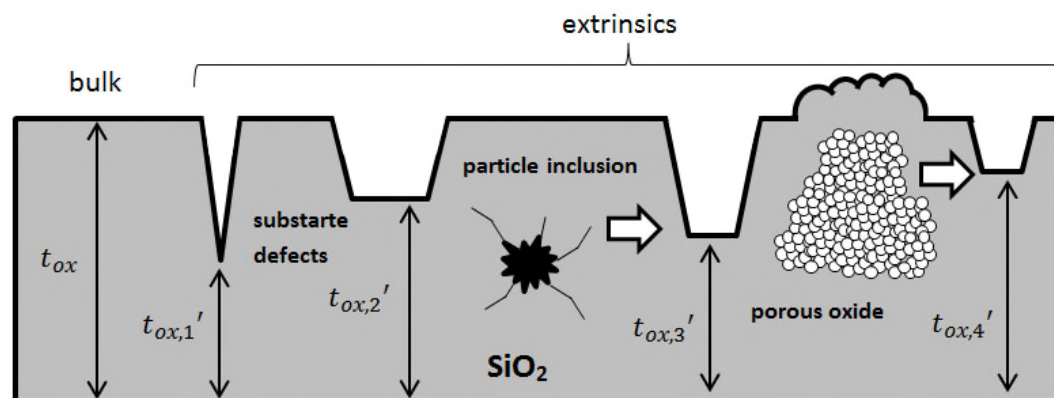


**GOX 早期故障的风险更高**

Senzaki et al, APL 2006

# SiC 的更高缺陷密度

衬底缺陷、颗粒、工艺变化等可能导致GOX变形（“外在缺陷”），从而缩短受影响器件的寿命 → 早期故障



**氧化物变薄模型：**

GOX 中的任何变形都可以描述为局部氧化物变薄

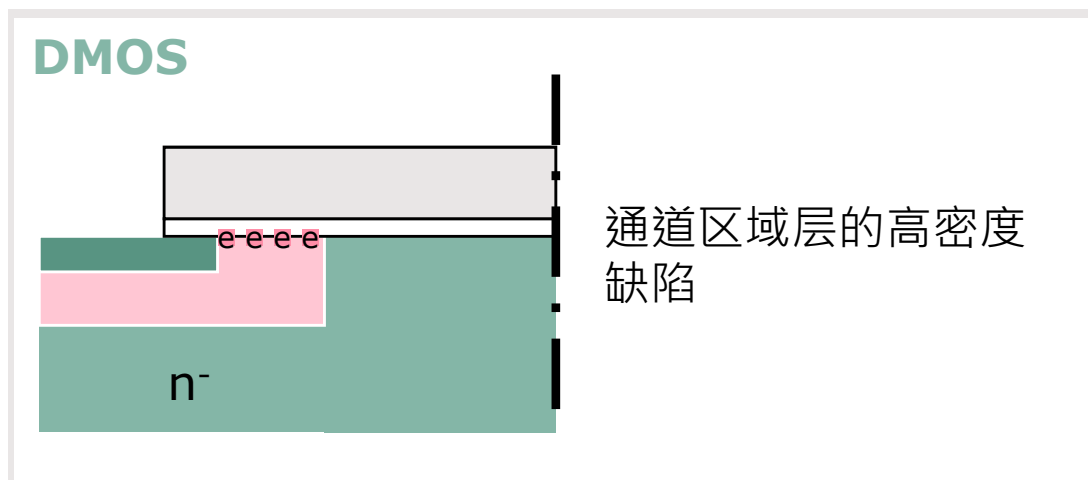
GOX越薄，处于一定的栅极偏置水平下的电场就越高，产生故障的时间就越短。

为什么 GOX 中的外在缺陷如此重要？

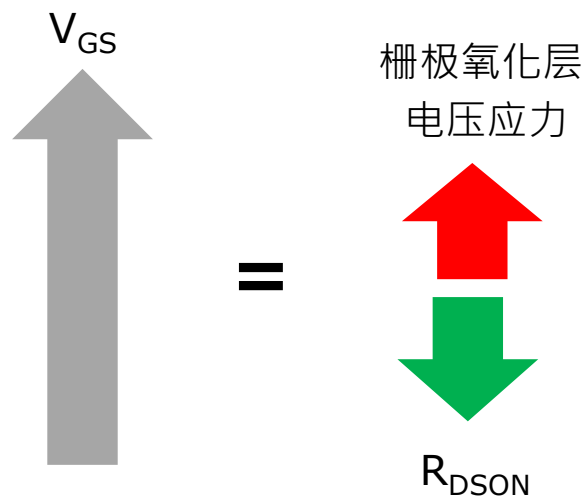
GOX 总是在最薄弱的环节失败，在大多数情况下，这些外在弱点在生产测试期间无法被检测到。

**注：**时间相关介质击穿（TDDDB）的失效可能性遵循韦布尔分布。

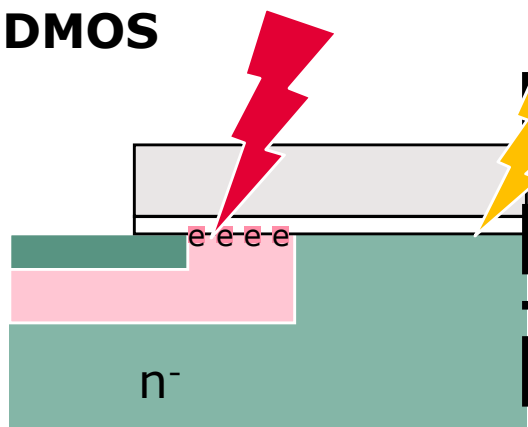
# 平面DMOS和沟槽型MOS结构的GOX 应力区别



# DMOS平面设计中 $V_{GS}$ 及 GOX 电压应力的权衡

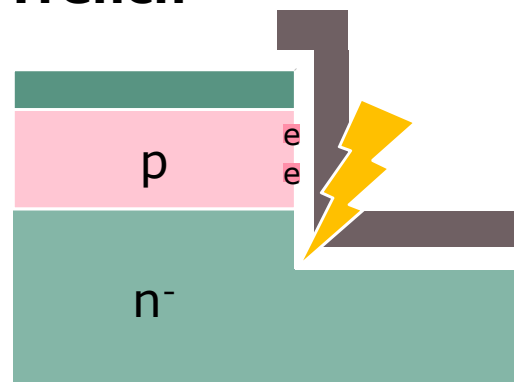


## DMOS



在导通状态下，  
需要在性能及栅  
极氧化层可靠性  
之间作取舍

## Trench



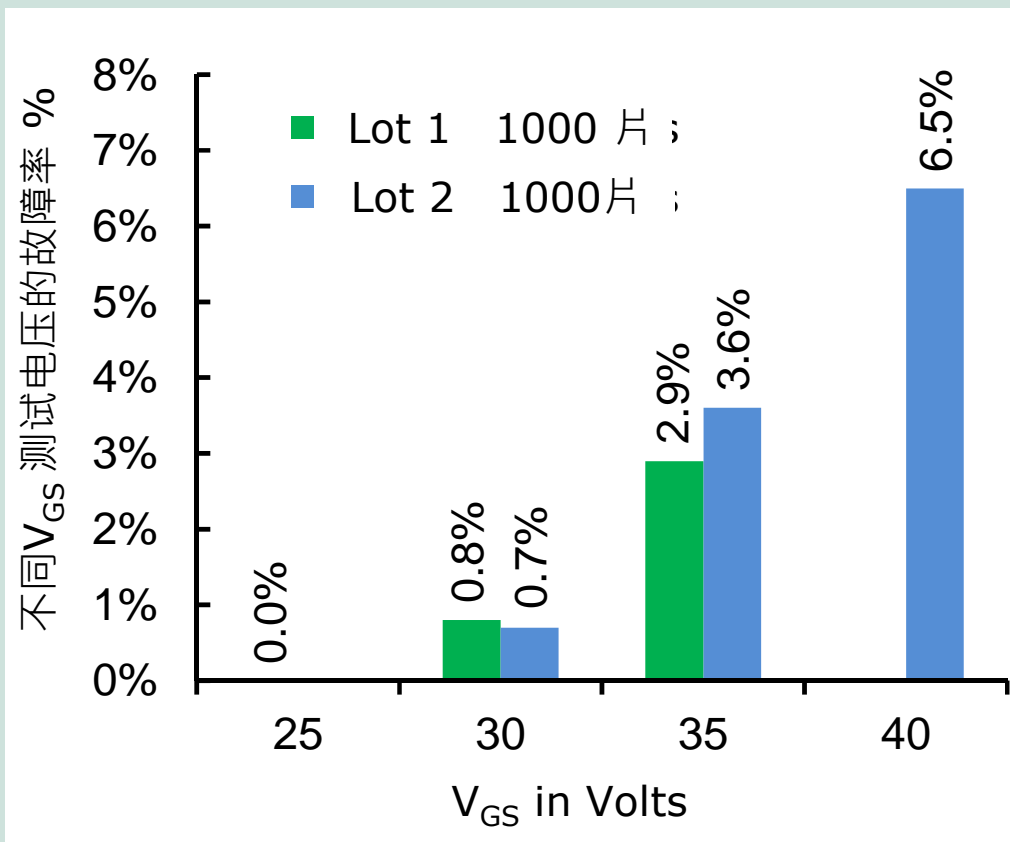
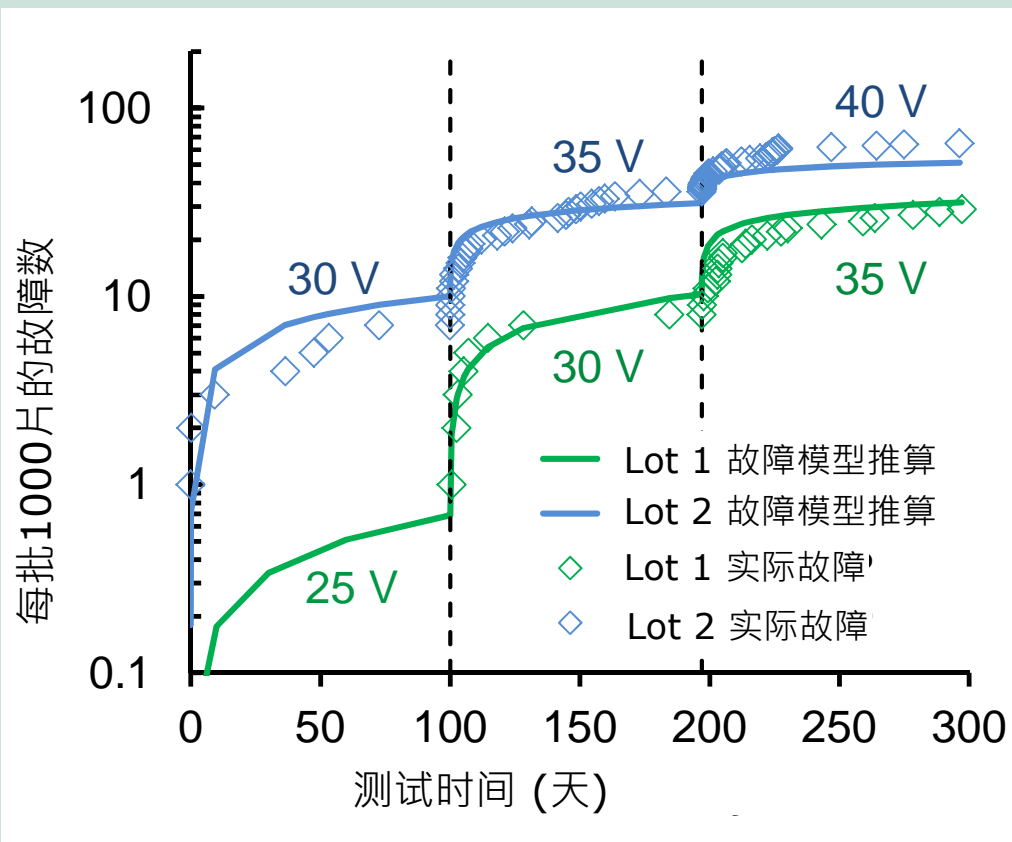
在不违反栅极氧  
化层可靠性的条  
件下，更容易达  
到性能要求



# 栅极氧化层可靠性评定

- 300天, 2批次, 每批次1000个,  $V_{GS}$  不断增加

● 测试显示出的外在故障率很低, 并且非常吻合线性E模型



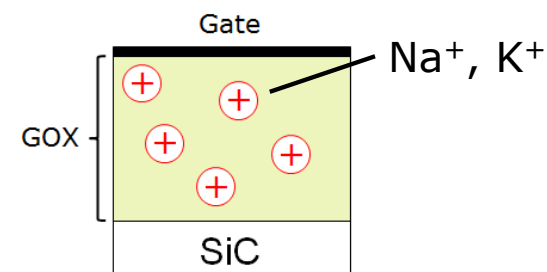
# SiC MOSFETs的长期可靠性



# 外部与内在偏压温度不稳定性 BTI

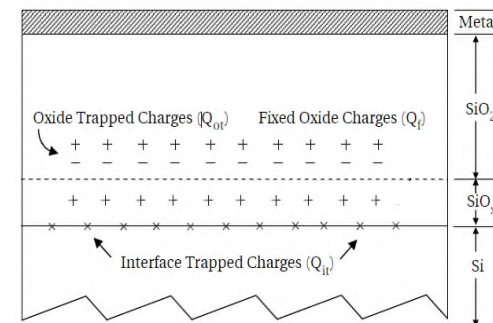
## > 外部BTI: 由于离子污染 (Na, K)

- > 在器件制造过程中出现或在器件工作过程中从外部引入。
- > Si与SiC MOSFET器件展现出相同的影响。



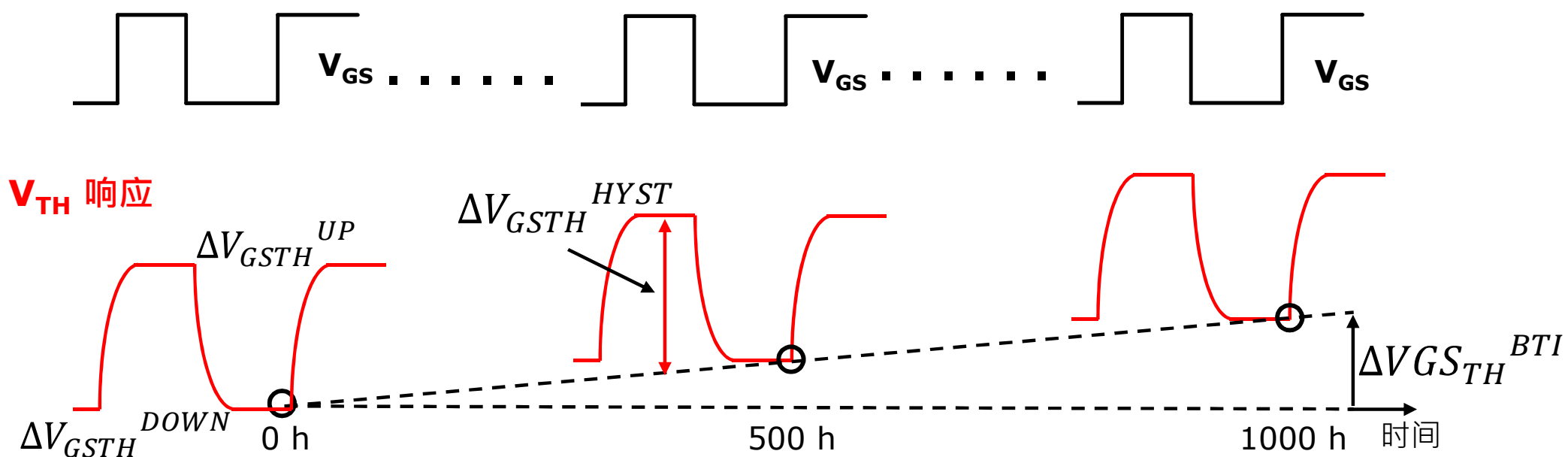
## > 内在BTI: 取决于 SiC/SiO<sub>2</sub>的界面上界面状态和边界陷阱的密度

- > 受半导体衬底交换电荷载体的能力影响
- > 由于 SiC/SiO<sub>2</sub>界面和近界面氧化区域的缺陷密度较高，因此 SiC MOSFET 器件的BTI较大
- > 对于 SiC MOSFET 会导致 R<sub>DSON</sub> 的增加(退化)
- > V<sub>G</sub>和温度可以加速这种效应，但可以进行建模和预测



# SiC MOSFET中的 可逆内在BTI 和 永久性栅极阈值电压 $V_{GSTH}$ 漂移

- > SiC-MOSFET中的2个内在BTI因素:
  - > 完全可逆 向上和向下的 阈值电压迟滞  $\Delta V_{GSTH}^{HYST}$
  - > 永久性 阈值电压漂移  $\Delta V_{GSTH}^{BTI}$



# 完全可逆的阈值电压迟滞

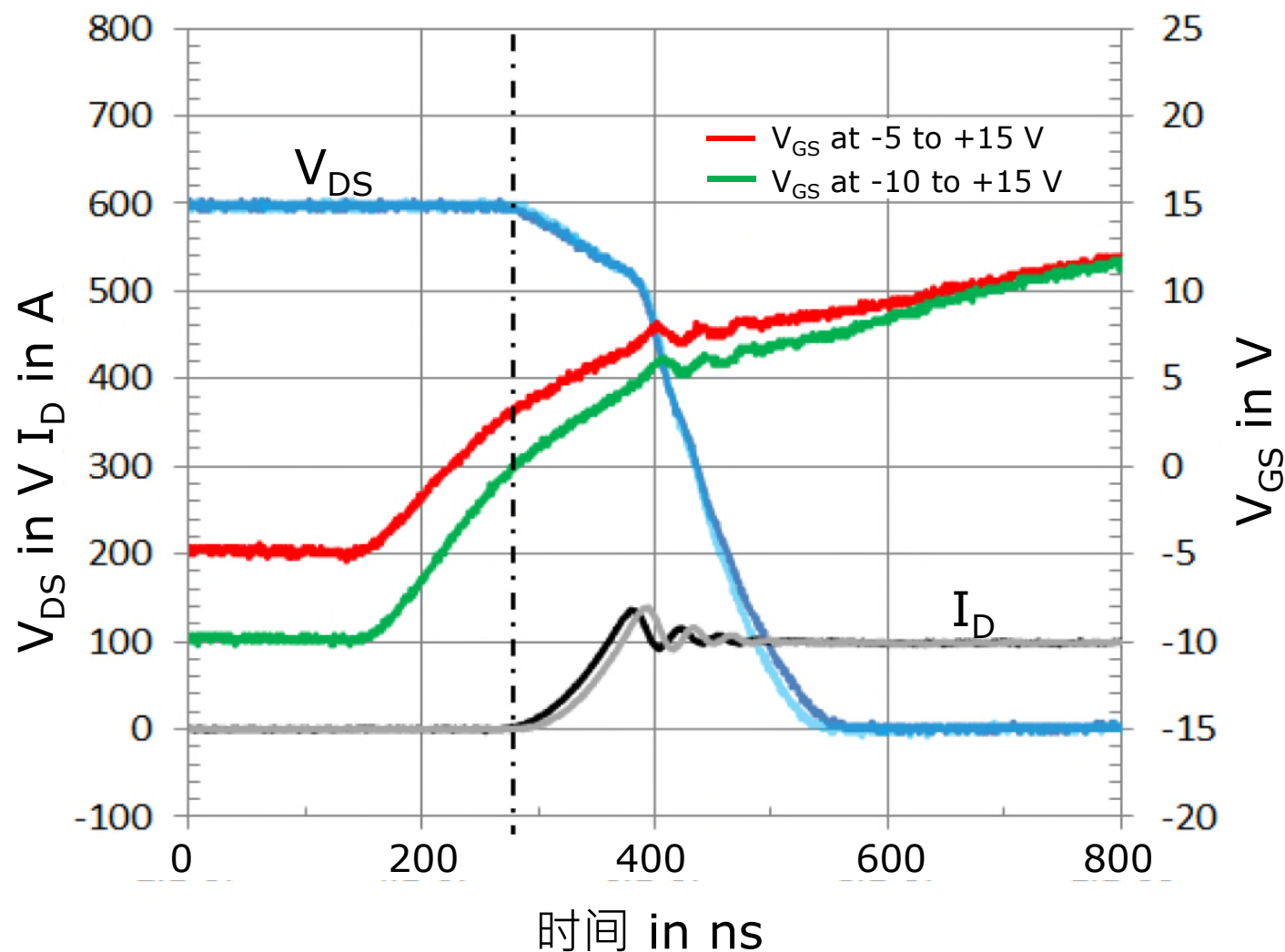
可逆的 $V_{GSTH}$ 迟滞可能是由SiC/SiO<sub>2</sub>界面存在的陷阱产生充放电造成的。

这种效应的幅值：

- > SiC MOSFET 最大值为5V
- > Si MOSFET 最大值为几mV

可逆电压迟滞对SiC MOSFETs的工作没有负面影响。

# 栅极阈值迟滞对导通瞬间的影响



测试条件  
 11 m  $\Omega$  1200 V SiC  
 MOSFET 模块  
 $T_j = 150\text{ }^\circ\text{C}$   
 $R_G = 20\text{ }\Omega$   
 $V_{bus} = 600\text{ V}$   
 $I_{load} = 100\text{ A}$

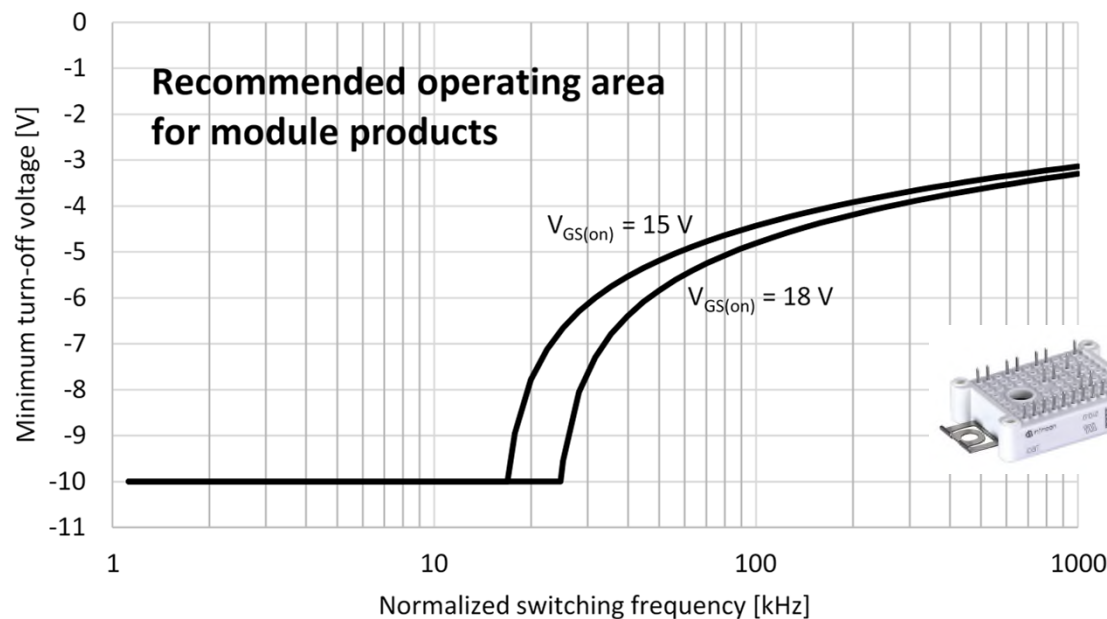
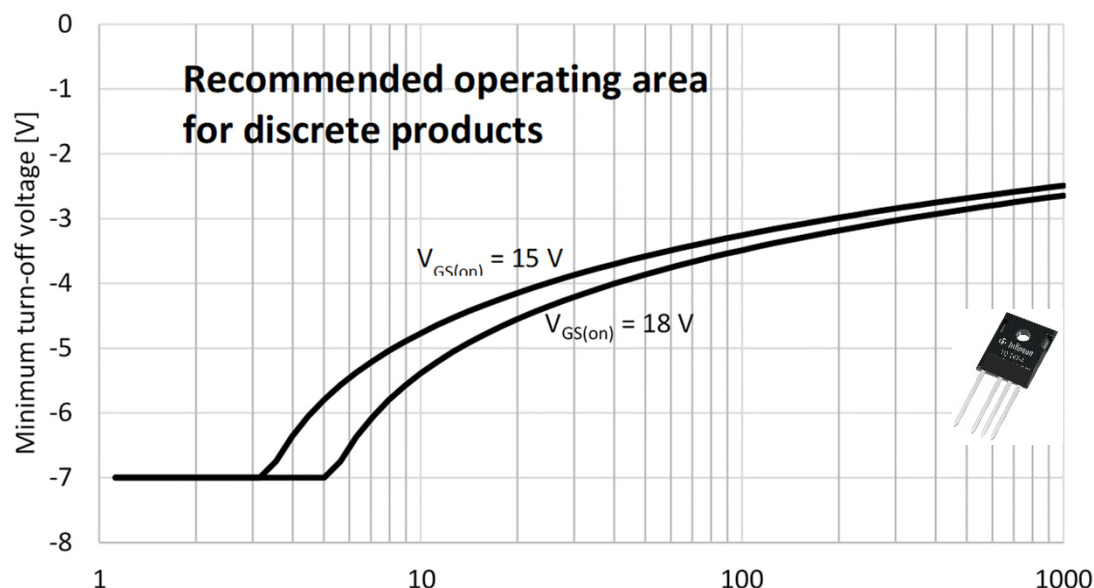
对比关断电压 $V_{GS}$ 是-5V时，在关断电压-10 V时  
 电流(黑线)在较低的栅极电压时已经启动

## 永久性 $V_{G\text{STH}}$ 漂移的可能原因

- > **SiC与SiO<sub>2</sub>的边界陷阱电荷交换需要通过热动力学能垒( $\Delta E$ )**
  
- > 效应尺度
  - SiC MOSFETs: <400 mV, 直流应力@  $V_{GS\text{max}}$  及  $T_{j\text{max}}$  1000小时之内,
  - Si MOSFETs: <40 mV, 直流应力@  $V_{GS\text{max}}$  及  $T_{j\text{max}}$  1000小时之内,
  
- > 应用影响
  - > 永久的  $V_{G\text{STH}}$  及  $R_{D\text{SON}}$  漂移导致功耗增大，同时使得参数偏离设计规范的风险增大

# 考虑 $V_{GSTH}$ 偏移时的设计指南

## - 静态关断电压的选择



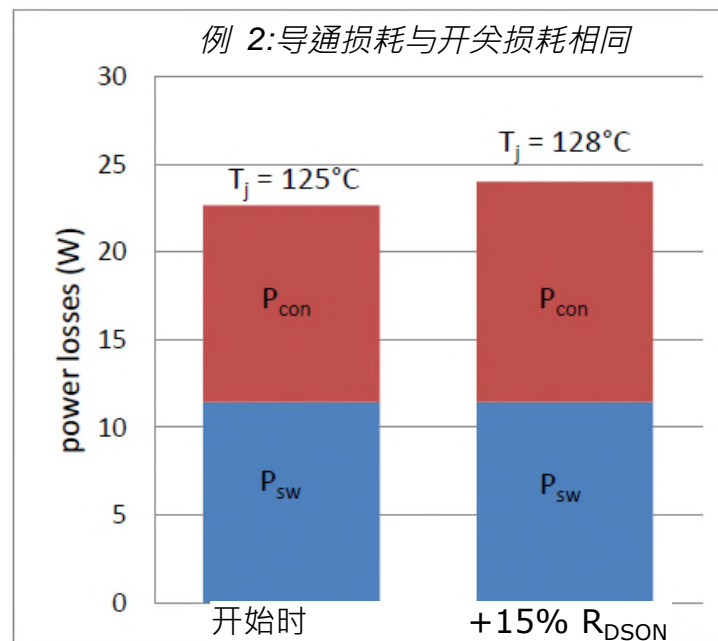
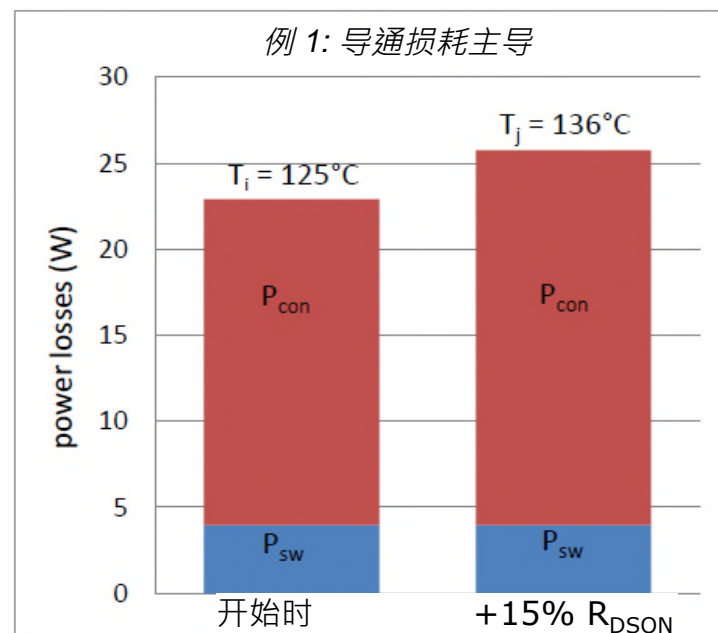
- > 边界条件:
  - > 选定门极开通电压  $V_{GS(ON)}$
  - > 结温 = 100 °C
  - >  $R_{DS(on)}$  @ 50 A 增加15%
- > 开关频率归一化为24/7工作10年
- > 归一化开关频率的计算:
  - 归一化开关频率 =
  - 实际开关频率 [kHz] \* 工作时间比 [%] \* 目标寿命 [年] / 10 [年]
- > 更多细节请参考Infineon AN2018-09. "Guidelines for CoolSiC™ MOSFET gate drive voltage window."



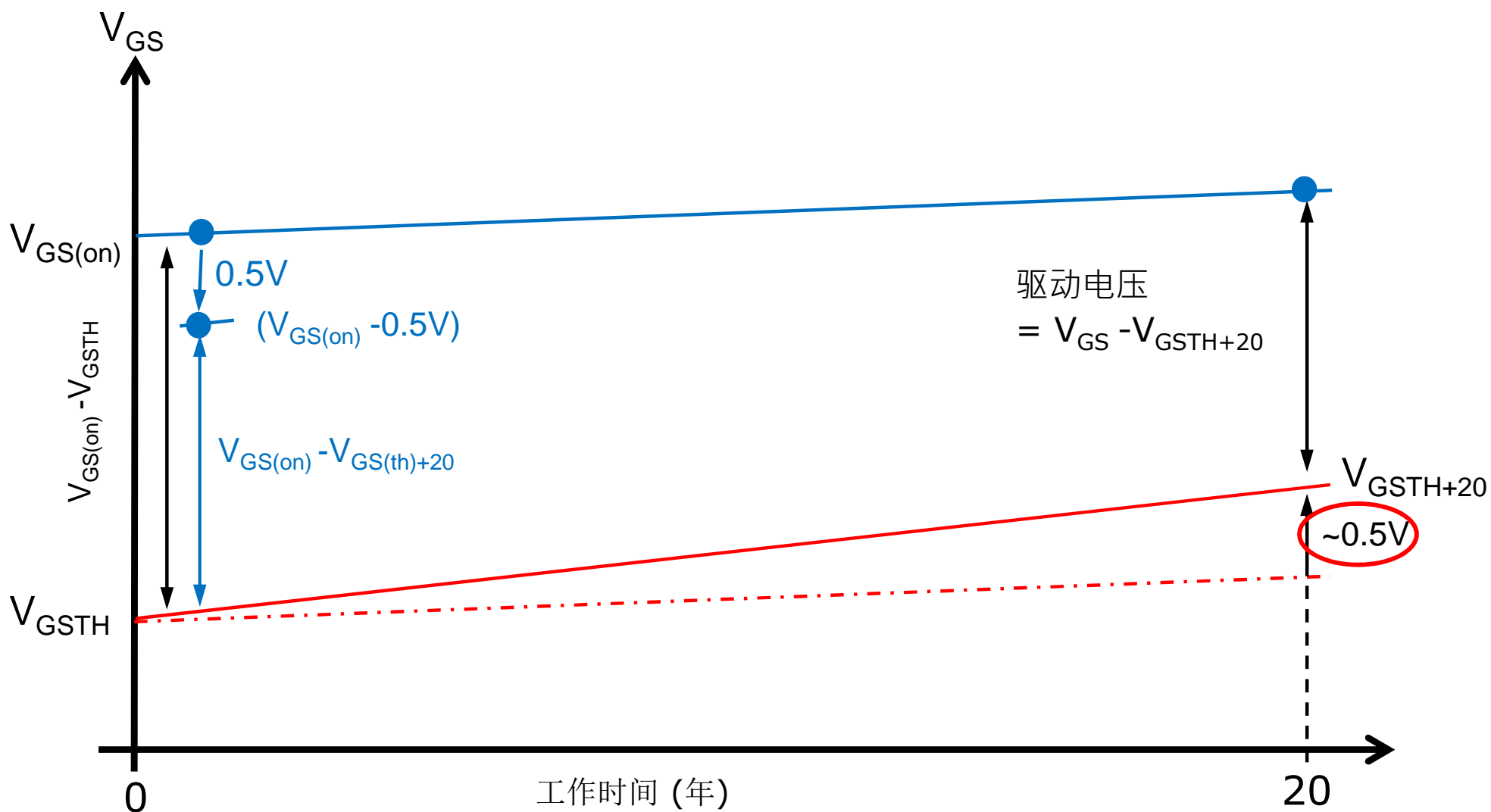
# $V_{GSTH}$ 漂移在实际应用中的影响

影响取决于导通损耗与开关损耗的比例。

	例 1: 导通损耗 ~80%	例 2: 导通损耗 ~50%
Switching frequency (kHz)	8	30
Nominal current (A)	50	38.5
Output voltage (V)	400	400
Output frequency (Hz)	50	50
DC link voltage (V)	600	600
Power factor	1	1
Thermal resistance ( $^{\circ}\text{C} / \text{W}$ )	3.6	3.6
Ambient temperature ( $^{\circ}\text{C}$ )	40	40



# 验证 $V_{GS(th)}$ 漂移对系统的影响

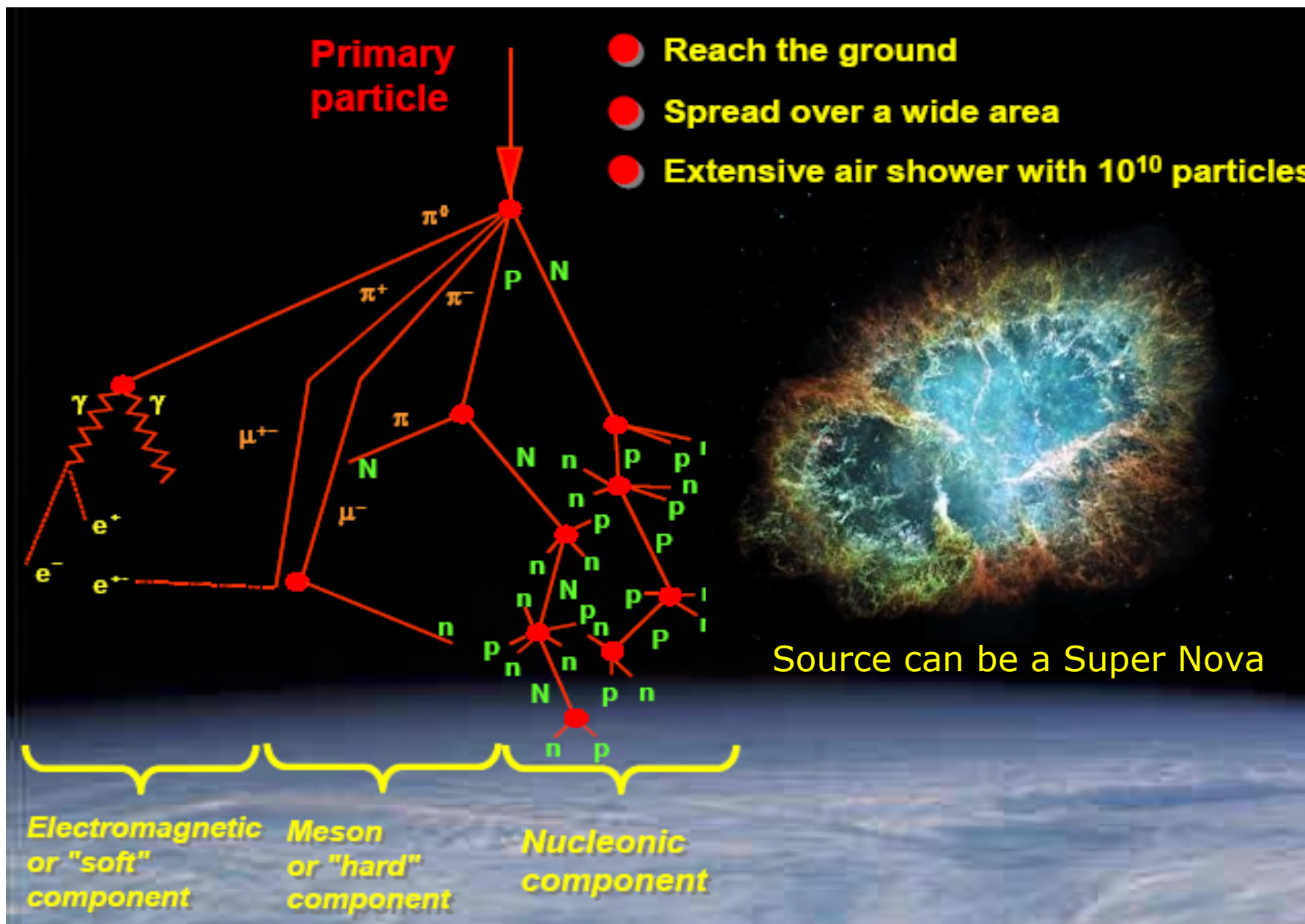


- > 把  $V_{GS(on)}$  调低  $\sim < 0.5V$ ，可以在实验室检测20年后  $V_{GS(th)}$  漂移对系统的影响

# SiC MOSFETs的长期可靠性

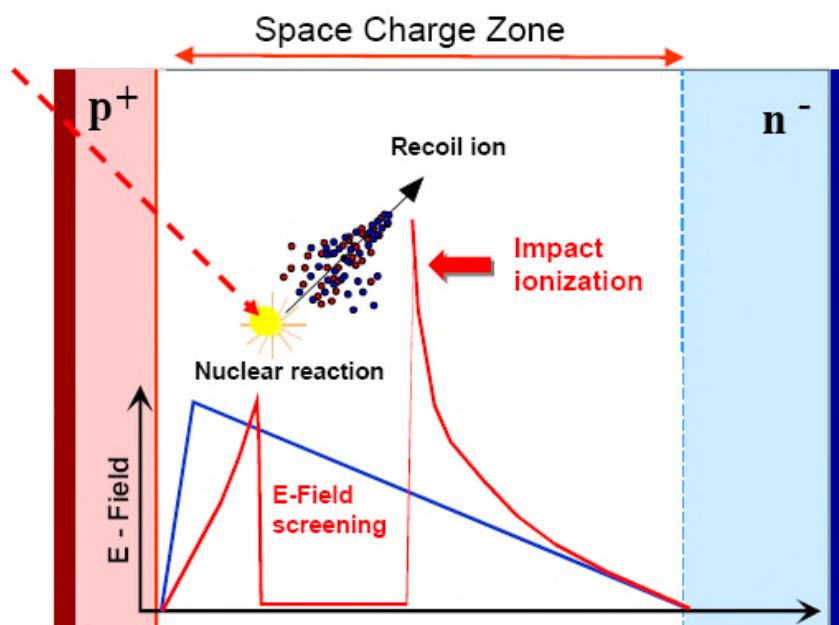


# 宇宙辐射 Cosmic Radiation



# 宇宙辐射失效模式

高能粒子可以产生高度集中的带电等离子体区域，  
进而导致大量的电荷倍增，  
从而导致半导体中的破坏性放电。



# 数据手册中的额定宇宙辐射失效率 FIT

## FZ1200R33HE3 1200 A 3.3 kV IGBT 模块

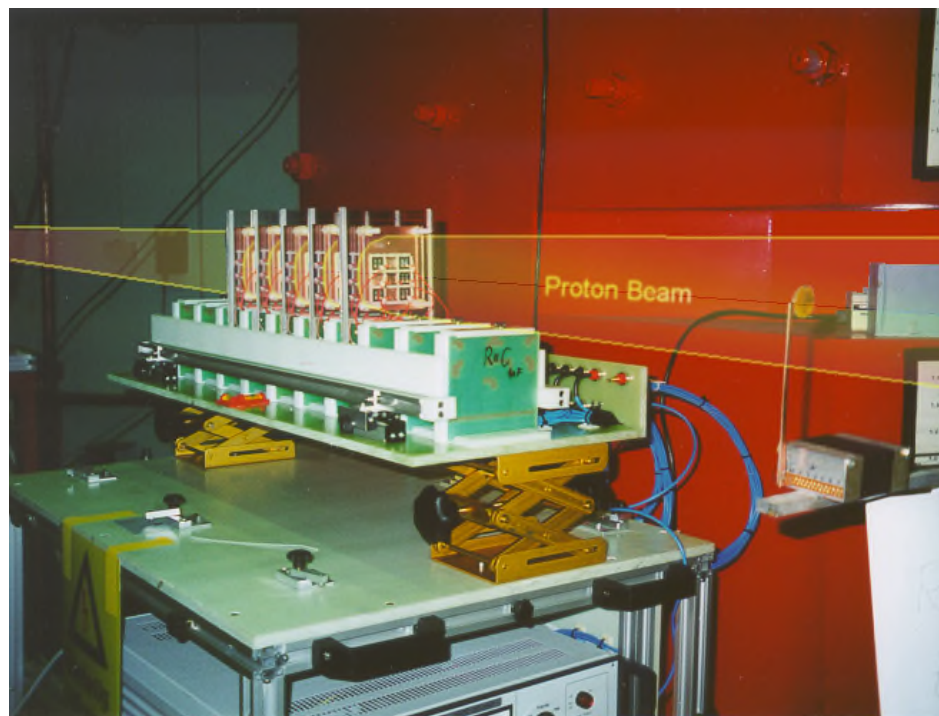
Kollektor-Emitter-Gleichsperrspannung DC stability	$T_{vj} = 25^{\circ}\text{C}$ , 100 fit	$V_{CE\ D}$	2100	V
---	---	-------------	------	---

## FZ600R65KE3 600 A 6.5 kV IGBT 模块

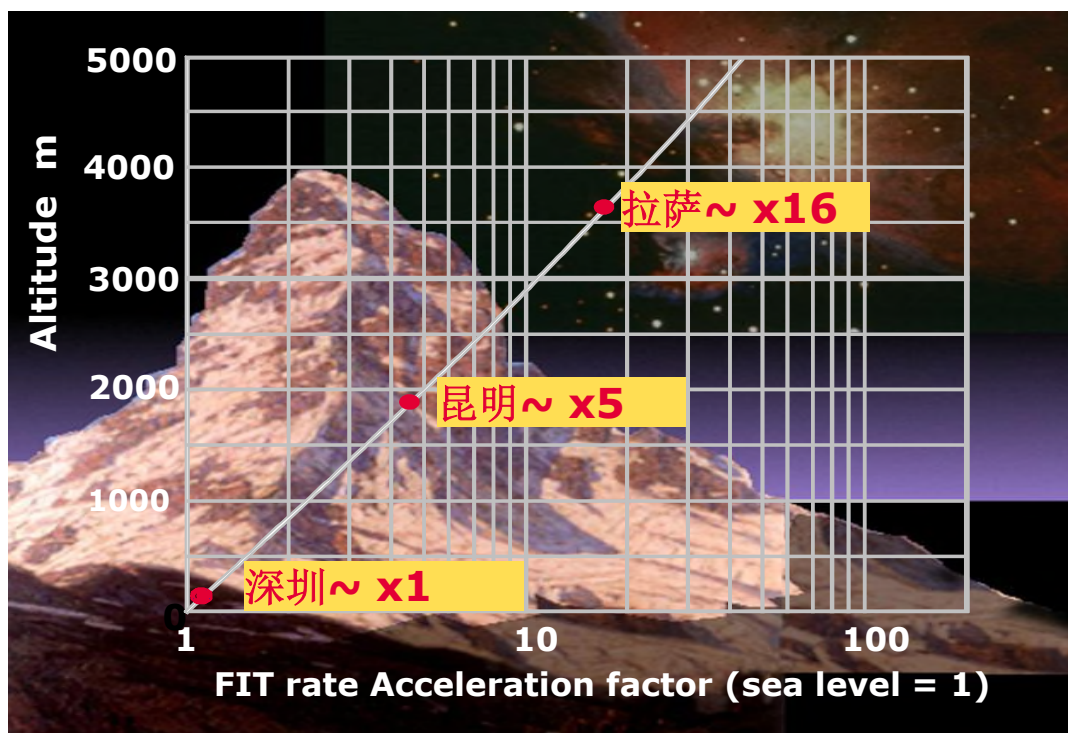
### Modul / module

Isolations-Prüfspannung insulation test voltage	RMS, $f = 50\ \text{Hz}$ , $t = 1\ \text{min.}$	$V_{ISOL}$	10,2	kV
Teilentladungs Aussetzspannung partial discharge extinction voltage	RMS, $f = 50\ \text{Hz}$ , $Q_{PD\ typ}\ 10\ \text{pC}$ (acc. to IEC 1287)	$V_{ISOL}$	5,1	kV
Kollektor-Emitter-Gleichsperrspannung DC stability	$T_{vj} = 25^{\circ}\text{C}$ , 100 fit	$V_{CE\ D}$	3800	V
Material Modulgrundplatte material of module baseplate			AlSiC	

# 典型测试系统示例



# FIT (failure in 时间)的定义及受海拔的影响



1 FIT (**F**ailures **I**n 时间) = one failure in  $10^9$  operation hours of the device.

### MTBF calculation

100	: Fit rate of component at given voltage
50	: number of components in the application
18	: operation hours in hours per day
300	: operation hours in days per year

**MTBF = 37 years for 50 components in the application**

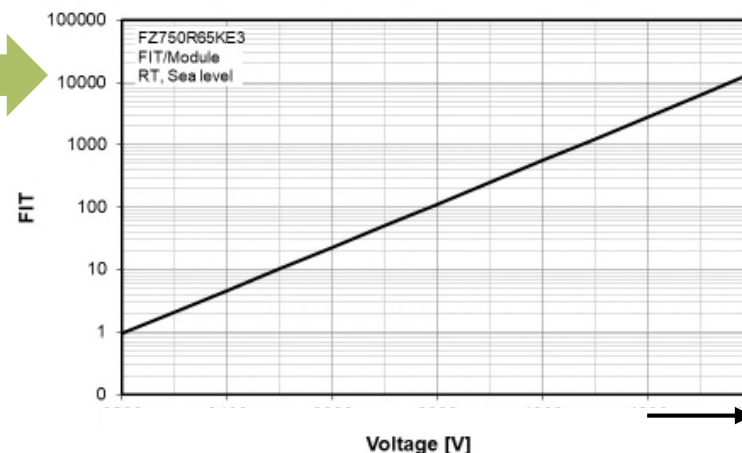


# 在实际应用中宇宙辐射引发的FIT计算示例

宇宙辐射故障率 FIT 取決於：

- 功率器件自身特性 (FIT -  $V_{DC}$  曲线)
- 工作电压
- 工作模式
- 其他因数 (如 高度)

FZ750R65KE3  
Cosmic Radiation Failure Rates FIT=f( $V_{DC}$ )



每天工作时间	每天工作 时间比例 %	$V_{DC}$ [V]	故障率 FIT FZ750R65KE3	每天平均 故障率
5 分钟	0,3%	4200	3000	10
30分钟	2,1%	4000	600	13
8 小时	33,3%	3800	100	33
15小时 25分钟	64,2%	3600	20	13
总故障率 (受电压时间为 <b>100%</b> )				69
总故障率 (在开关状态下 受电压时间为 <b>50%</b> )				<b>35</b>

# 典型的CR FIT值

- 25 °C、水平线、200A Si 与 SiC半桥模块



在高电压时，SiC MOSFET 的CR FIT 比Si 器件 低得多， 因为：

- SiC MOSFET 的有效面积比同电流的Si IGBT/二极管为小
- SiC MOSFET 不需要续流二极管， 因而降低了CR FIT
- 注意当温度增加时， Si 器件的FIT降幅比SiC MOSFET为高

# SiC MOSFETs的长期可靠性

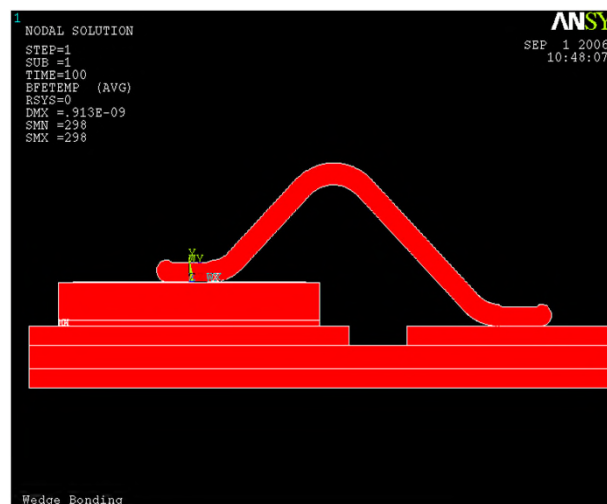
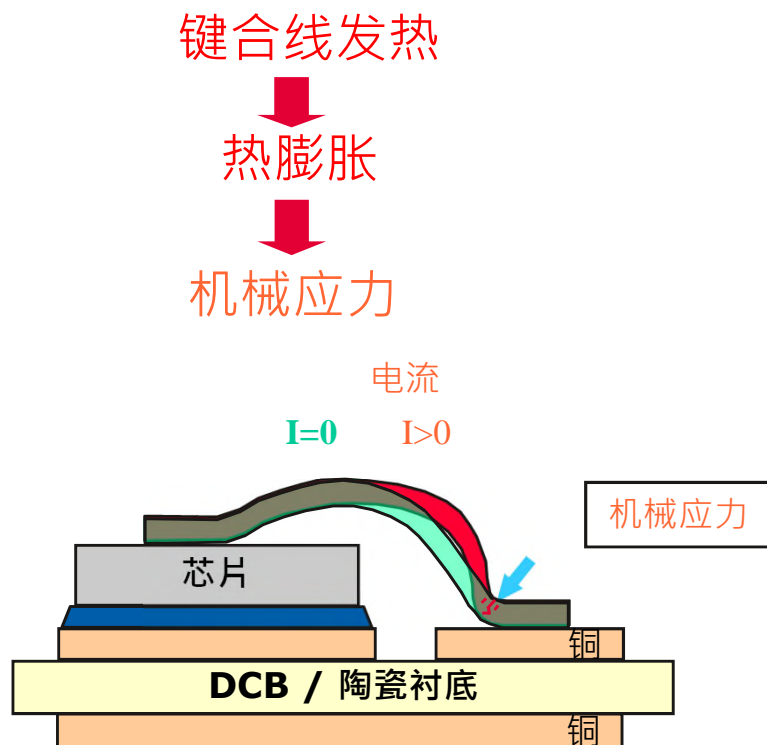


# 温度循环导致的损耗机理是什么？

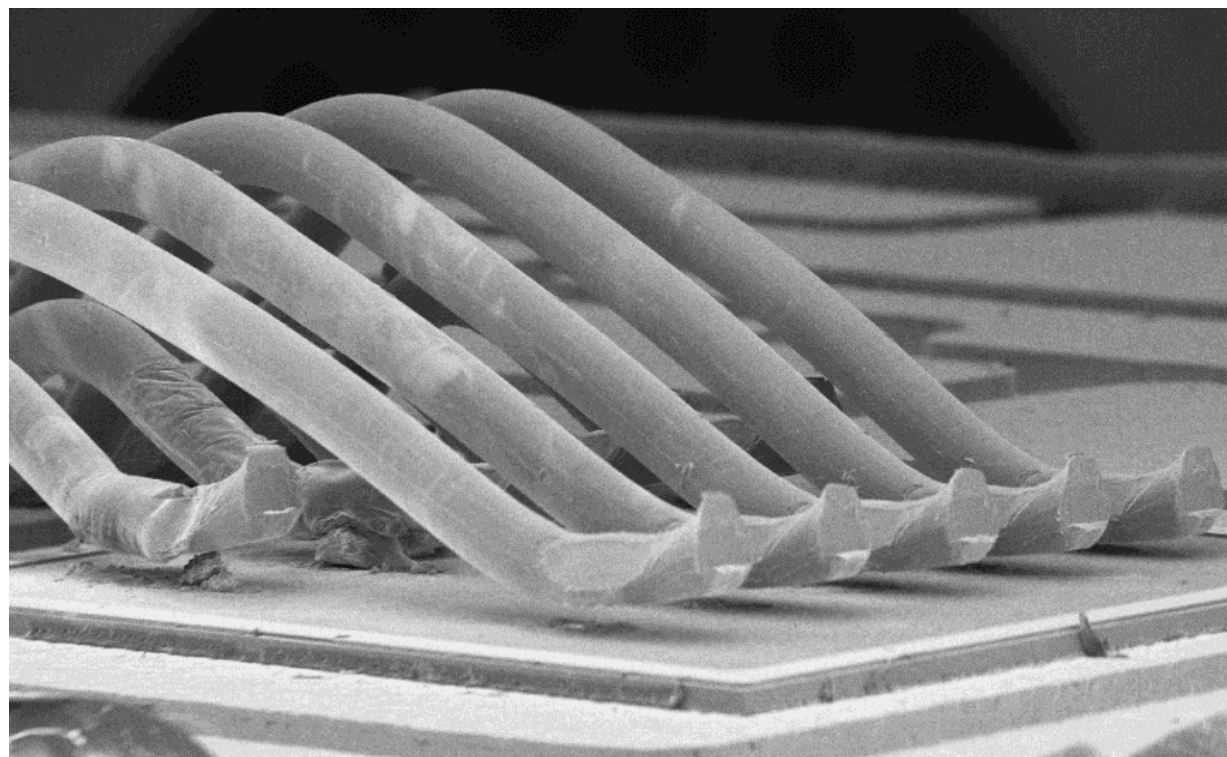
## 键合线疲劳

键合线疲劳产生原因：

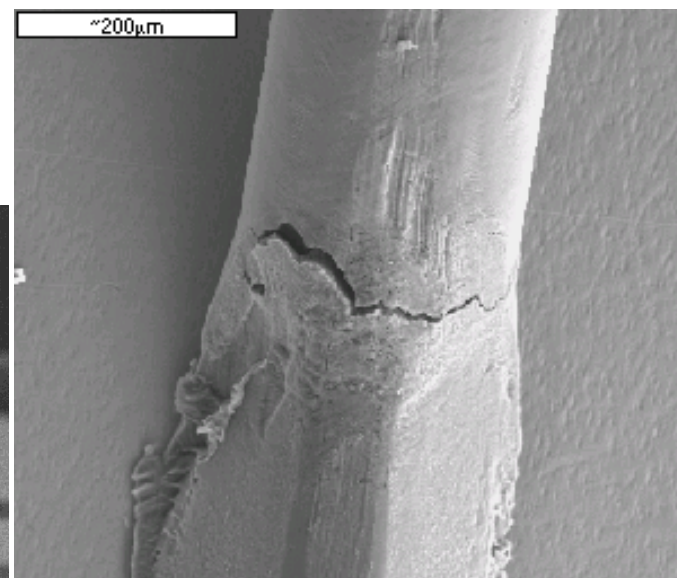
- a) 温度导致键合线位移
- b) 铝与硅热膨胀系数不匹配导致焊接区域疲劳



# 键合线失效示例



键合线翘曲脱离



键合线足部裂缝

# 温度循环引起芯片与焊接层之间的应力

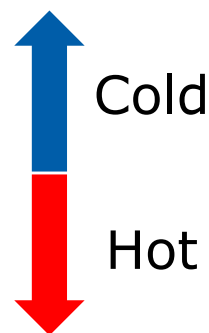
在225°C时，焊锡融化，没有应力



在100°C时，焊锡固化  
应力随温度改变

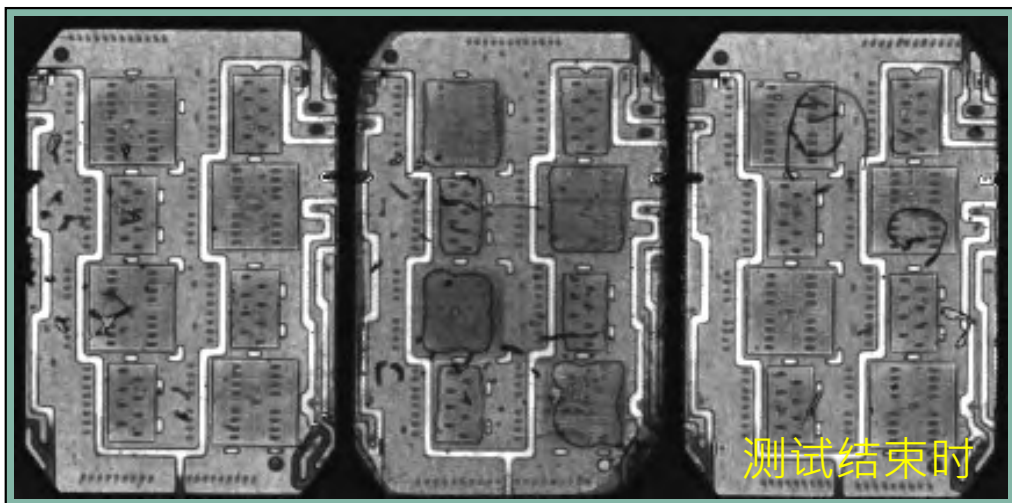
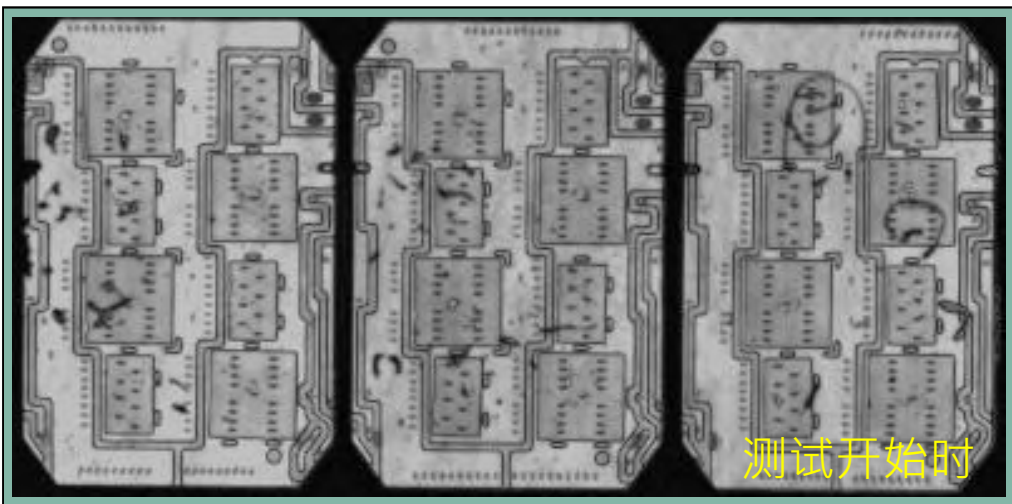


应力受几方面影响  
CTE值、芯片面积、材料及硬度

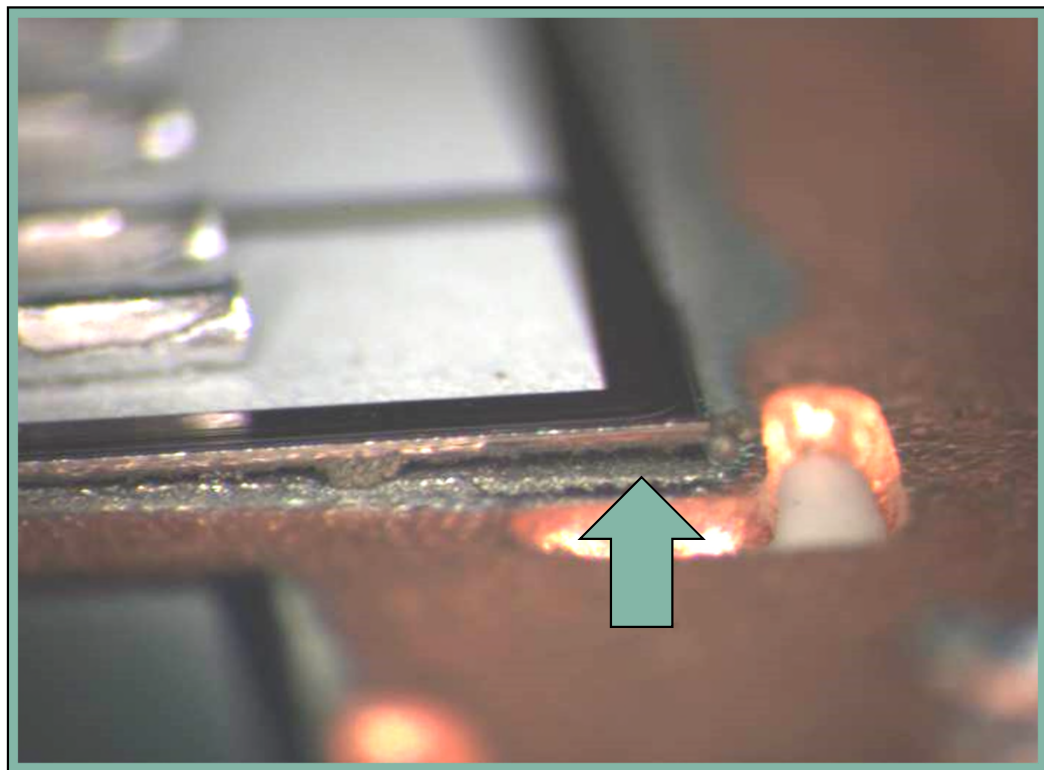


	热膨胀系数 CTE	楊氏模量
Si	$\approx 2.6 \times 10^{-6} / ^\circ\text{C}$	$\approx 62 \text{ GPa}$
SiC	$\approx 4 \times 10^{-6} / ^\circ\text{C}$	$\approx 450 \text{ GPa}$
焊锡	$\approx 23 \times 10^{-6} / ^\circ\text{C}$	$\approx 40 \text{ GPa}$
铜	$\approx 17 \times 10^{-6} / ^\circ\text{C}$	$\approx 117 \text{ GPa}$

# 芯片与焊料分层

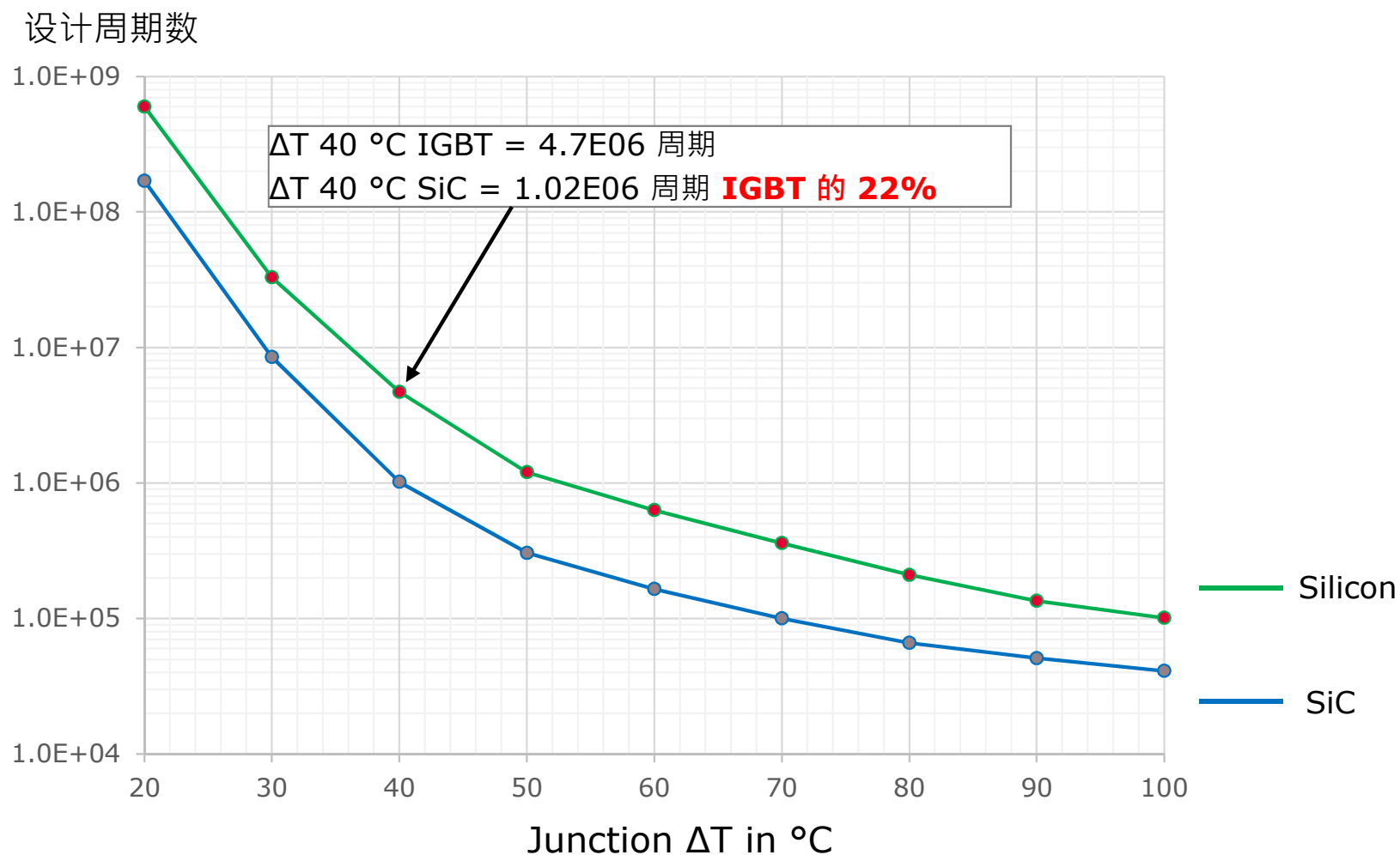


芯片焊锡层超声波扫描



芯片与焊料分层的图像

# 最大结温100 °C下 SiC与Si IGBT的功率循环能力

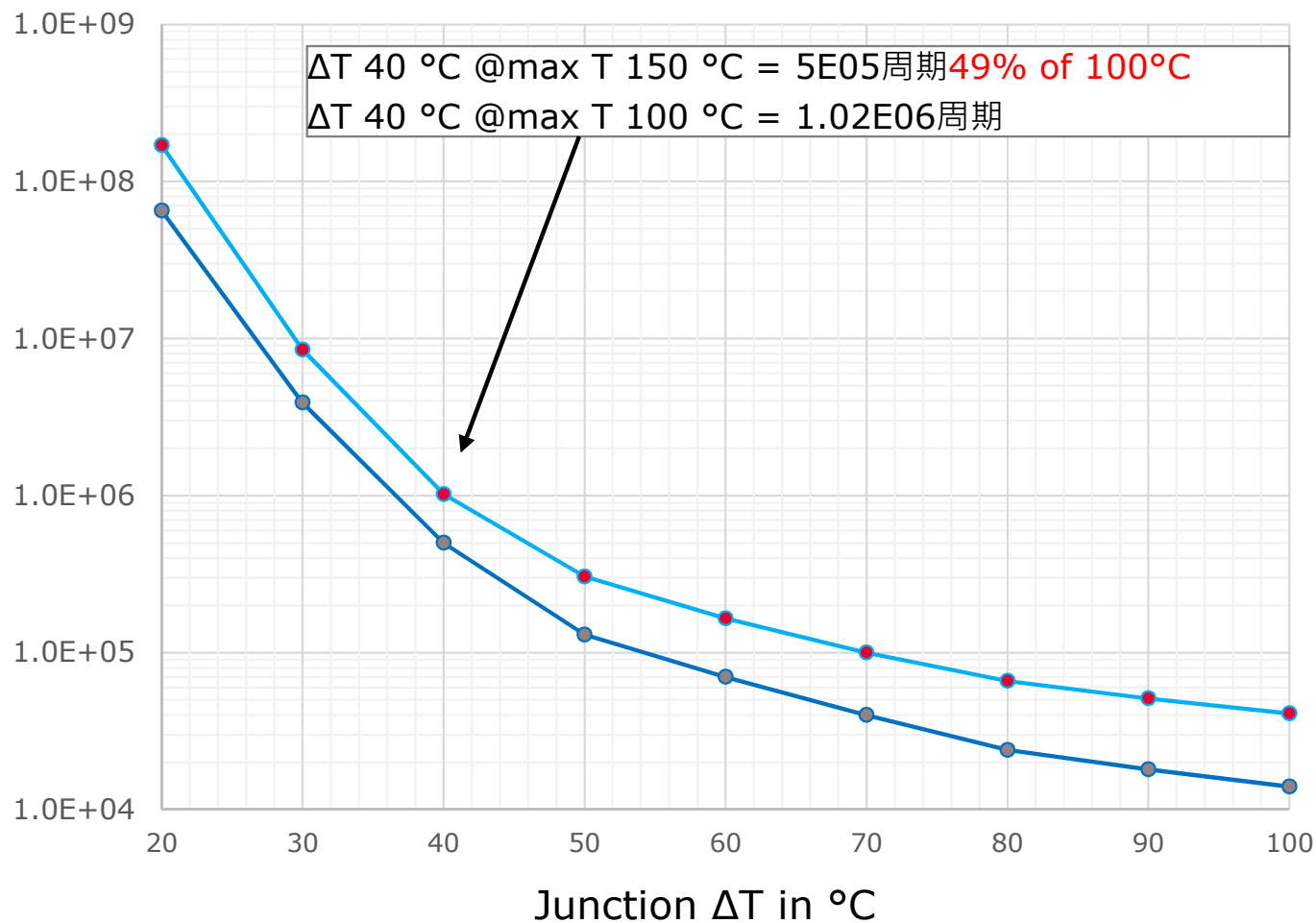


设计周期数 = 有5%测试样片出现5%正向电压增加的功率循环周期



# 在最高结温为100°C 和150°C下的SiC功率循环

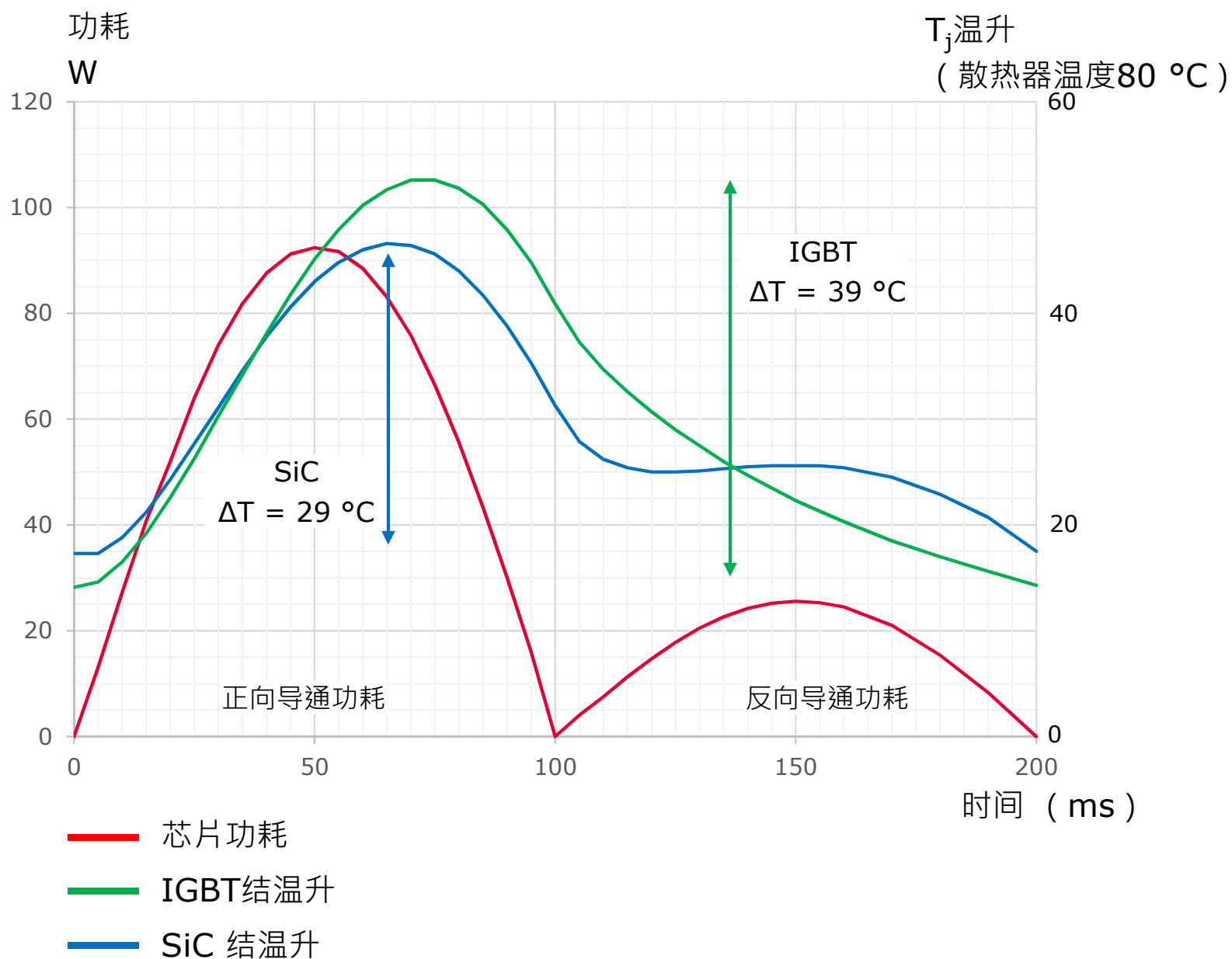
设计周期数



Max T = 100°C

Max T = 150°C

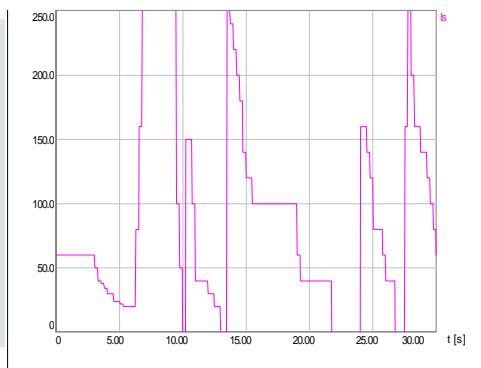
# 5Hz工作的IGBT及SiC MOSFET的温度波动



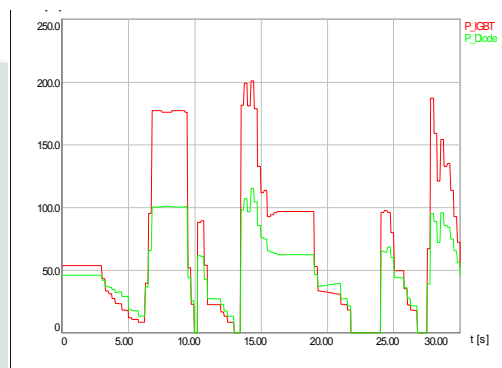
# 寿命如何预估?

## 7个步骤：A-F

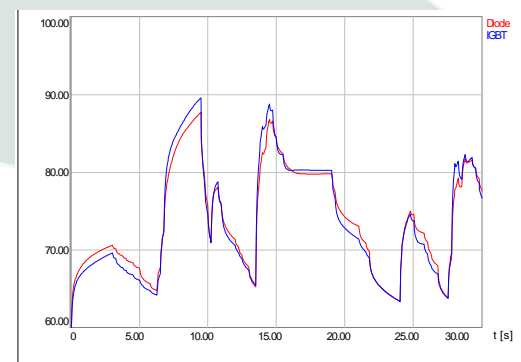
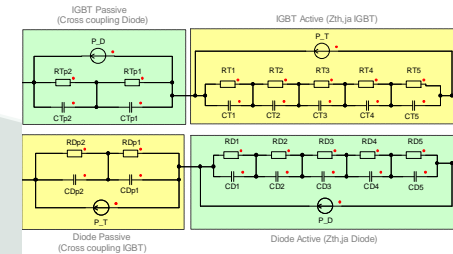
### A. 设计目标



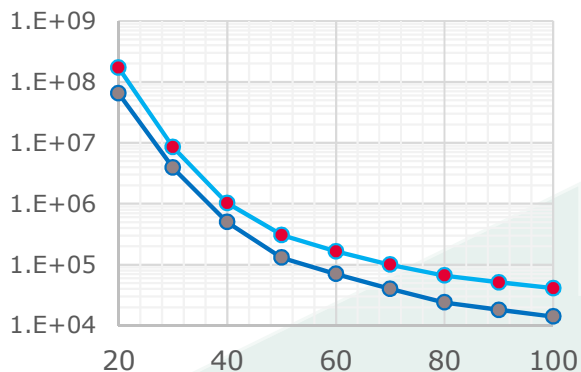
### B. 工况



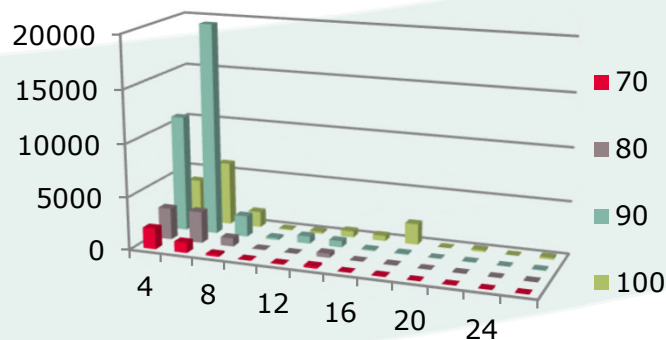
### C. 功耗



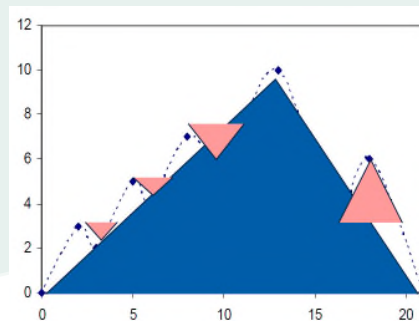
### D. $T_j$ 动态热模型



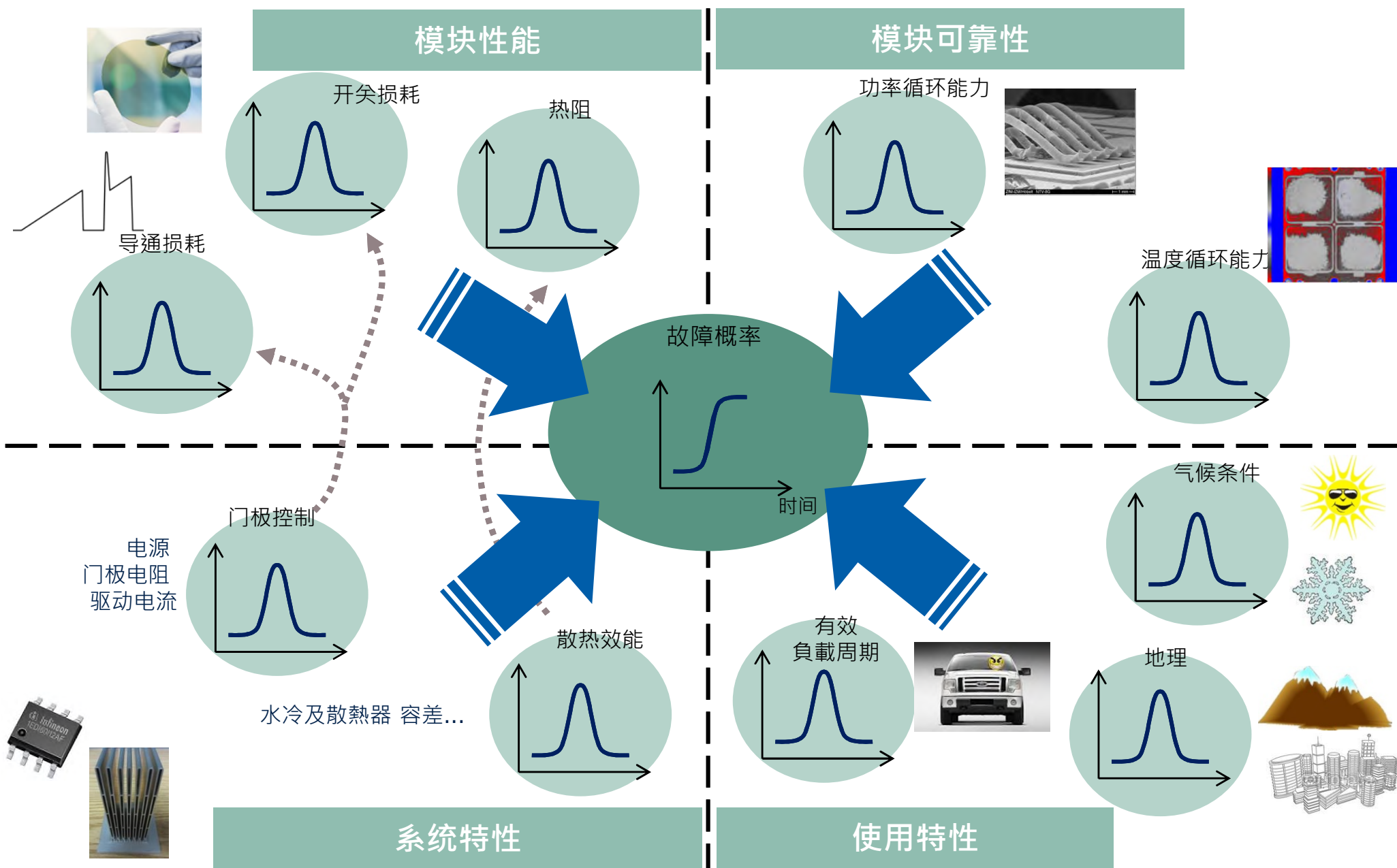
### F. 设计寿命



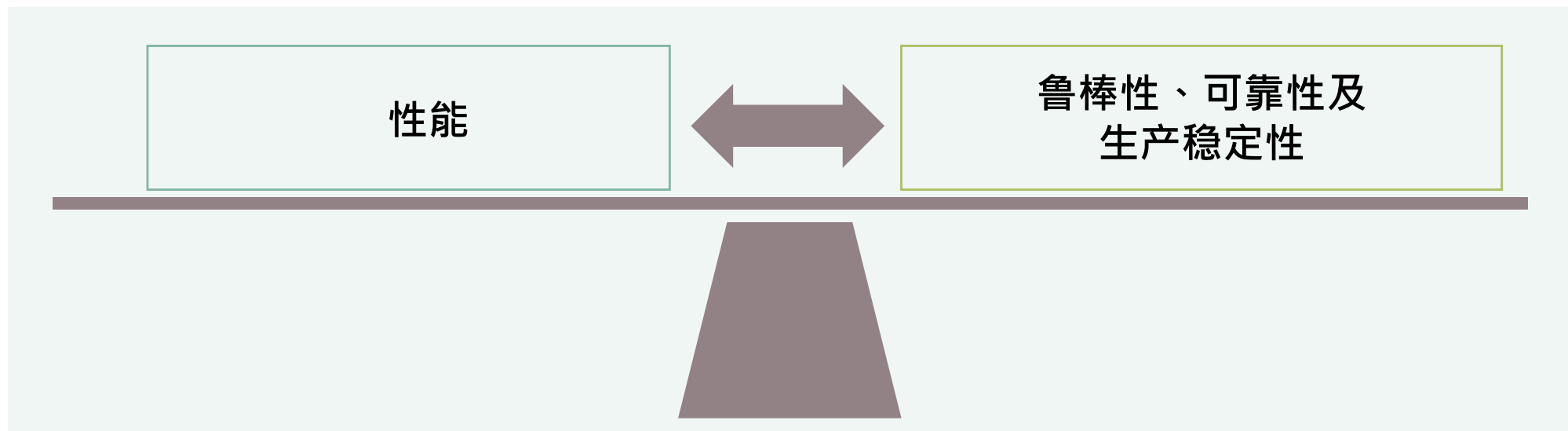
### E. 雨流计数法



# 统计性参数及寿命评估



# SiC MOSFET 需要滿足的多種要求



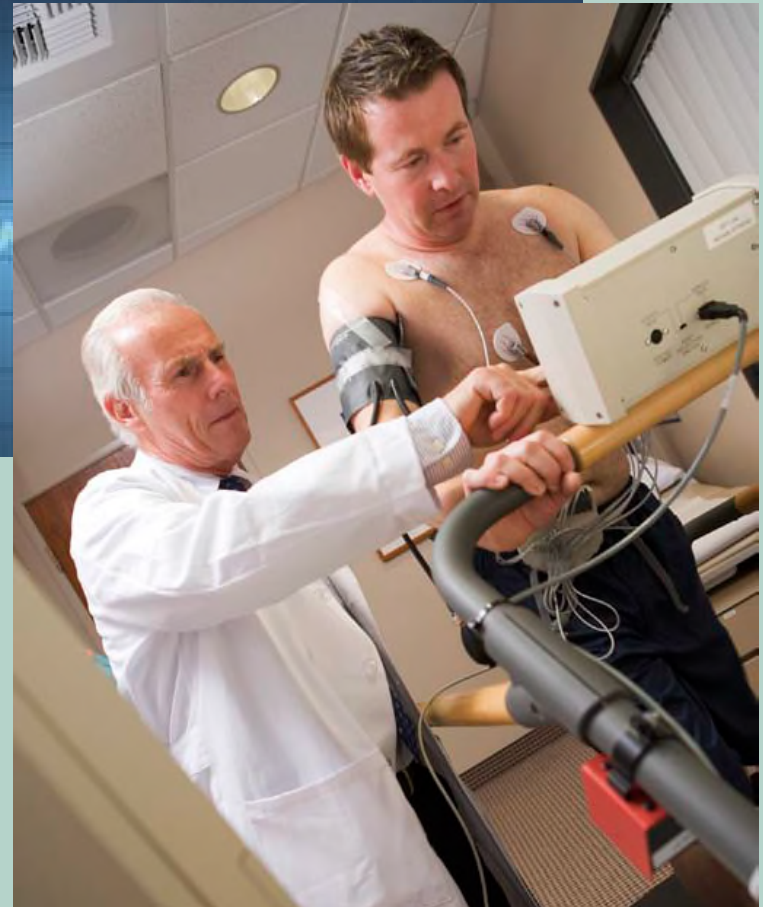
常见问题：  
**你的SiC MOSFET可靠吗**

答：  
 可靠都是相对的，它取决于工作条件和需求。

# IGBT 和 SiC MOSFET 长期稳定性总结

相比于IGBT:

- 对SiC MOSFETs来说，**栅氧可靠性**是关键设计参数。
- 所有的SiC MOSFETs都会随着时间而产生  $R_{\text{DS(on)}}$  漂移，负  $V_{\text{GS}}$  偏压和开关频率  $f_{\text{SW}}$  是重要的影响因素。确切数据可以与供应商联系。
- SiC MOSFETs在高直流母线电压下的宇宙辐射失效率较低。
- 由于材料刚度的增加，SiC MOSFETs的功率循环能力较低。
- 进行准确的可靠性预测前，需要充分了解实际应用条件和元器件测试数据。



健康可以被实时监测到吗？

# 完美设计?





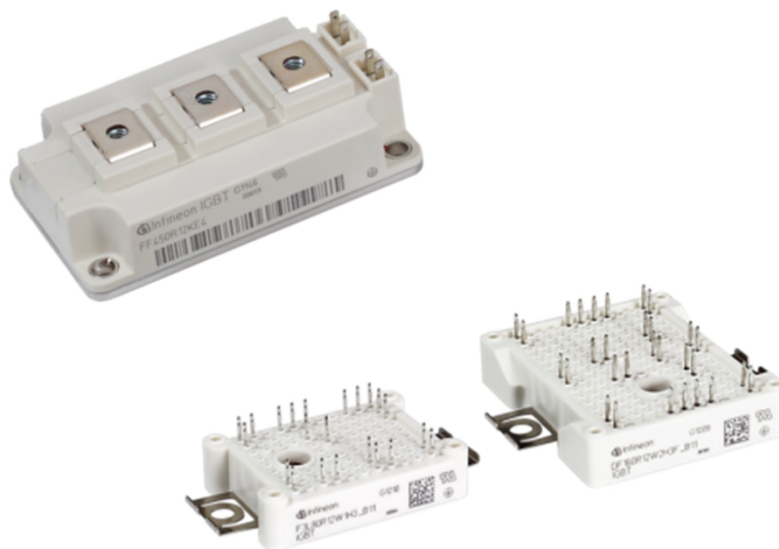
## 第二部分

- 6 如何对短路、过电流和过电压作保护？
- 7 如何计算损耗和结温？
- 8 如何缓和高 $dV/dt$ (电压变化速率)带来的影响？
- 9 长期可靠性要注意什么？
- 10 **SiC MOSFET**器件是否可以并联？

# SiC MOSFETs 在硬并联下工作



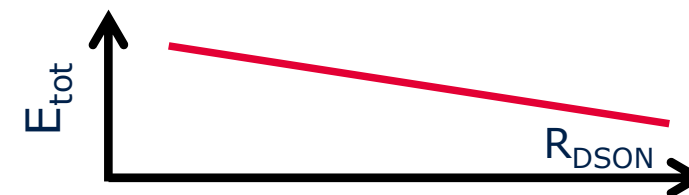
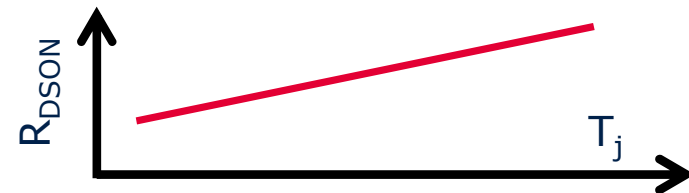
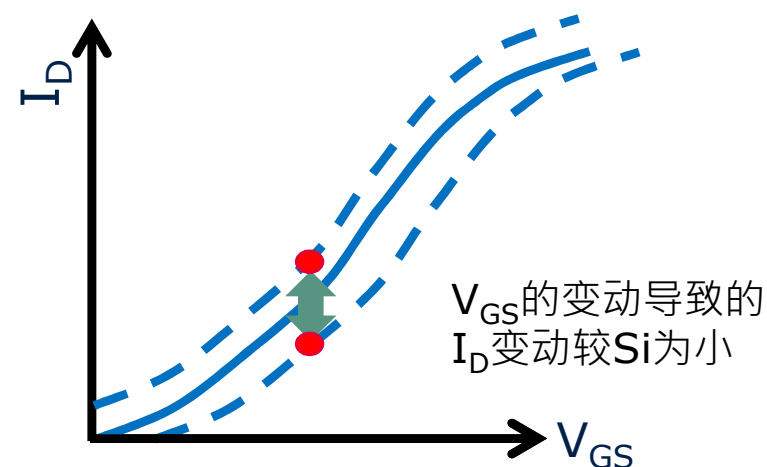
# 为什么要并联器件？



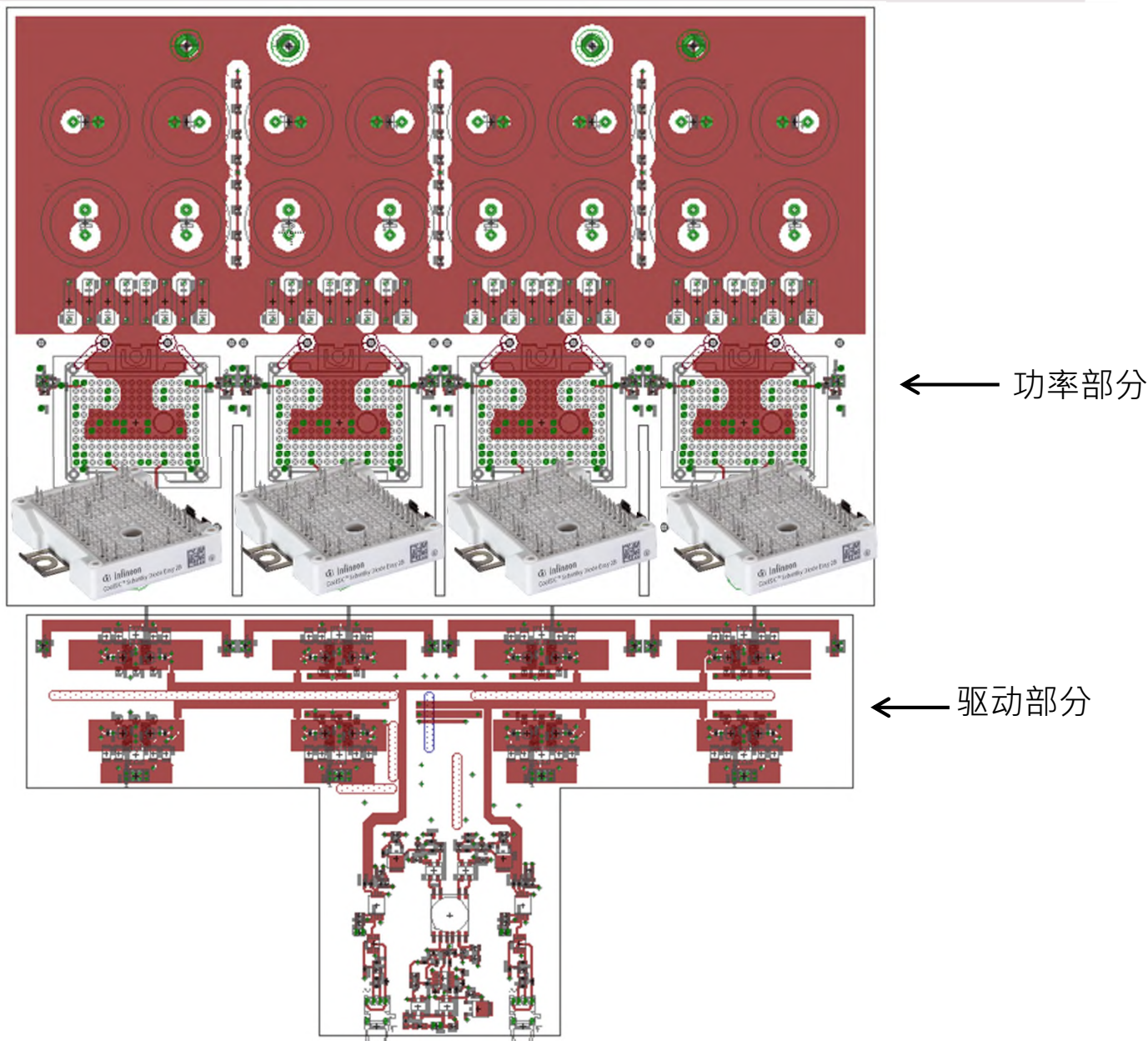
- > 器件小可以更灵活，令杂散电感更小，开关损耗更低。
- > 使用大批量生产的封装。
- > 大电流的模块难以设计和制做。
- > 在大电流模块，很难令所有芯片的栅极电感相等。
- > 小模块便于在散热器上分散排布，以改善热扩散。

# 相比IGBT，SiC 的优势和劣势

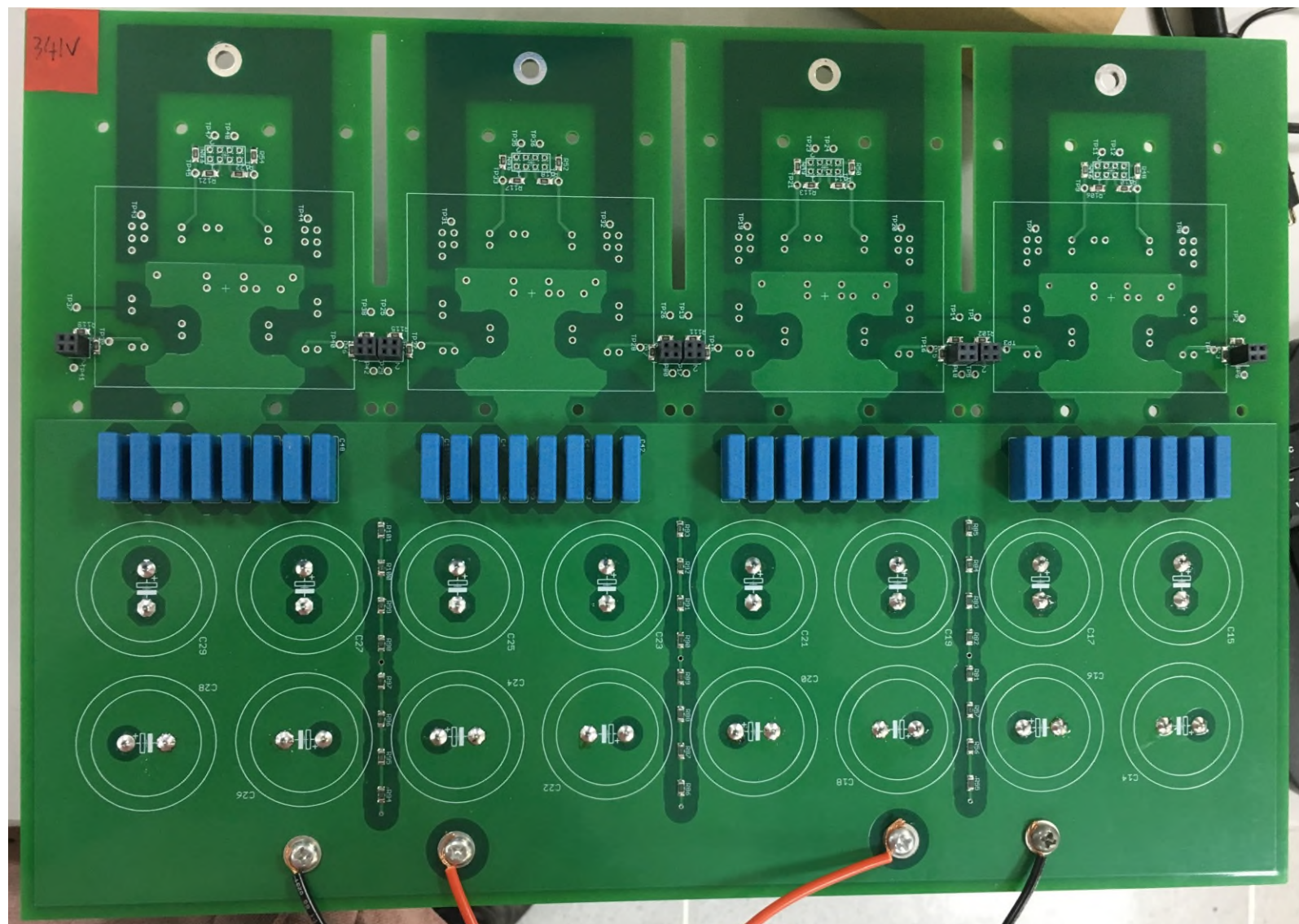
- > SiC MOSFET 具有“更软“的跨导特性，因此对相似的绝对 $V_{GS}$ 分布，电流不平衡性更低
- > SiC MOSFETs的 $R_{DSON}$ 随温度有更大的增加，因此对电流平衡有很强的正反馈
- > SiC MOSFET 的开关损耗随温度增加非常小
- > 在SiC MOSFETs器件参数分布中， $R_{DSON}$ 与开关损耗呈现负关联。



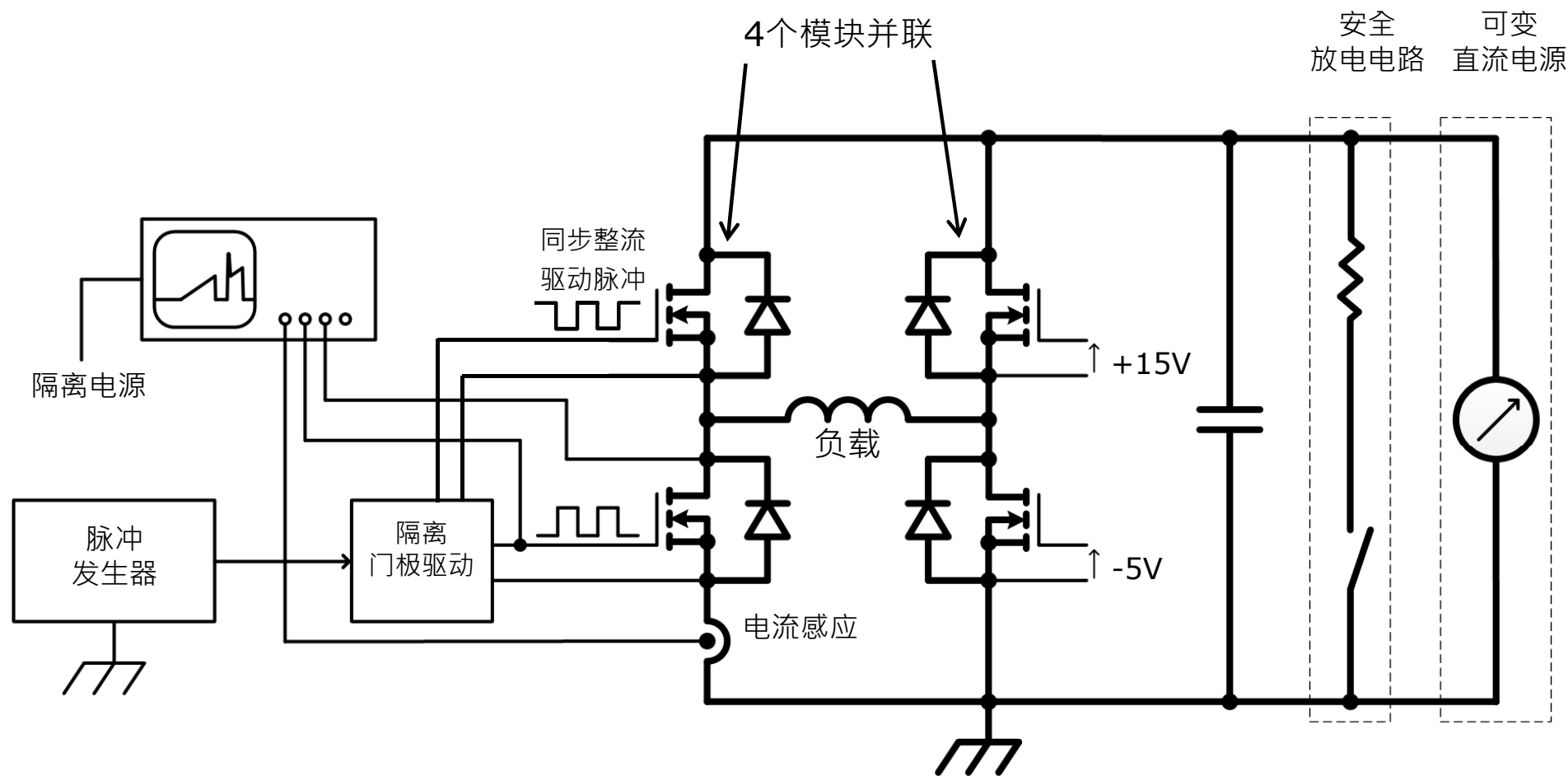
# 4 x 200A SiC MOSFET 半桥结构的硬并联PCB排布



# 电源板 PCB 布局

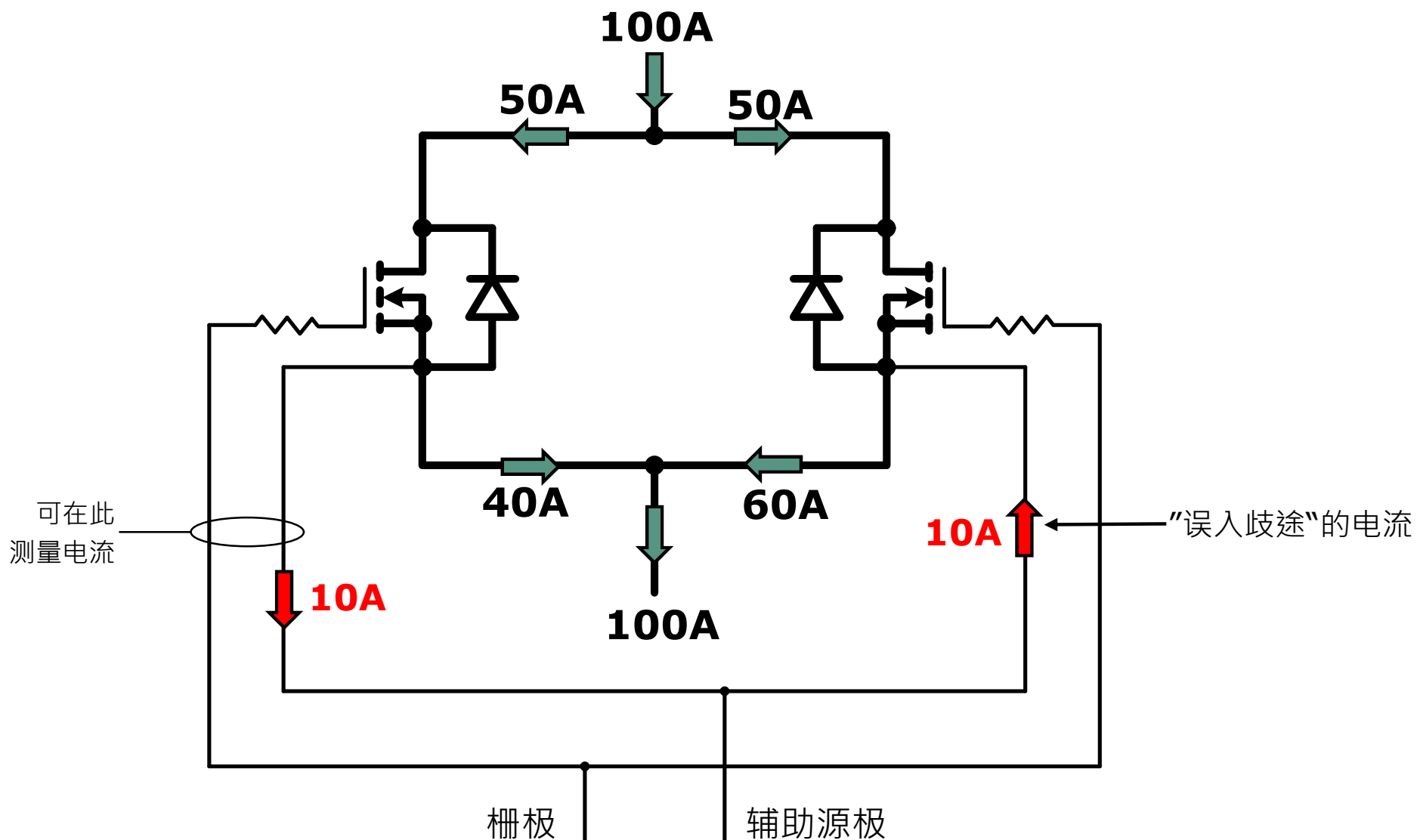


# 双脉冲测试原理图



下管的测试方法  
附加脉冲用于令上管以同步整流模式工作

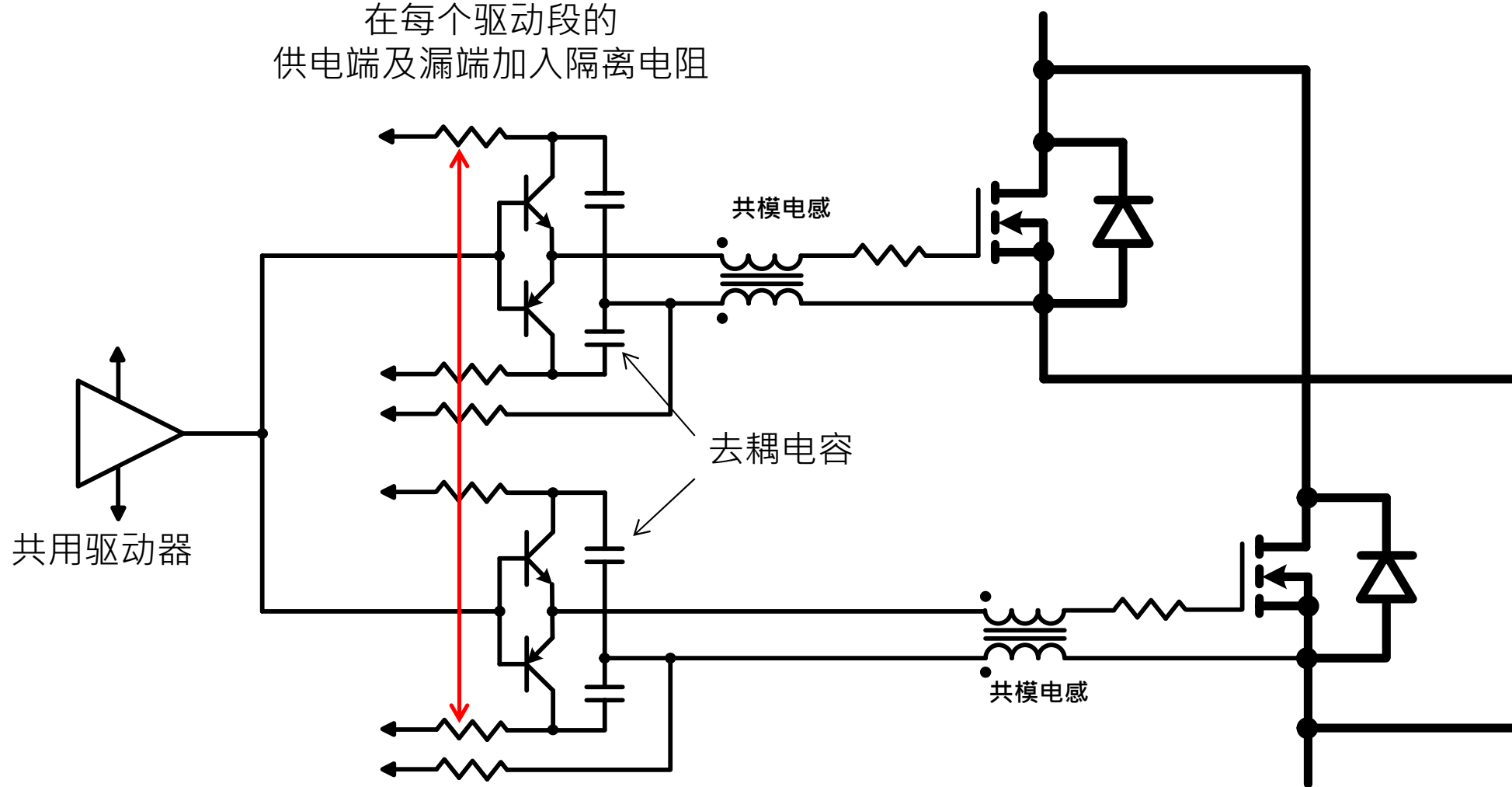
# 辅助源极连接中的意外电流



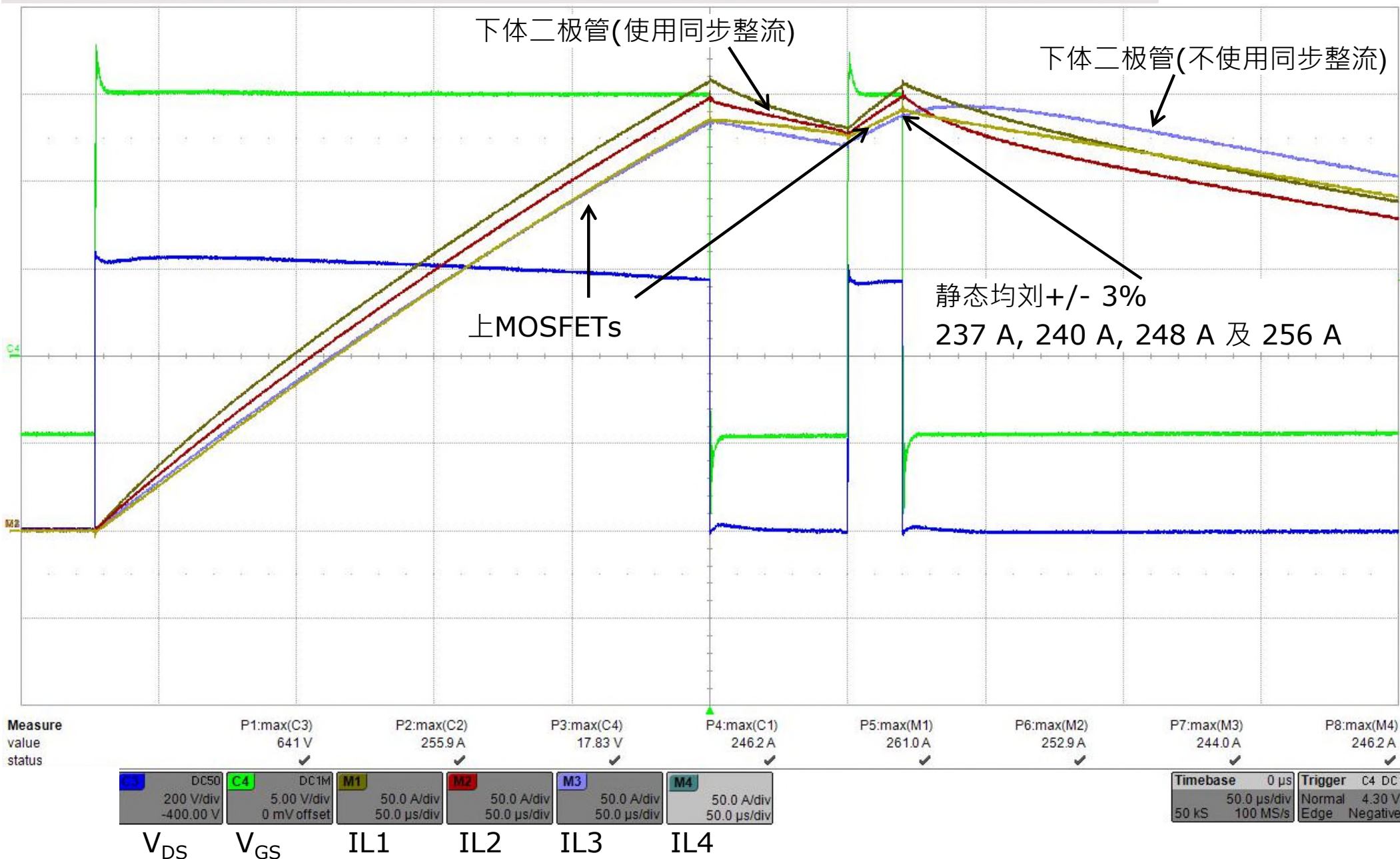


# 辅助源加入阻抗，对栅极无影响的栅极驱动电路

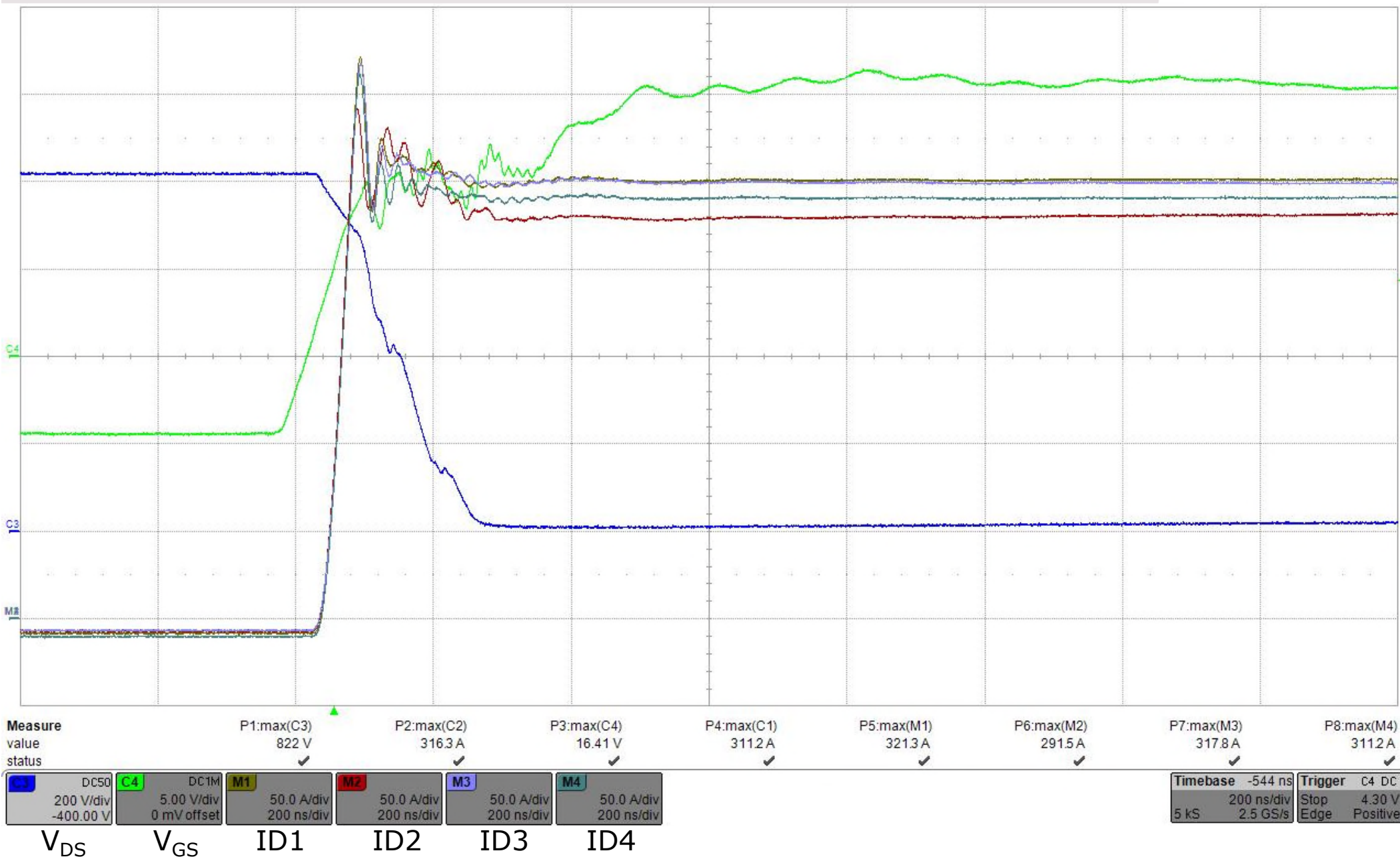
在每个驱动段的  
供电端及漏端加入隔离电阻



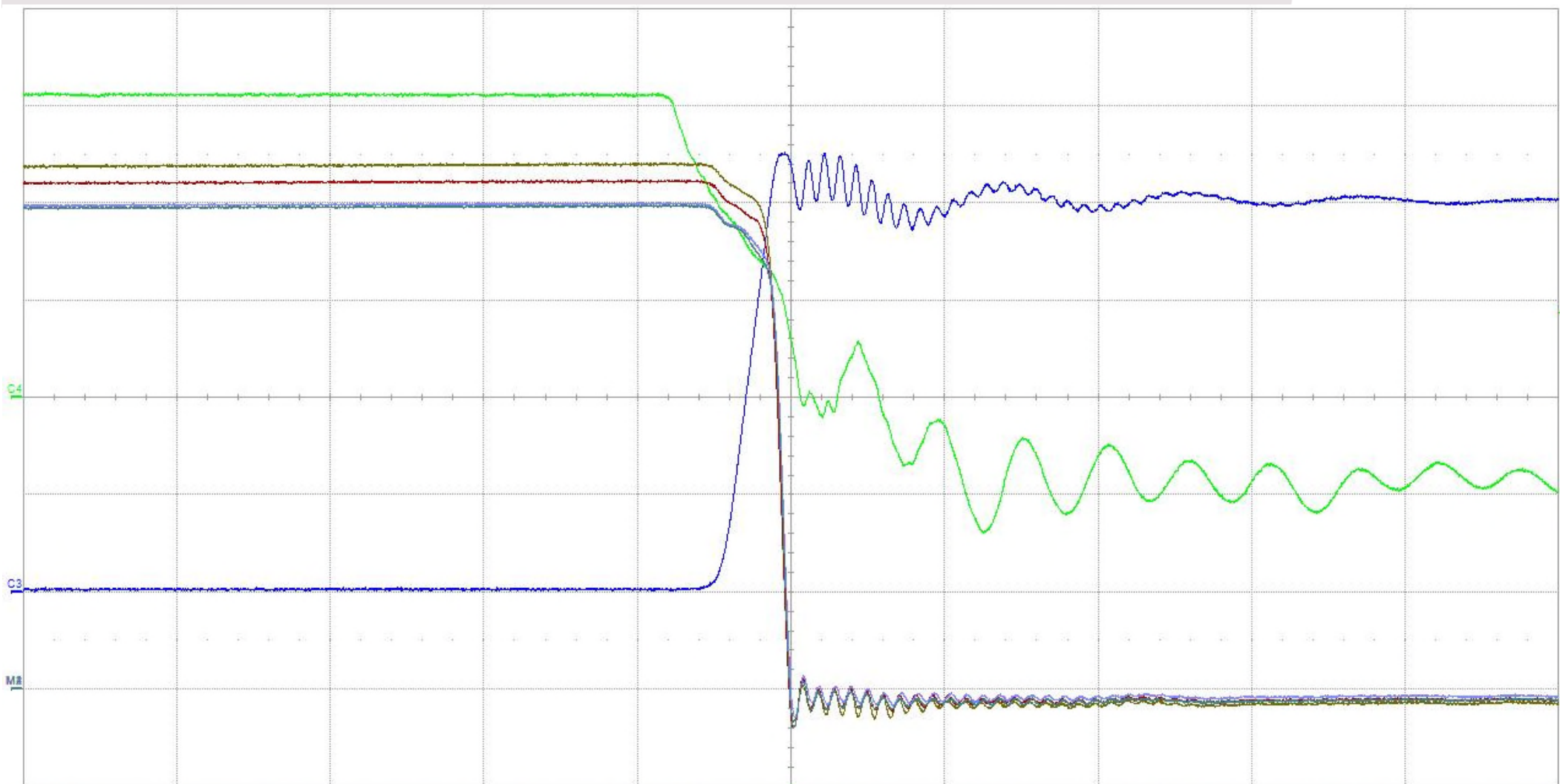
# 静态测试 @各模块600V, $R_G=5\Omega$ , 250A, 25 °C, 上MOSFET负载, 使用同步整流



# 动态均流- 开通@ 各模块800 V, 250 A, 100°C, 下管MOSFET



# 动态均流- 关断@ 各模块800 V, 250 A, 100 °C, 下管MOSFET.



Measure value status	P1:max(C3)	P2:max(C2)	P3:max(C4)	P4:max(C1)	P5:max(M1)	P6:max(M2)	P7:max(M3)	P8:max(M4)
	904 V	250.0 A	15.66 V	261.6 A	270.4 A	261.6 A	250.2 A	249.1 A
	✓	✓	✓	✓	✓	✓	✓	✓

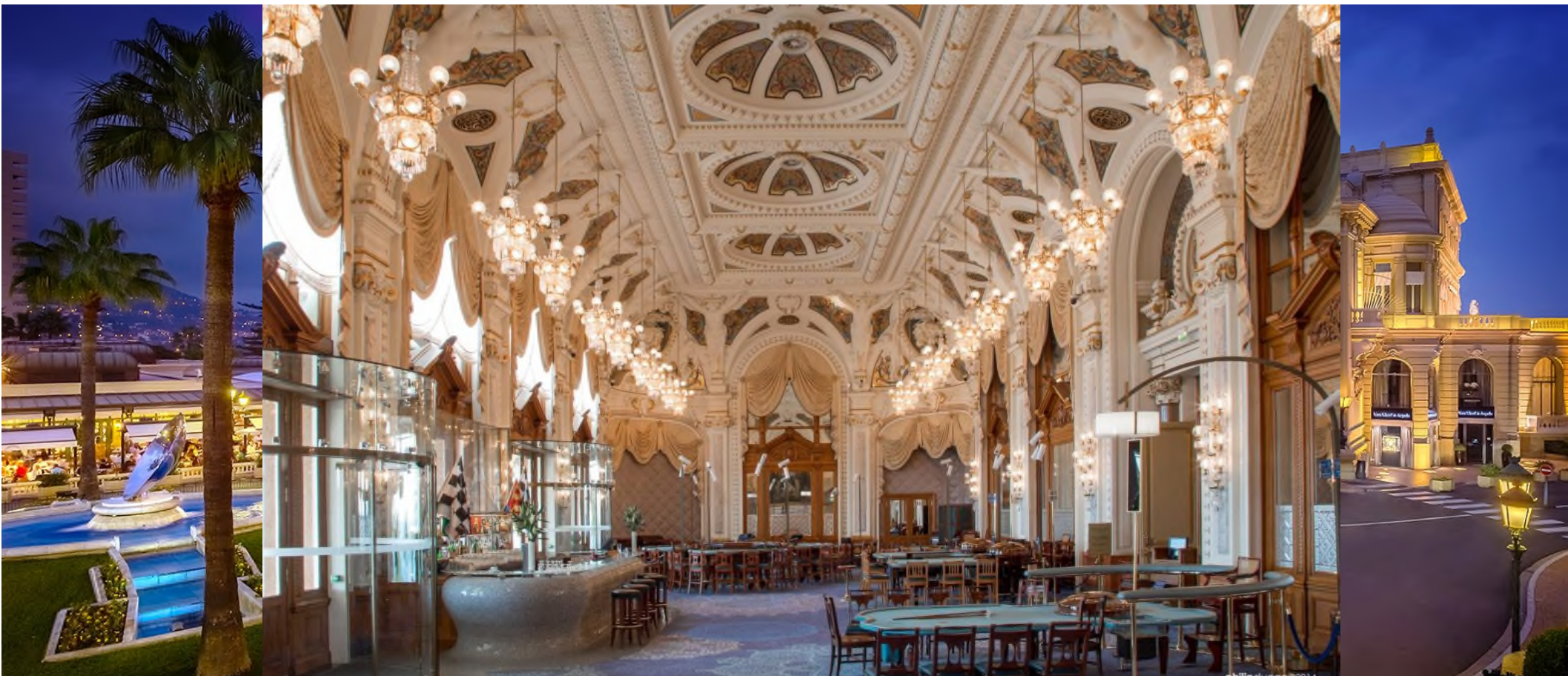
  

Channel	Probe	Scale	Offset	Unit
C1	DC50	200 V/div	-400.00 V	V <sub>DS</sub>
C4	DC1M	5.00 V/div	0 mV offset	V <sub>GS</sub>
M1		50.0 A/div		ID1
M2		50.0 A/div		ID2
M3		50.0 A/div		ID3
M4		50.0 A/div		ID4

Timebase	Trigger
0 ns	C4 DC
200 ns/div	Normal 4.30 V
5 kS	Edge Negative
2.5 GS/s	

# 蒙地卡羅方法



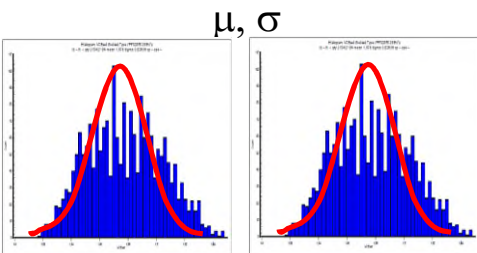
# 蒙地卡羅方法

## - 随机模块组合中 $T_j$ 的计算方法 - 6步

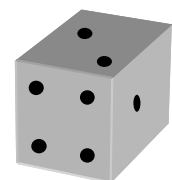
1

各并联模块的 $R_{DS(on)}$ 及 $E_{TOT}$  构建值, 从测量的高斯值分布中随机选择

$R_{DS(on)}$ 与相应 $E_{TOT}$ 的测量值分布



随机数生成

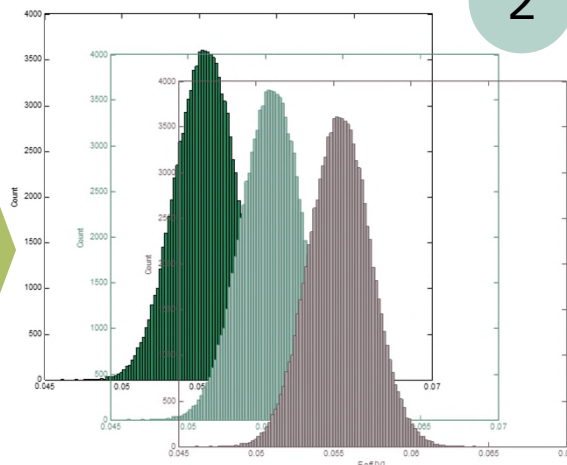


N套 (3)



随机选出3个模块的 $R_{DS(on)}$ 及 $E_{TOT}$

2



3

以 $R_{DS(on)}$  值  
计算 $I_D$ 值

4

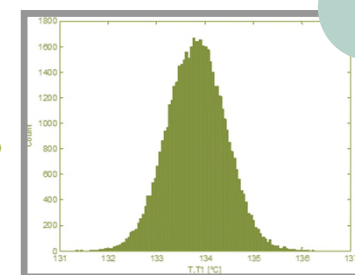
以 $I_D$ 值时的 $R_{DS(on)}$   
及 $E_{TOT}$ 计算功耗

5

计算 $T_j$

重复计算直至每模块的 $T_j$  值收敛

6



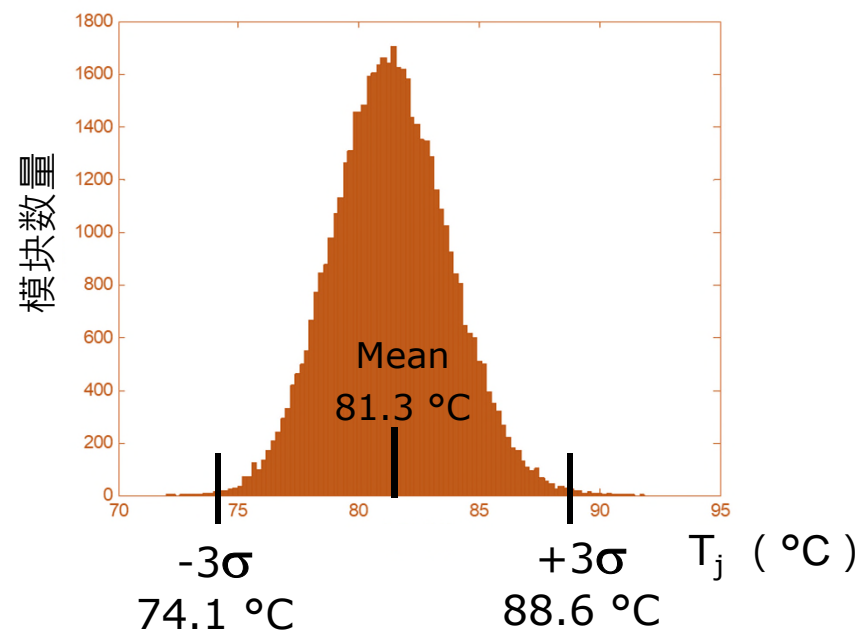
所有模块 $T_j$  分布结果,  
共150,000,  
 $50,000 * 3$

重复N套 (50,000) 并联模块

# 50,000个随机选择的模块 $T_j$ 数据直方图, 3模块并联

模块 1,2,3. 统计性结温分布

**+/-7 °C 温差 ( $3\sigma$ )**



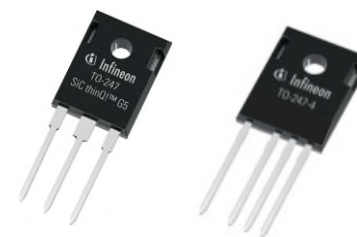
## 总结-并联

- 超对称电源和栅极驱动布局。
- 在半桥结构中进行双脉冲测试，注意布线产生的磁场。
- 对模块温度分布进行统计分析。
- 使用同步整流工作，改善反向工作中的电流分布。



# 英飞凌 SiC MOSFETS的典型封装

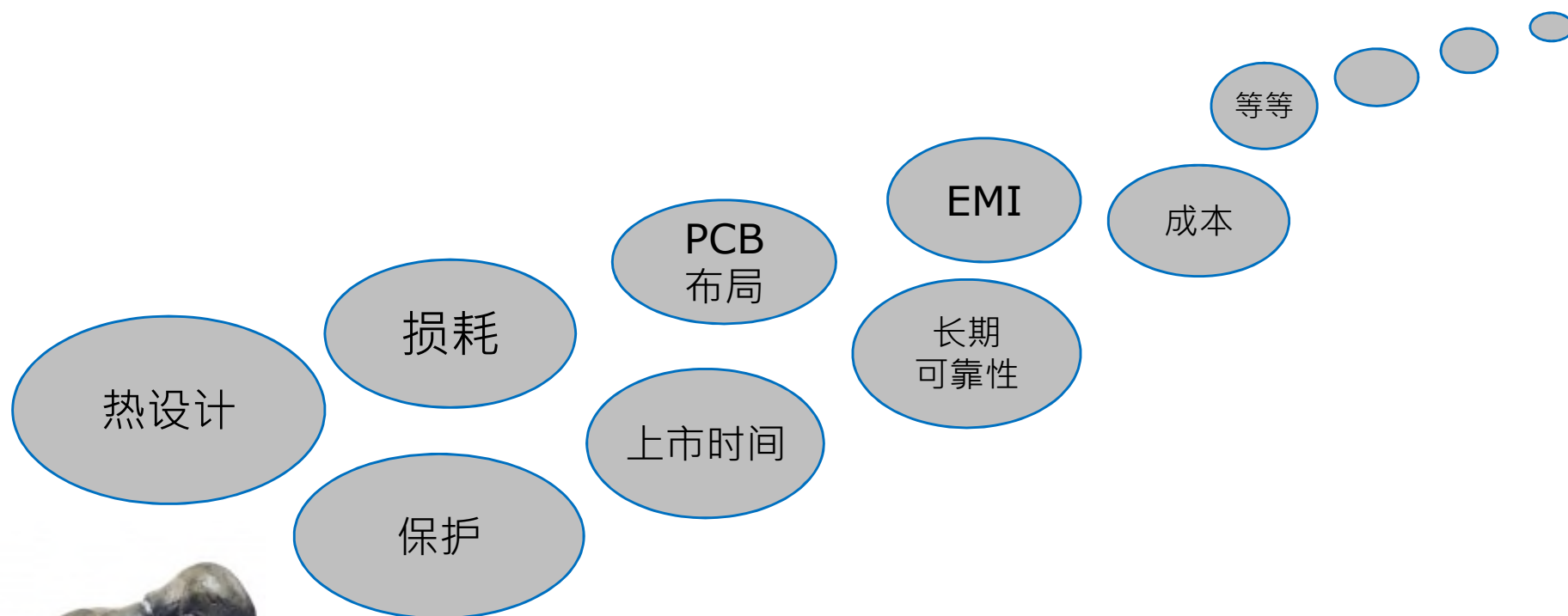
- 单管 3 或 4 引脚
- Easy™ 模块 - 半桥/Boost
- Easy™ 模块 - 3 电平
- Easy™ 模块 - 三相桥
- 62mm 半桥
- 1700V 及 3.3kV XHP™ 2



小心权衡  
成本 及 可靠性



# 结论 - 多种因素的权衡



工程师的任务是给出好设计，  
世上并不存在完美方案

# 问答时间



# SiC MOSFETs 总结

成本 - 考虑ROI

快速开关  
dv/dt and EMI

长期可靠性

损耗以及  $R_{TH}$  静态和动态特性



## 参考资料

- > Reference Book. IGBT 模块s Technologies, driver and application. 2<sup>nd</sup> edition paperback. 3<sup>rd</sup> edition hardback.
- > Infineon AN 2017-41. Evaluation Board for CoolSiC™ Easy1B half-bridge 模块s.
- > Infineon AN 2017-04. Advanced Gate Drive Options for Silicon- Carbide (SiC) MOSFETs using EiceDRIVER™.
- > Wolfspeed/Cree. Application Considerations for Silicon Carbide MOSFETs.
- > ST Microelectronics. Design rules for paralleling of Silicon Carbide Power MOSFETs
- > Infineon AN2014-12. EiceDRIVER™ 1EDI Compact Family. Technical description.
- > Infineon AN2018-09. Guidelines for CoolSiC™ MOSFET gate drive voltage window
- > Semikron AN-7003. Gate Resistor – Principles and Applications.
- > Infineon AN2017-14. Evaluation Board EVAL-1EDI20H12AH-SiC.
- > Agile Switch APEC 2017. Driving Silicon Carbide Power 模块s Efficiency 及 Reliability
- > Infineon AN2007-04. How to calculate and minimize the dead 时间 requirement for IGBT's properly.
- > Infineon AN2017-46. CoolSiC™ 1200 V SiC MOSFET Application Note
- > Power Integrations/Concept. AN9701 IGBT drivers correctly calculated.
- > Bodo's Power Feb 及 March 2016. Temperature limits for power 模块s Parts 1 及 2.
- > Wolfspeed/Cree. Design Considerations for Designing with Cree SiC 模块s Parts 1及2.

SiC MOSFET application notes on Infineon website at:

<https://www.infineon.com/cms/en/product/power/wide-band-gap-semiconductors-sic-gan/silicon-carbide-sic/cool-sic-mosfet/#!documents> Then select application notes

Application notes and data can also be obtained from your local sales representative.



Part of your life. Part of tomorrow.

