



北方工业大学
NORTH CHINA UNIVERSITY OF TECHNOLOGY



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

《集成电路先进制造工艺技术》 中级培训班

光刻工艺

目 录

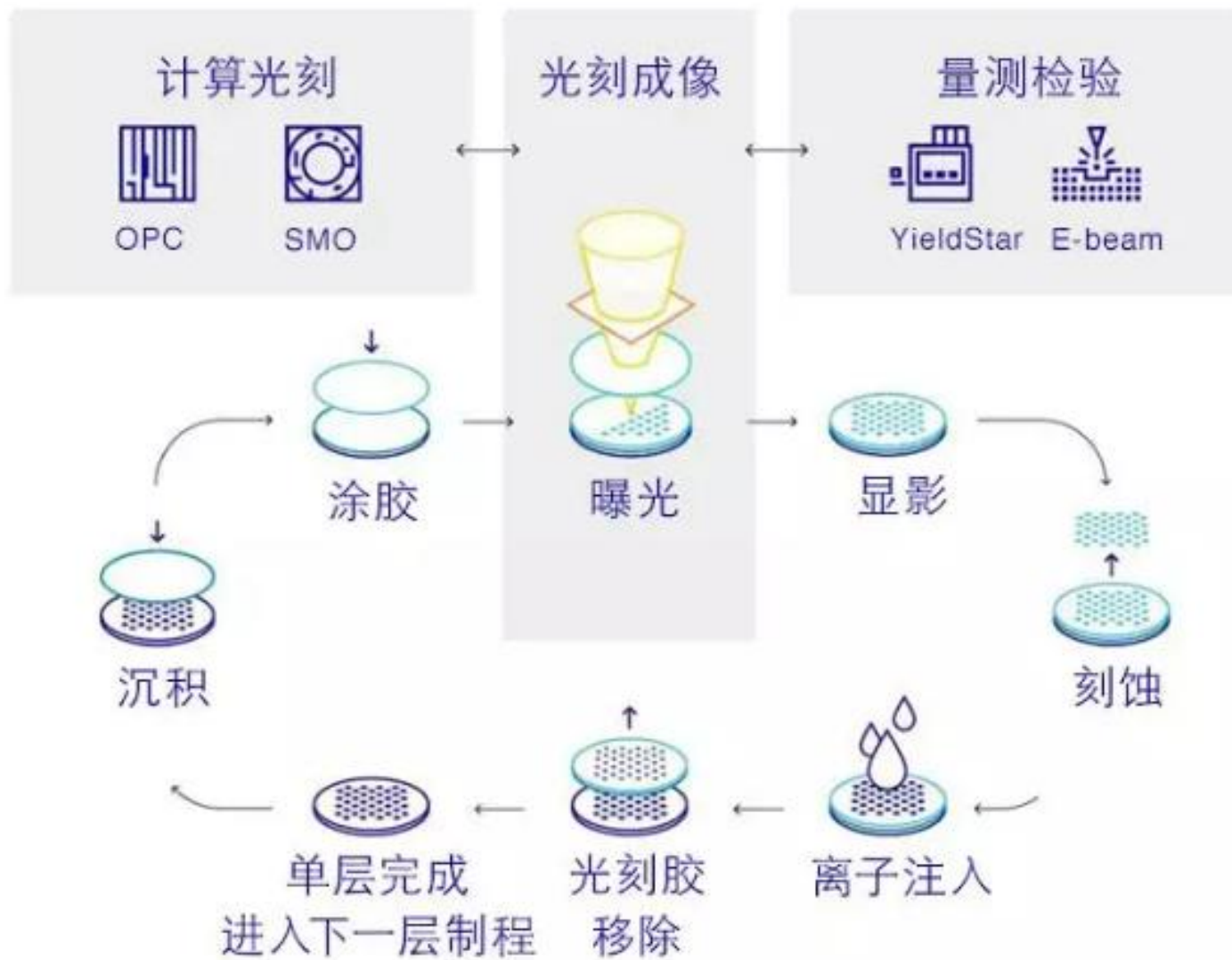


集成电路先进制造工艺技术 中级培训班

- 光刻简介
- 套刻偏差降低
- 分辨率提升
- 浸没式光刻
- 电子束光刻

北方工大教育培训中心

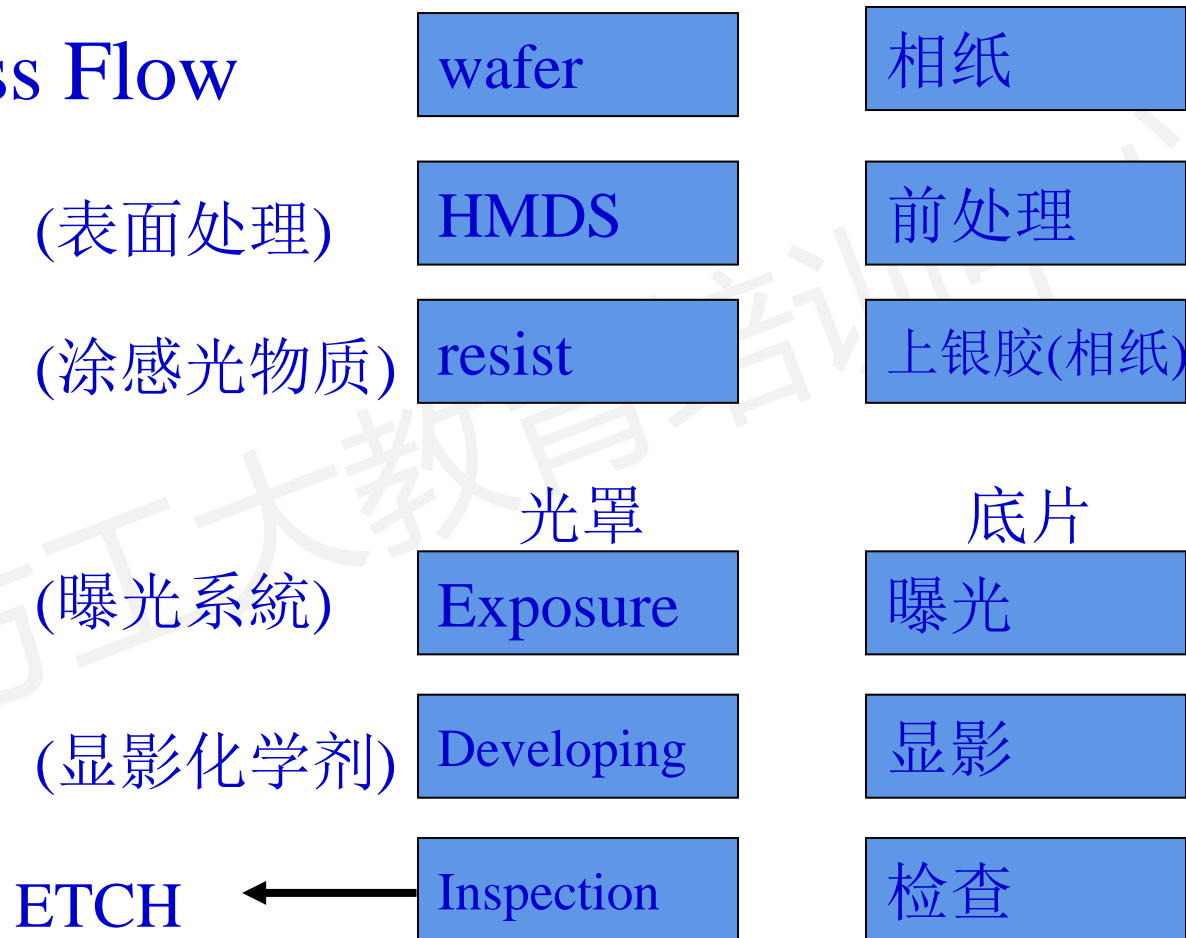
IC 制造



光刻工艺流程



• Process Flow



光刻区设备系统



集成电路先进制造工艺技术 中级培训班



- ◆ Stepper&Scanner (光刻机) : exposure.

- ◆ Track (涂胶显影机) : resist coating, baking, development.

- ◆ CD-SEM: CD (critical dimension) measurement.
- ◆ OM or OST (optical station): Inspection.
- ◆ Overlay: overlay measurement.
- ◆ Defect Inspection

图片来源于公开资料

- For design rule: $L/S=120/200\text{nm}$ (Pitch= $0.32\mu\text{m}$)

- Resolution(分辨率)

$$\text{Pitch} = L + S$$

- Overlay

- Exposure Latitude

- Depth of Focus(DOF) (景深)

- Proximity Bias

- Line-edge Roughness

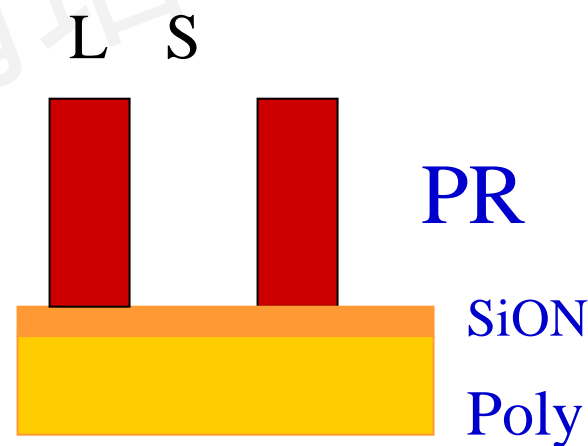
- Line End shortening

- Aspect Ratio (高宽比)

- Resist film loss

- CD uniformity

- Etch Selectivity



目 录



IMECAS

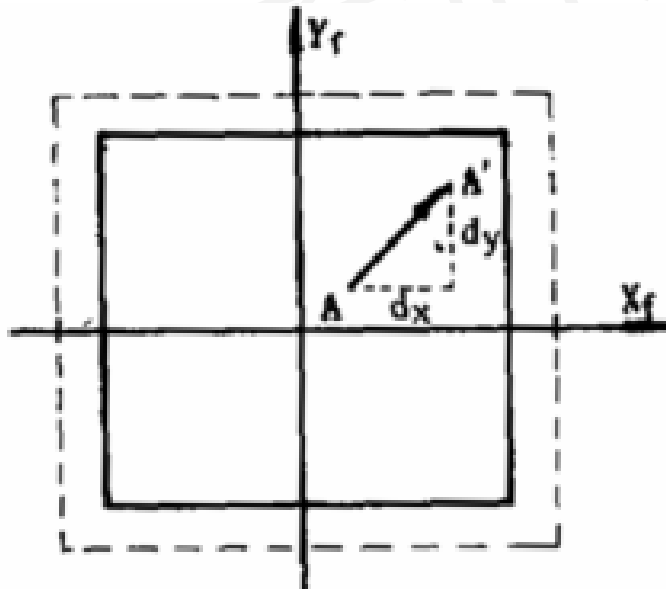
集成电路先进制造工艺技术 中级培训班

- 光刻简介
- 套刻偏差降低
- 分辨率提升
- 浸没式光刻
- 电子束光刻



北方工大教育培训中心

在光刻中，第二层掩模曝光的图形必须和第一层掩模曝光准确的套叠在一起，故称之为套刻。如图所示，假设图中的虚线框为第一掩模经曝光的图形，实线框为第二个经曝光后的图形。从理论上讲，这两层图形应该完全重合，但实际上由于各种系统误差和偶然误差的存在，导致了这两层图形的位置发生了偏离，也就是通常所说的出现了套刻误差。



每一个技术节点允许的套刻误差



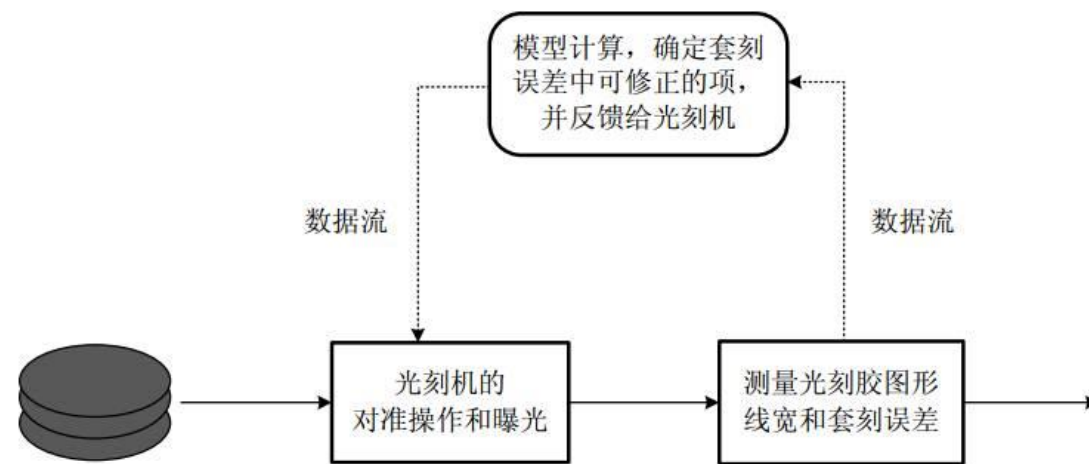
IMECAS

集成电路先进制造工艺技术 中级培训班

(计划)量 产的年份	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	2024	2025	2026
DRAM 器 件半周 期/nm	36	32	28	25	23	20	18	16	14	13	11	10	8.9	8	7.1	6.3
套刻误差 (3σ)/nm	7.1	6.4	5.7	5.1	4.5	4	3.6	3.2	2.8	2.5	2.3	2	1.8	1.6	1.4	1.3
Flash 器件 半周期/nm	22	20	18	17	15	14.2	13	11.9	10.9	10	8.9	8	8	8	8	8
套刻误差 (3σ)/nm	7.2	6.6	6.1	5.6	5.1	4.7	4.3	3.8	3.6	3.3	2.9	2.6	2.6	2.6	2.6	2.6
逻辑器件 M1 半周 期/nm	38	32	27	24	21	18.9	16.9	15	13.4	11.9	10.6	9.5	8.4	7.5	7.5	7.5
套刻误差 (3σ)/nm	7.6	6.4	5.4	4.8	4.2	3.8	3.4	3	2.7	2.4	2.1	1.9	1.7	1.5	1.5	1.5

国际半导体技术路线图 (international technology roadmap for semiconductor, ITRS) 对每一个技术节点的光刻工艺都提出了套刻误差的要求, 如表所示。

在光刻工艺中，套刻误差是通过光刻机对准系统、套刻误差测量设备和对准修正软件三部分协同工作来减小。工作如图所示



对准和套刻误差的区别：

对准是指测定晶圆上参考层图形的位置并调整曝光系统，使当前曝光的图形与晶圆上的图形精确重叠的过程。对准操作是由光刻机中的对准系统来完成的。而套刻误差则是衡量对准好坏的参数，它直接定量描述当前层与参考层之间的位置偏差。套刻误差由专用测量设备测量得到。

目前掩膜版和晶圆对准的方法不少，我们将其简单总结在表里

分类标准	类 型
按光学系统的分类方式	亮场
	暗场
	衍射
按光线传输方式与曝光系统关系	离轴
	在轴或 TTL
按对准位置数目	全硅片
	增强型全硅片
	曝光区域之间对准

明场对准成像是由来自硅片上的对准标记的反射光和散射光组成的，任何来自对准标记的光都通过物镜参与成像。

暗场对准成像时光学系统仅收集来自于对准标记边缘的散射光或衍射光，并将标记平坦面上的直接反射光阻挡，所以暗场对准能从硅片对准标记上得到大幅值、高信噪比的光电信号。

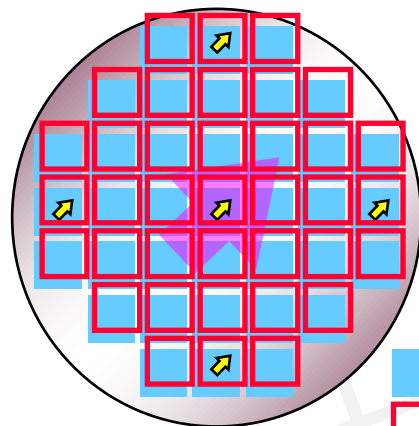
而衍射对准是通过硅片上行射光栅的衍射光获取对准标记信息来确定硅片的位置。

工艺过程引起的误差(约占 50%)	CMP 引起的误差 (影响对准标识、套刻标识)
	厚胶工艺 (光刻胶侧壁不对称使套刻标识平移)
	扩散引起的误差 (影响对准标识)
	刻蚀引起的误差 (影响对准标识)
	氧化引起的误差 (影响对准标识)
	溅射引起的误差 (损坏标识)
	离子注入引起的误差 (损伤及非晶化)
	隔离技术引起的误差 (曝光场发生涨缩、形变)
光刻机引起的误差 (约占 38%)	光刻机间的差别
	光照设置的不同
	光刻机工件台之间的差别导致的误差
	曝光时扫描方向的差别
	设备参数的漂移
掩模引起的误差 (约占 7%)	掩模变形、比例不正常
	掩模之间对准偏差
测量引起的误差 (约占 5%)	这部分误差通过测量设备本身存在的误差 (TIS)、套刻标识的可靠性以及测量过程的动态精确度和不确定性来描述。

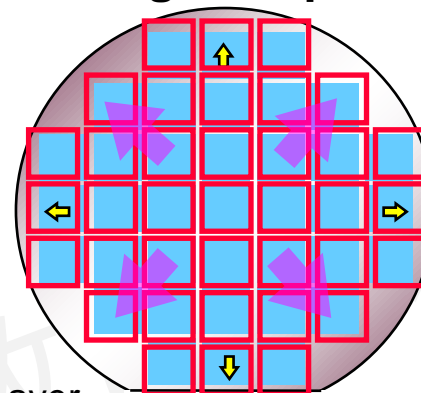
在实际工艺过程中，引起套刻误差的因素很多。我们大致可以将这些因素分为工艺过程引起的误差、光刻机引起的误差、掩膜引起的误差以及测量上引起的误差四类。

Inter field OVL issue

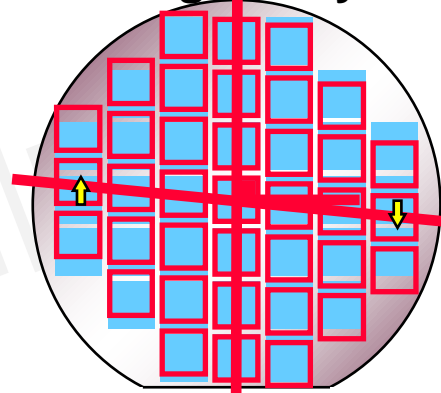
Shift or translation



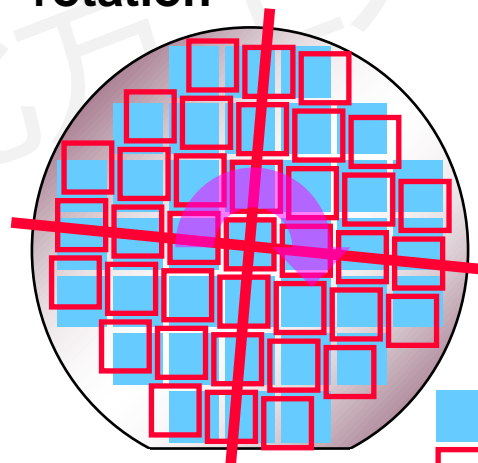
Scaling or expansion



Orthogonality



rotation

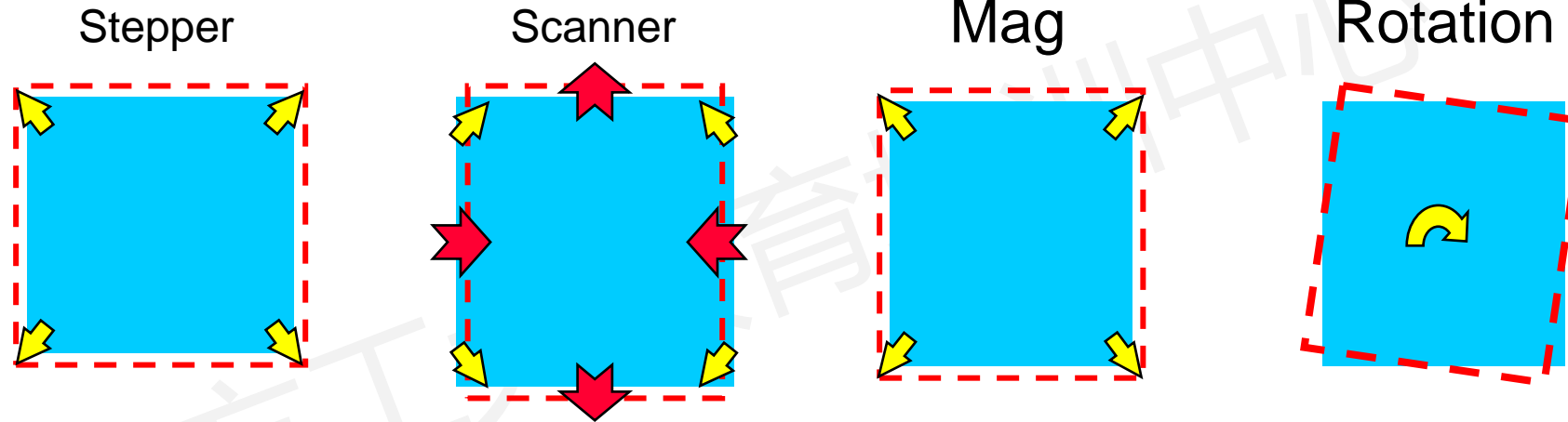


1st Layer
AA Layer

1st layer
AA layer

1st Layer
AA Layer

Intra field OVL issue



X: Lens dependence

Y: R/S and W/S scanning sync

- 基于影像型套刻误差测量 (IBO)

通过在光学显微镜下对比图形位置的偏差来实现套刻误差的测量。

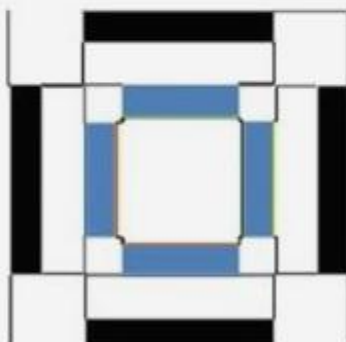
- 基于衍射的套刻误差测量 (DBO)

用于DBO测量的图形是两个周期性的结构，一个位于晶圆的参考中，另一个在光刻胶上。如果这两个图形完全对准，那么在光照下的衍射条纹就是对称的。通过测量衍射图形的对称性就可以获得对准偏差的信息。

IBO测量是传统的测量方法，**使用拍照获取包含两个层次测量标识的影像，然后通过影像分析来确定两层次的标识的相对位移。**其两层标识平铺放置不可重叠。



(a) 盒式套叠型标识
(a) Box-in-Box targets



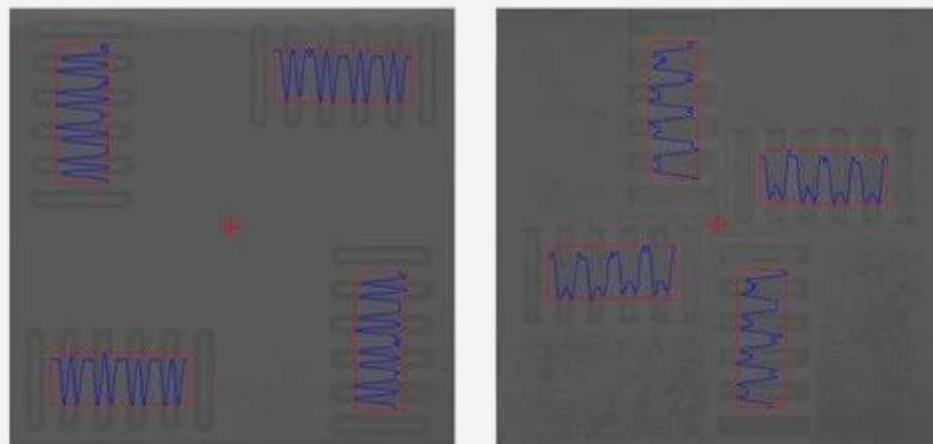
(b) 线条套叠型标识
(b) Bar-in-Bar targets



(c) 先进影像型标识
(c) AIM targets

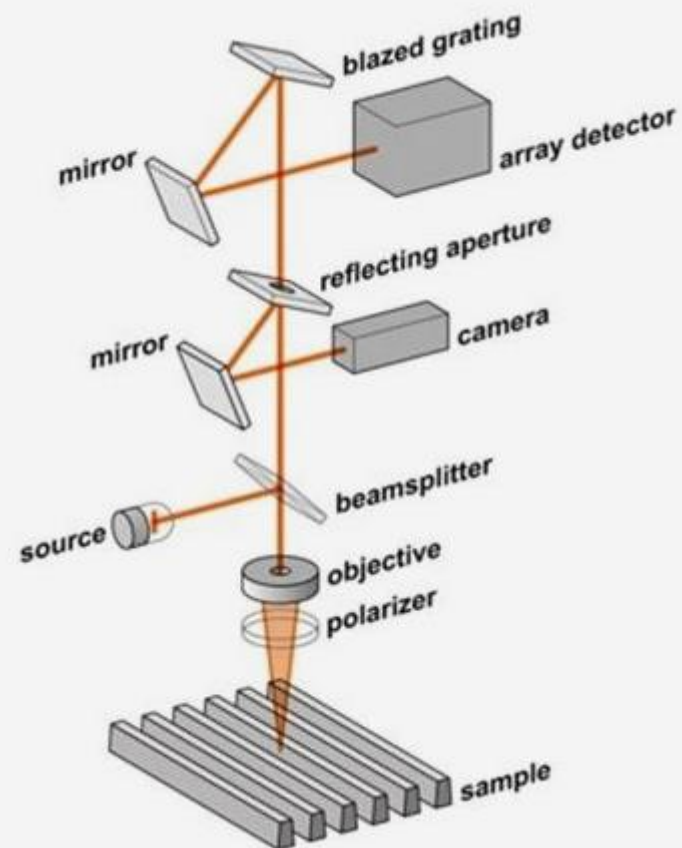
黑色外框结构都由前层次工艺制作，蓝色内框结构由当层次工艺制作。

IBO测量是通过亮场显微镜来获取测量标识的影像，分析灰阶度来确定测量标识影像的重心(Gravity Center)，以获得位移矢量。分别拍摄当层和前层标识结构的影像，影像像素根据灰阶转化为波形，由测峰谷位置得到影像重心，进而得到相对位移矢量。

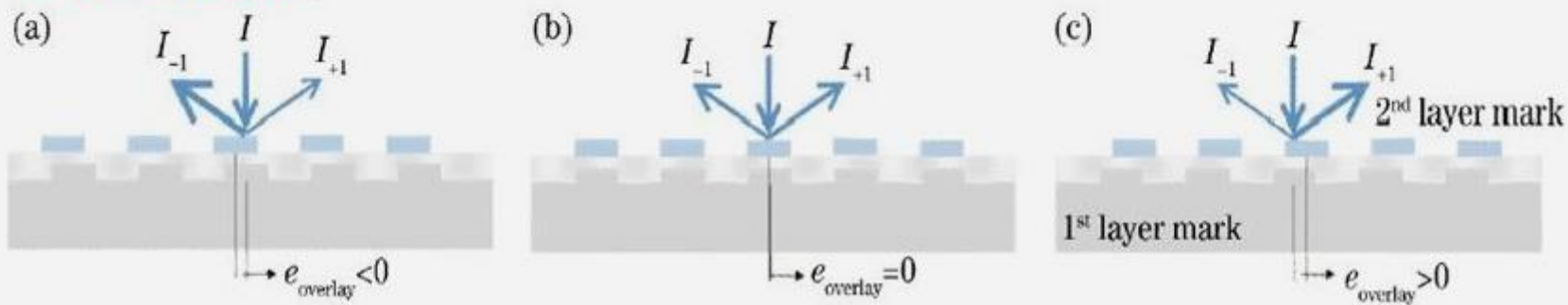


• DBO的简易光路图

使用光谱散射法
确定堆叠的周期性结构
(例如光栅) 之间的
套刻误差。

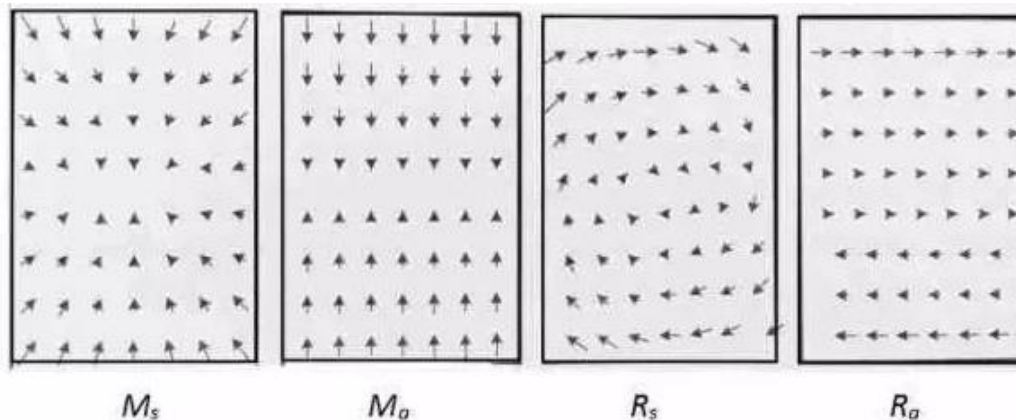


当两工艺层中的光栅存在相对错位，即套刻误差 e_{overlay} 不为0时，套刻标记的正负级次衍射能量不再相等，**通过套刻标记的正负级次衍射能量差异与两光栅的相对错位大小之间的关系来测量套刻精度**



- ◆ 线性修正
- ◆ 高阶修正
- ◆ 对每个曝光区域独立进行修正
- ◆ 其他针对性措施

1. 线性修正



线性修正的主要思想是通过套刻测量所得到的数据，在线性模型的系统下，计算出修正参数并及时反馈给光刻机，让其进行修正。

在线性模型中，我们通常要获得10个修正参数来反馈给光刻机，主要包括wafer level X Y方向的位移 (T_x T_y)、X和Y方向的收缩或放大 (M_x M_y)、旋转 (R_w)、对角扭曲

(NO)，Shot Level 放大缩小 M_s 、不对称的放大或缩小 M_g

线性修正优势在于相对简单，不会对产能造成影响，但精度也许并不能达到我们的要求

2. 高阶修正

当通过一阶的线性修正仍然无法满足我们所需要的套刻精度时，就需要通过采集更多的测量数据，通过高阶修正的模型来获得修正参数。在高阶修正模型中，我们认为修正量不再是简单的仅与位置 (x, y) 的一阶呈线性关系，而是同时与位置的高阶有关（比如 xy, x^2, y^2, xy^2, x^3 等等）。高阶修正的过程与上法类似，通过测量有限个数的曝光场套刻误差，将误差按照各场位置，采用多项式近似的方法，进行高阶拟合，从而得到每个场场内误差的补偿量。

在高阶修正中，修正参数可以分为曝光网格的高阶修正和曝光区域内部的高阶修正。高阶修正方法虽然可以提高套刻精度，但也带来了一些问题。最显著的是因为高阶修正需要更多的量测数据、使用的数学模型更为复杂精确，如果对晶圆表面所有套刻标记都进行高阶修正，势必会对产能造成影响。从这个角度来说，需要在生产中寻找一个套刻精度和产能的平衡点，在达到我们所要求的套刻精度的前提下提高产能。

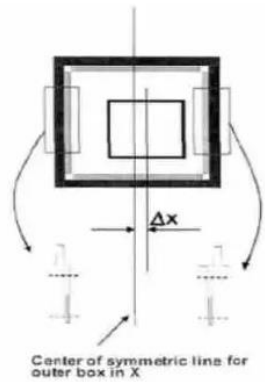
3. 对每个曝光区域独立进行修正

不管是线性修正还是高阶修正，都是建立在这样的前提下：
光刻胶图形和晶圆参考图层的偏差可以通过一定的数学模型来描述，而在实际中，造成套刻误差的原因是多种多样的，往往不能仅通过一组数学参数就准确的描述出来，面对这样的状况，对每个曝光区域独立进行修正应运而生。
其过程可以归纳如下：

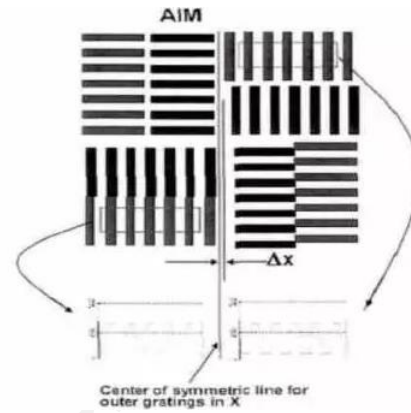
- 1.量测套刻误差，并通过修正模型得到每个曝光区域的修正参数
- 2.光刻机对于每个曝光区域使用对应的修正参数，可叠加在线性修正基础上

相对于前两种办法，该方案拥有较高的套刻精度，但在应用中却难度较大。首先要对晶圆上的所有曝光区域进行量测，非常耗时，降低产能。其次，要想发挥优势就必须为光刻机提供所有组合下的修正参数，一旦光刻机的对准特性发生变化还必须立刻重新测量以获得最新的修正参数。

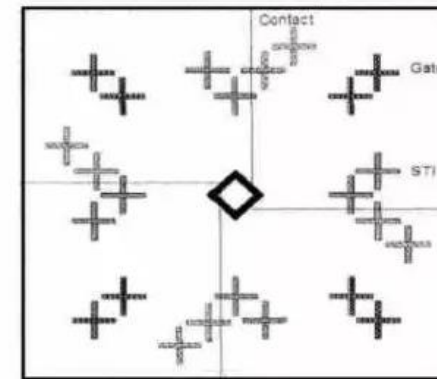
4. 其他针对性措施



Box in Box



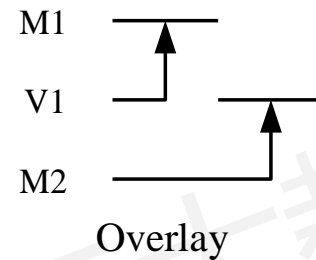
AIM



Blossom

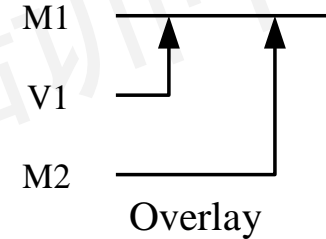
- Bar in Bar 主要适用于90nm以上节点的套刻工艺。
- AIM 表示采用DBO (Diffraction base overlay) 方式, 本身是利用光学衍射原理, 相对基于图像识别的IBO (image based overlay) 精度更高。
- Blossom标识广泛用于32nm以下节点中, 它把不同层的套刻标记集成到一个标记之中 (可以多达28层)。该标识对于关键光刻层和目前常见的两次曝光中的套刻误差控制有很重要的意义。

- ◆ Overlay/ misalignment depends on the alignment sequence!



		Back layer		
		M1	V1	M2
Front layer	M1	/	/	/
	V1	0.07	/	/
	M2	0.10	0.07	/

→ Overlay of M2 to V1 is 0.07um



		Front layer		
		M1	V1	M2
Back layer	M1	/	/	/
	V1	0.07	/	/
	M2	0.07	0.10	/

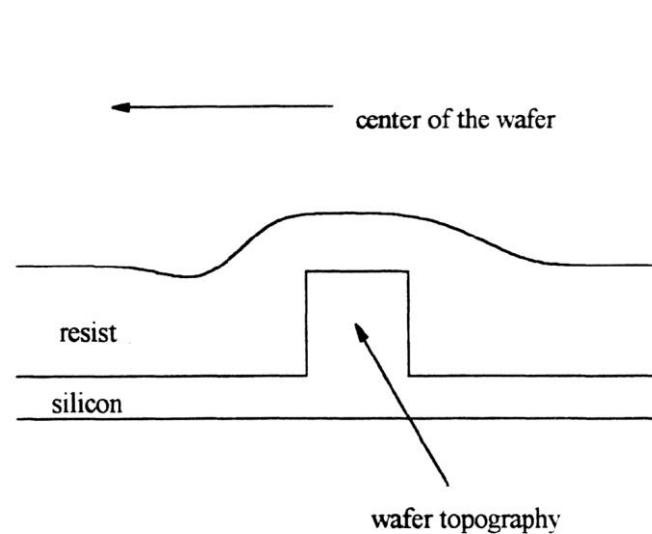
→ Overlay of M2 to V1 is 0.1um

Assume overlay target of critical layer of M1, V1 and M2 is 0.07um

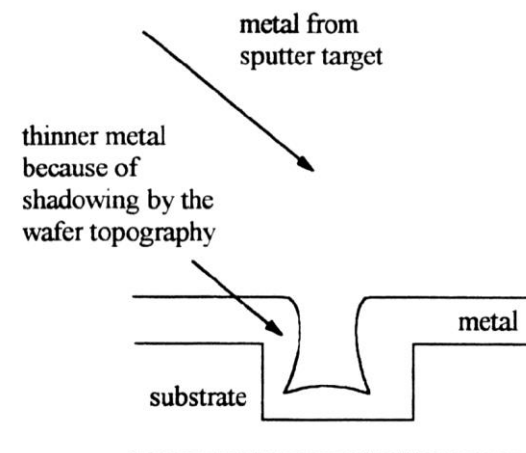
Process induce Overlay Errors



集成电路先进制造工艺技术 中级培训班



Resist Asymmetry Coating



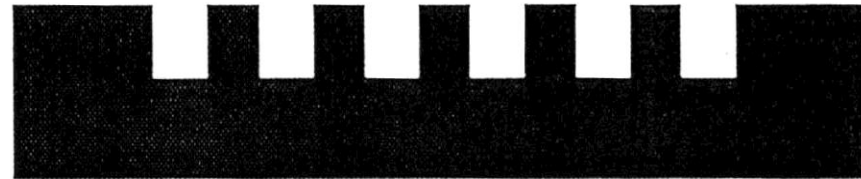
Metal Deposition Asymmetry

CMP Process Issue



IMECAS
集成电路先进制造工艺技术 中级培训班

Before CMP



Dishing Phenomenon



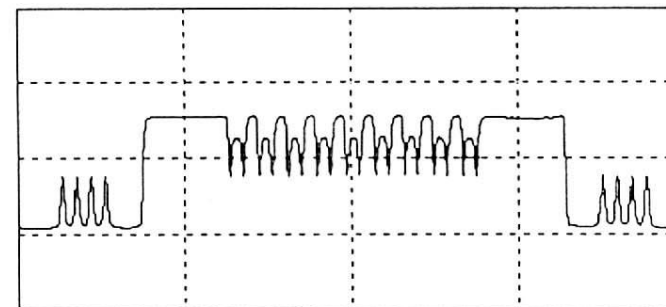
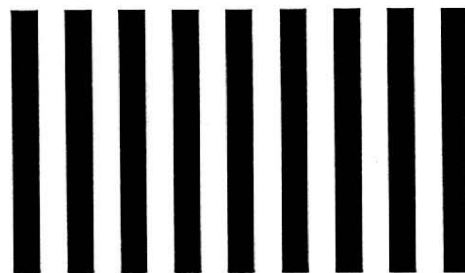
- Alignment mark width is larger than circuit pattern width
- CMP condition is optimized for circuit pattern

Dishing Mark & Alignment Signal

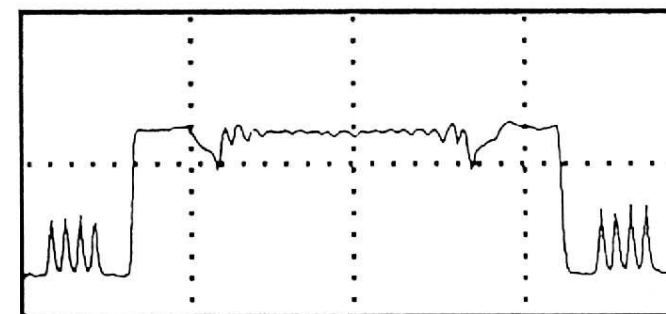
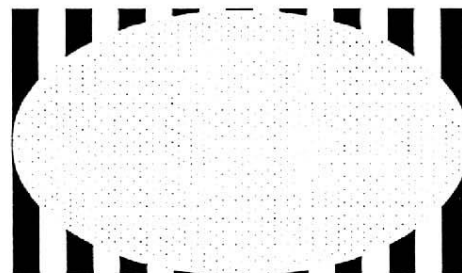


IMECAS
集成电路先进制造工艺技术 中级培训班

Normal mark



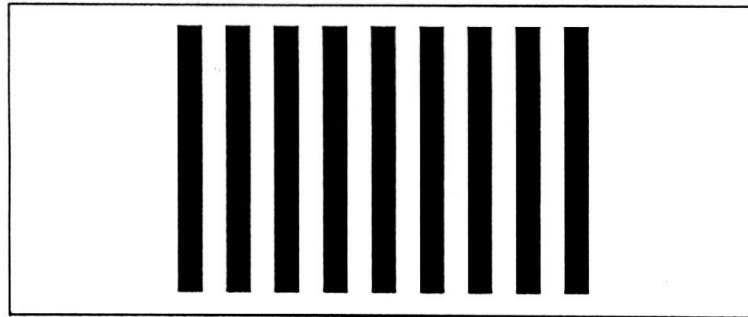
Dishing mark



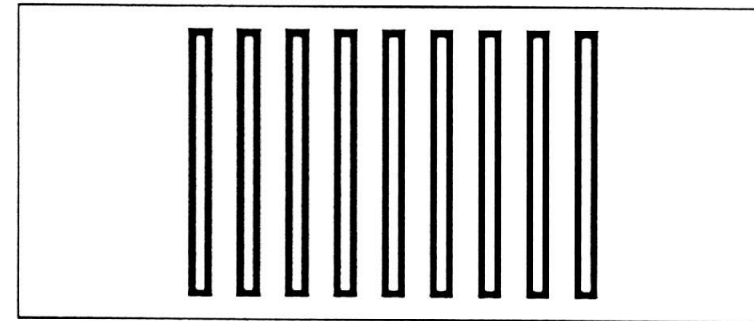
Alignment Mark Optimization



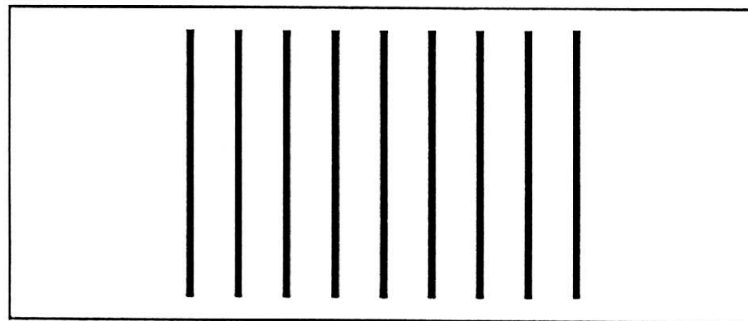
集成电路先进制造工艺技术 中级培训班



Standard Mark (6 μ mL/S)



Cut Out Mark



Narrow Mark (2 μ mL/10 μ mS)
(L/S Mark)

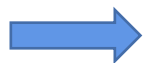
目 录



IMECAS

集成电路先进制造工艺技术 中级培训班

- 光刻简介
- 套刻偏差降低
- 分辨率提升
- 浸没式光刻
- 电子束光刻



北方工大教育培训中心

How to push the limits of optical lithography?

Resolution

$$R = k_1 \frac{\lambda}{NA}$$

Depth of Focus

$$DOF = k_2 \frac{\lambda}{(NA)^2}$$

$$DOF = \frac{k_2}{k_1} \frac{R^2}{\lambda}$$

$$R = \frac{k_1}{\sqrt{k_2}} \sqrt{DOF \times \lambda}$$

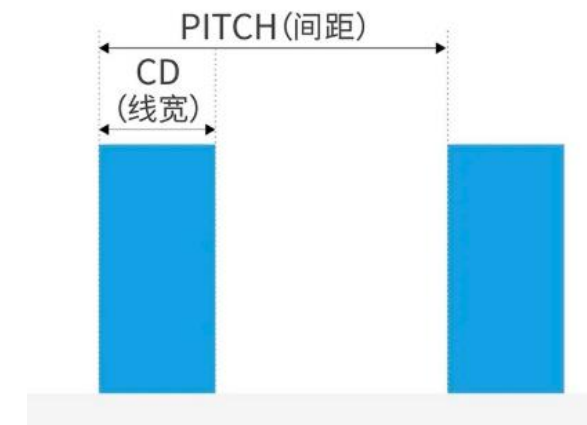
$$Resolution \text{ (分辨率)} = \frac{1}{2} \text{pitch} = k_1 \frac{\lambda \text{ (波长)}}{NA \text{ (数值孔径)}}$$

♣ Stepper Approach

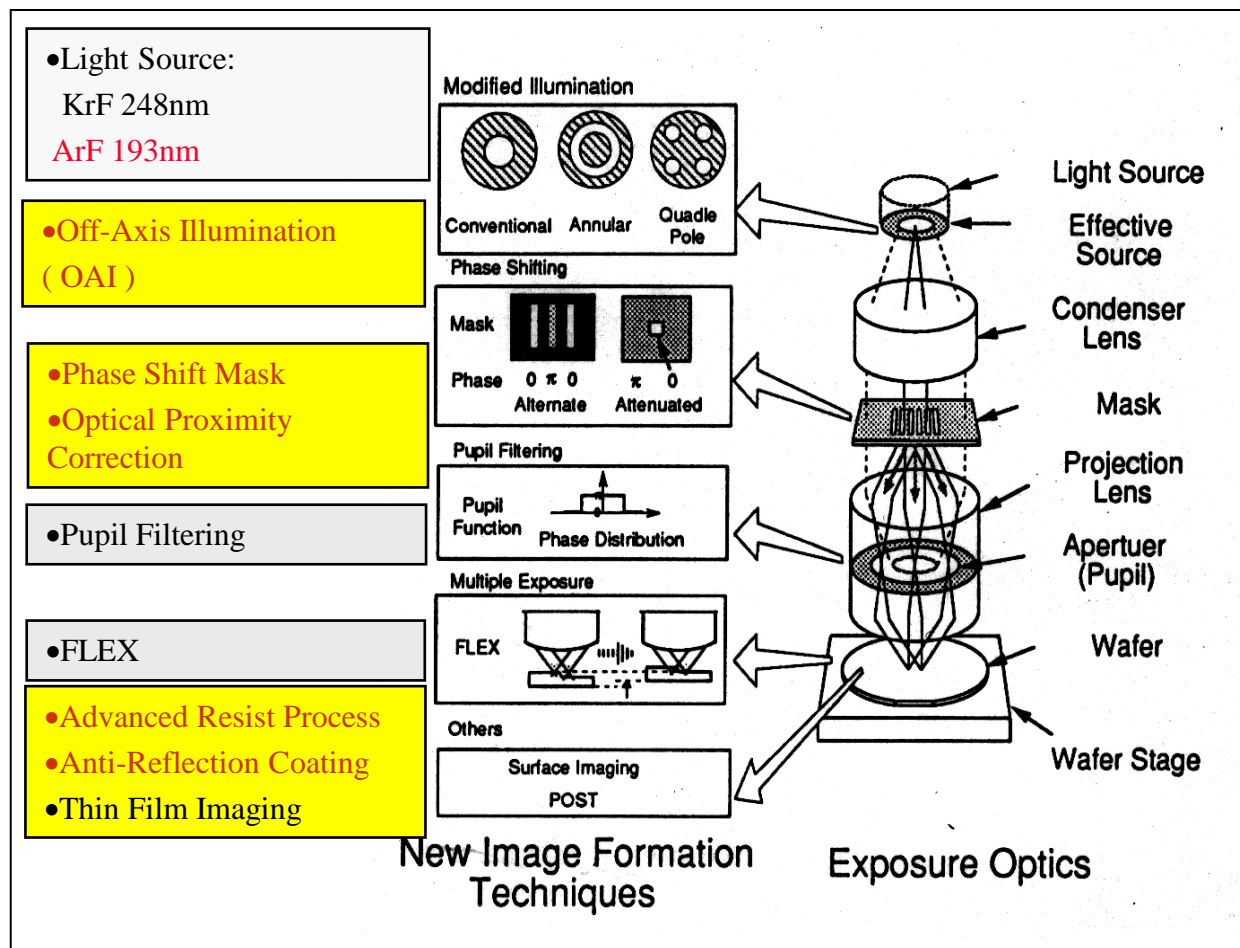
- Reducing the exposing wavelength of the light source, λ
- Increasing the numerical aperture of the objective lens, NA

♣ Process Approach

- Reducing the empirical determined process coefficient, K_1
- Increasing the empirical determined process coefficient, K_2

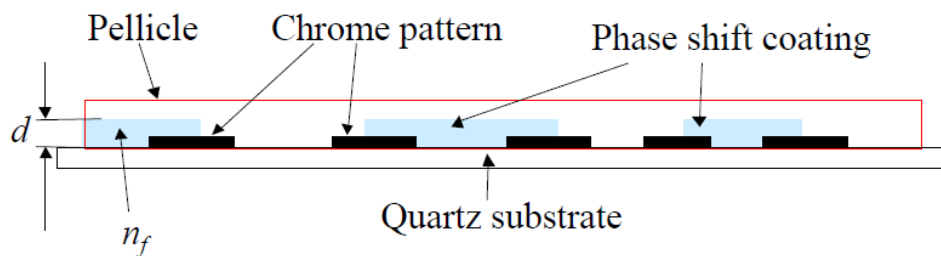


Key Technologies of Microlithography



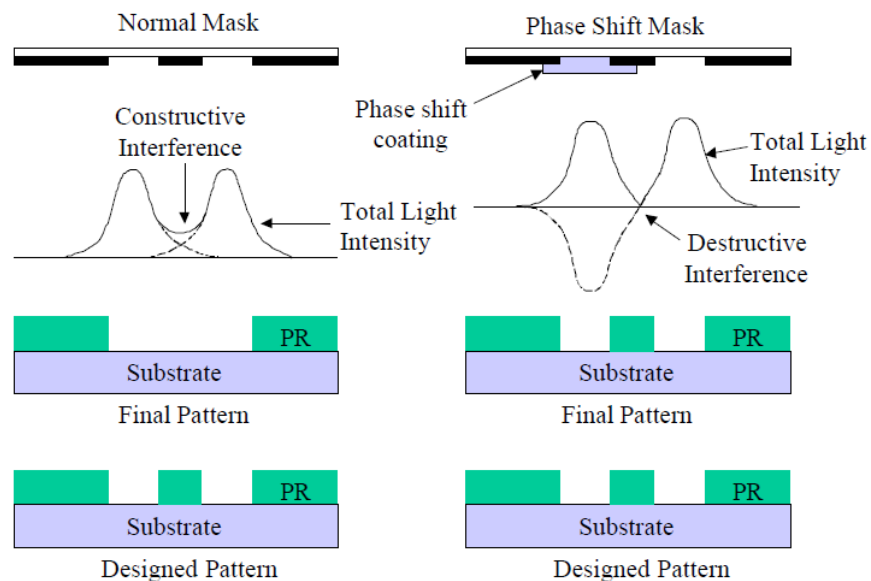
- $\downarrow \lambda$, resolution \downarrow
- OAI-oblique illumination
 - 0th/1st order collected
 - enhance dense features
 - combined w/ SB OPC to improve isolated features
- PSM- 180° phase interference
 - HTPSM and Levenson PSM
- OPC- CD + process window
- Resist - depend on pattern and illumination condition
- Reflection - important for good CD control

相移掩膜同时利用光线的强度和相位来成像，得到更高的分辨率

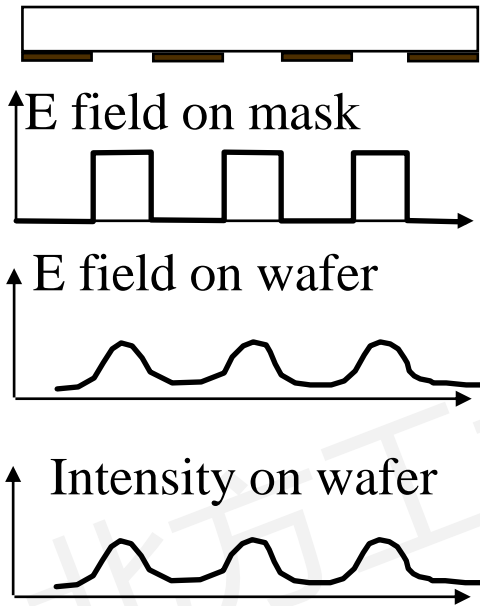


$$d(n_f - 1) = \lambda/2$$

n_f : Refractive index of phase shift coating



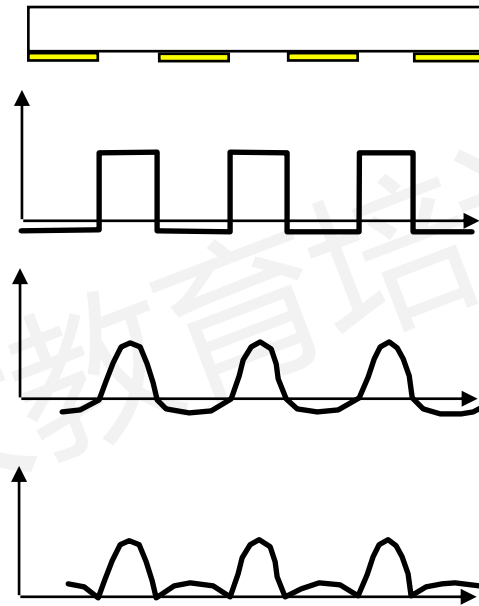
Conventional mask



Resolution \sim exposure wavelength

Attenuated PSM

(衰减性相位偏移光罩)

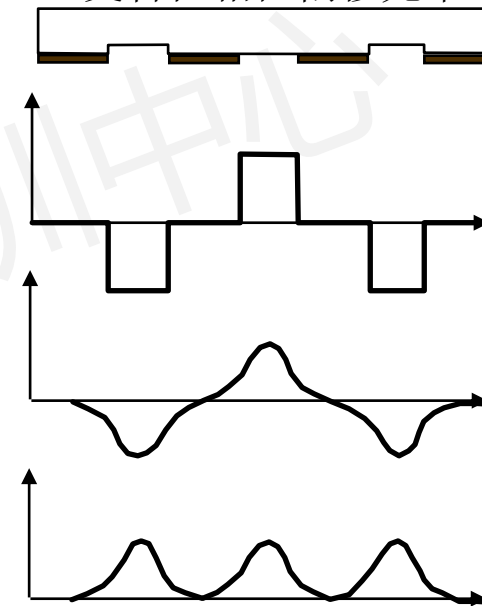


Resolution \sim $5/6$ exposure wavelength

Good for contact hole
matured for i-line

Alternating PSM

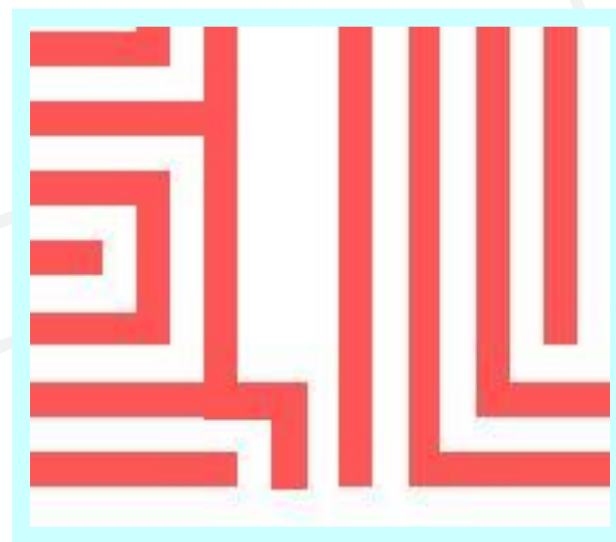
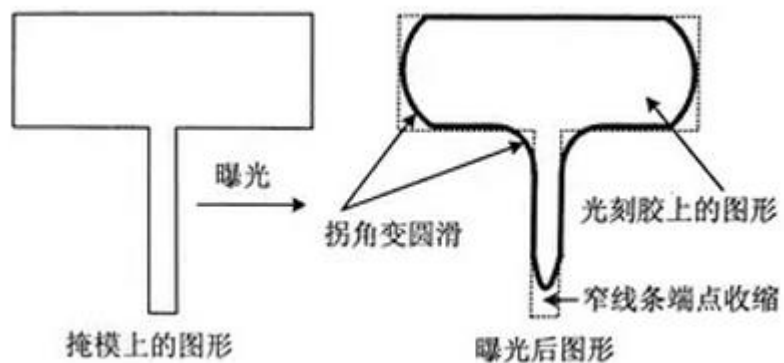
(交替性相位偏移光罩)



Resolution \sim $1/2$ exposure wavelength

Issues: pattern layout
defect detection

典型的光学邻近效应



Corner Rounding

Pitch Effect

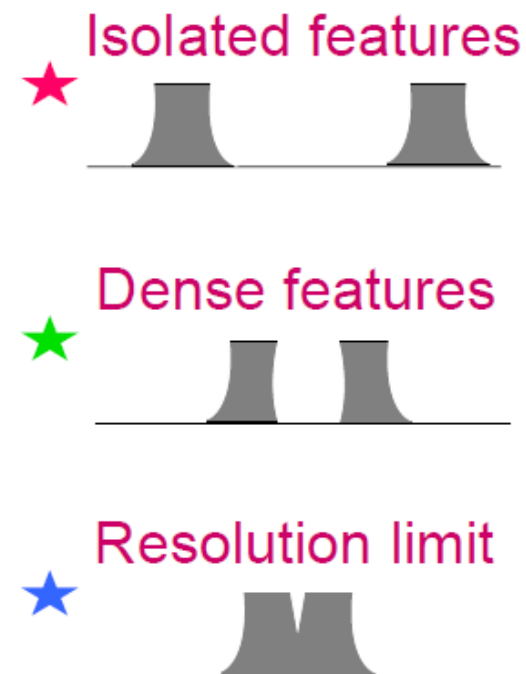
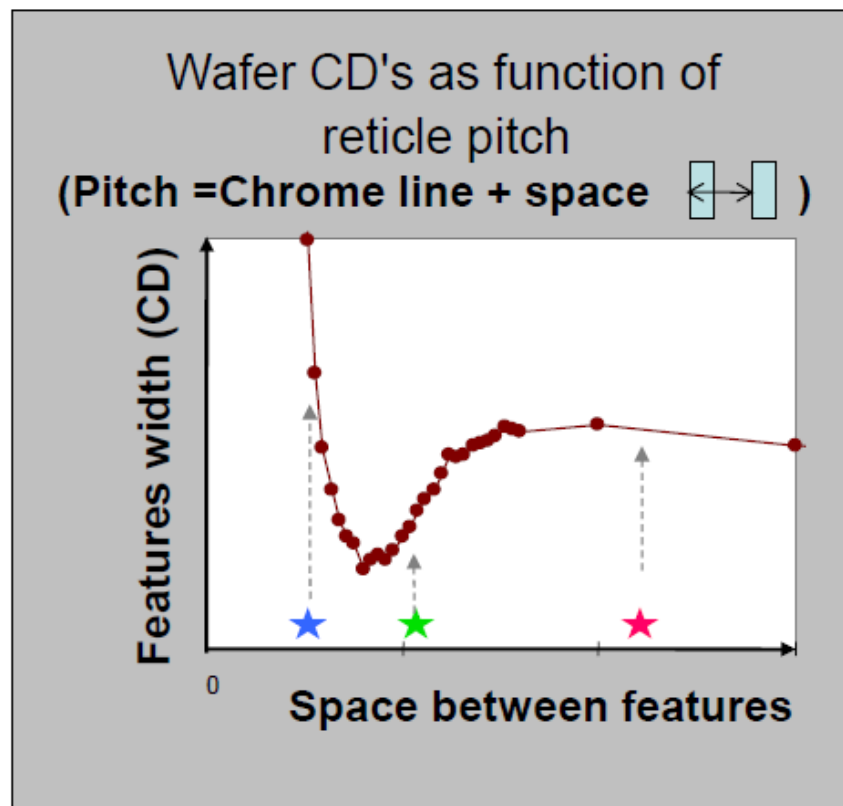
Line-end Shortening

典型的光学邻近效应（窄线条端点收缩、拐角处变圆滑）

1D 光学邻近效应



集成电路先进制造工艺技术 中级培训班



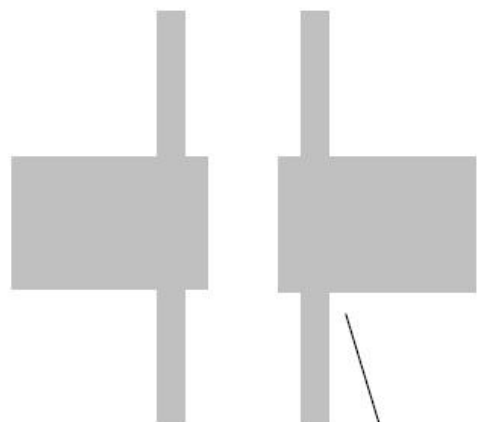
不同Pitch图形，最终在硅片上的成像结果不同

2D 光学邻近效应

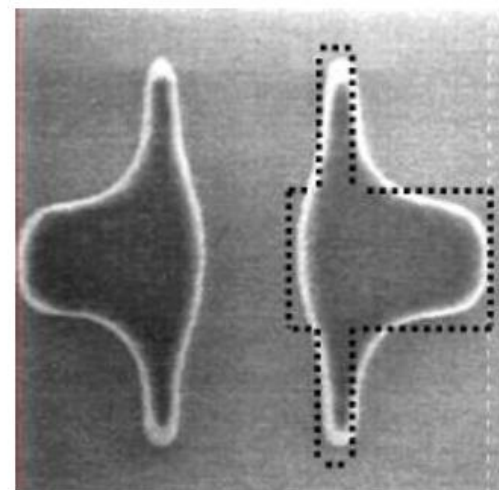


集成电路先进制造工艺技术 中级培训班

Pattern on Mask:



Pattern on wafer:



Destructive interference in corners – resist was not exposed, corner is rounded

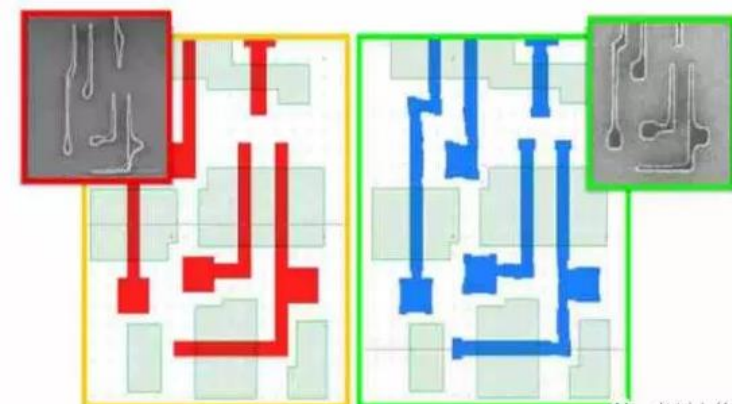
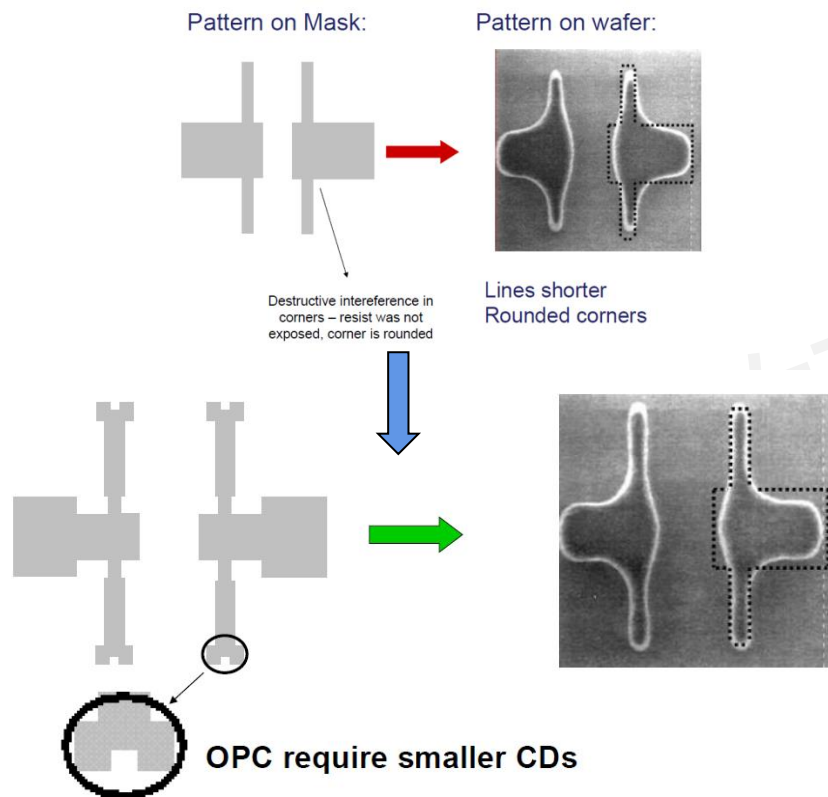
Lines shorter
Rounded corners

在曝光过程中线条会变短，图形的角会变得圆滑

光学邻近效应矫正OPC



集成电路先进制造工艺技术 中级培训班



一般说来，当晶圆上的图形线宽小于曝光波长时，必须对掩膜上的图形做邻近效应矫正。它的基本思路是通过改变掩膜版上的图形形状，来改变光刻过程中晶圆表面的光强分布，从而补偿由光学邻近效应导致的图形失真

基于模型的OPC流程



集成电路先进制造工艺技术 中级培训班

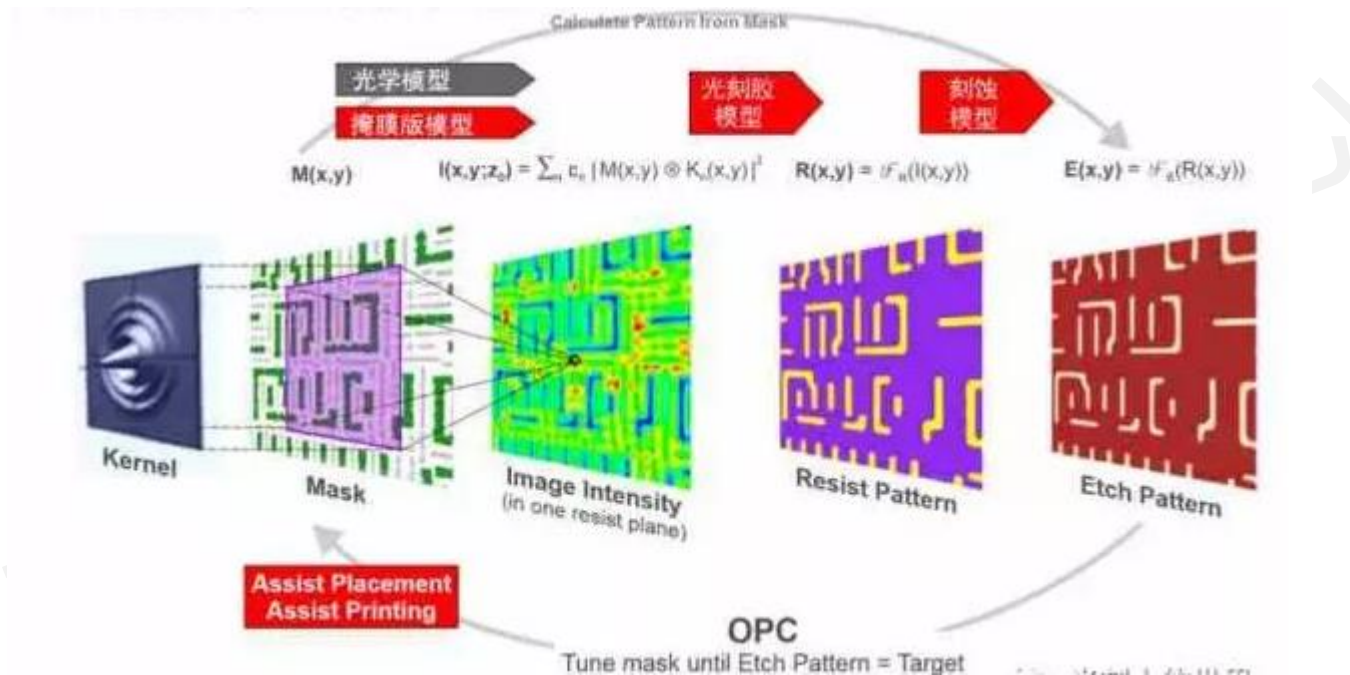


基于模型的光学邻近效应修正从90nm节点开始被广泛应用

OPC模型优化流程

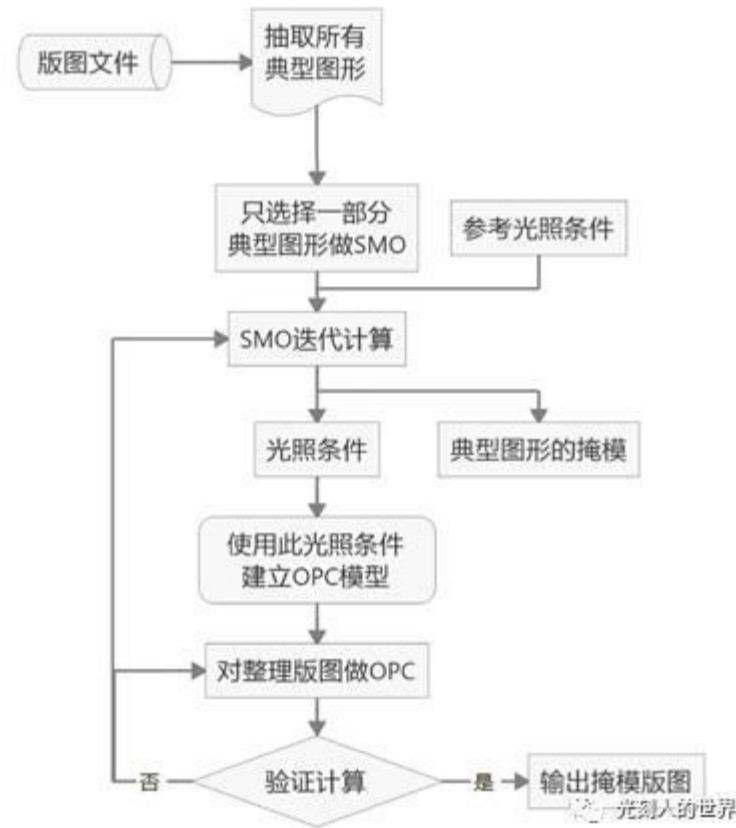


集成电路先进制造工艺技术 中级培训班



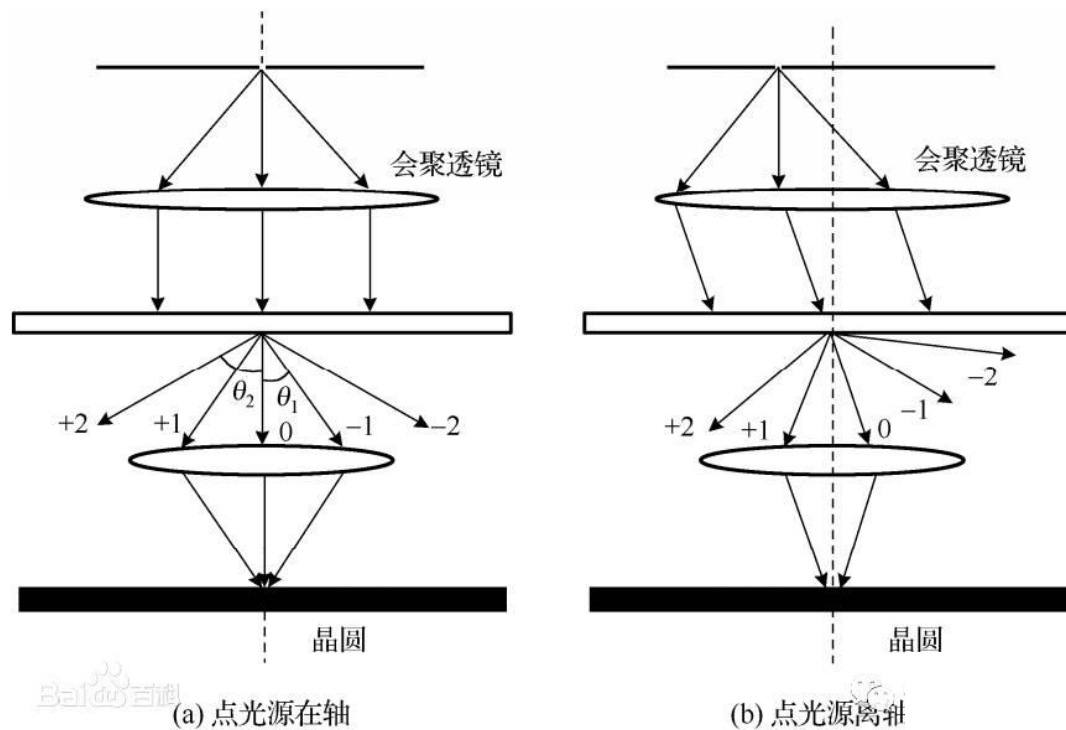
光刻模型作为OPC流程的输入，它的建立也十分重要，会直接影响计算结果的准确性。

图片来源于公开资料

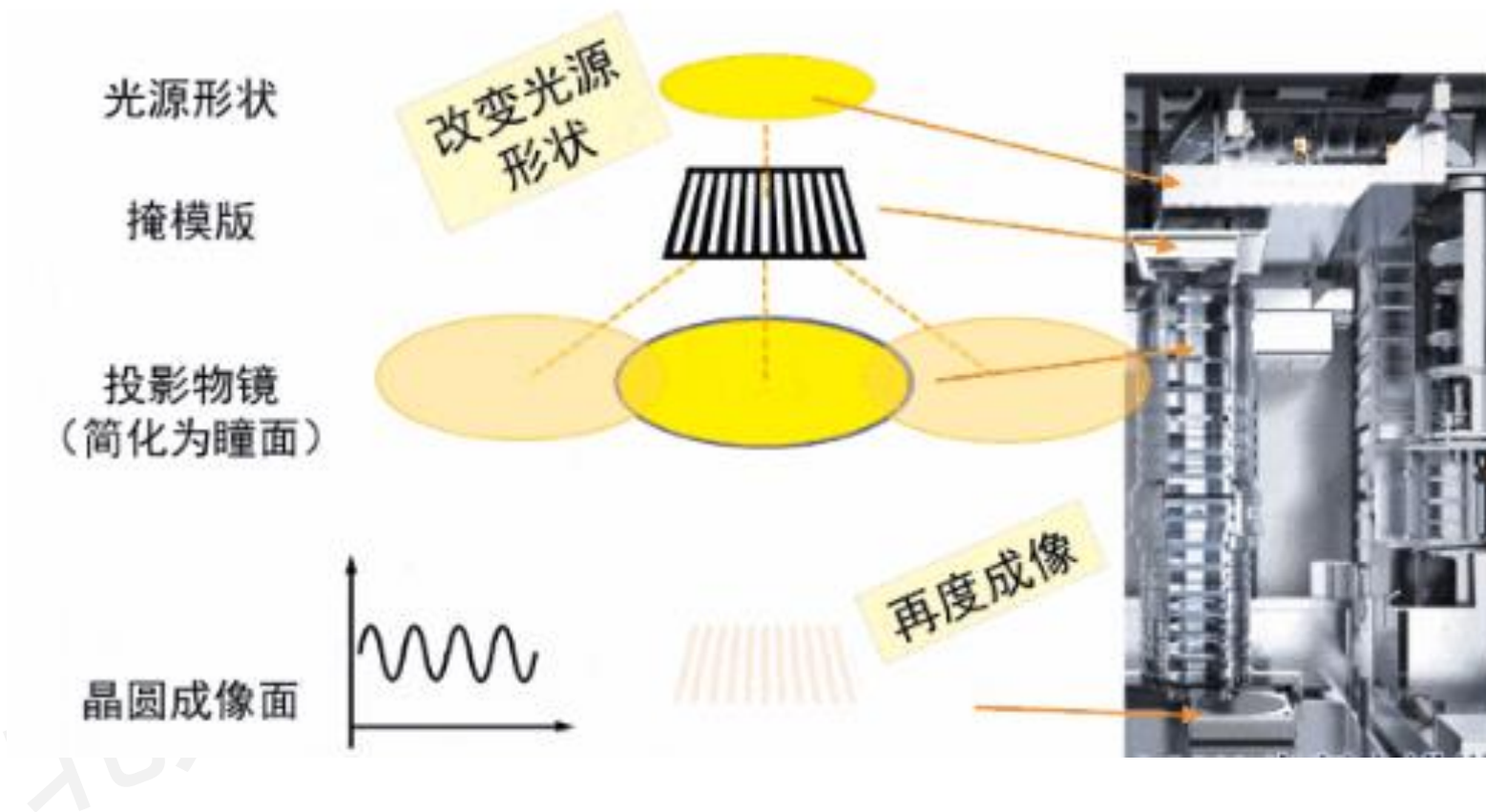


SMO计算的数据流程示意图。使用一个参考光源作为起点开始迭代计算，直到新的像素式光照条件能够实现所要求的工艺窗口。

图片来源于公开资料



掩模上的照明光线都与投影物镜主光轴有一定的夹角。入射光经掩模发生衍射，左侧光源的0级，-1级衍射光与右侧光束的+1级，0级衍射光参与成像



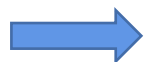
通过改变光的形状，把原来的点光改变为圆形光，部分的1阶衍射光又收进物镜内可以成像。但这样的成像品质并不好，因为无影响信息的0阶光亮度太高，而有影像信息的1阶光却只能收到一点

目 录



集成电路先进制造工艺技术 中级培训班

- 光刻简介
- 套刻偏差降低
- 分辨率提升
- 浸没式光刻
- 电子束光刻

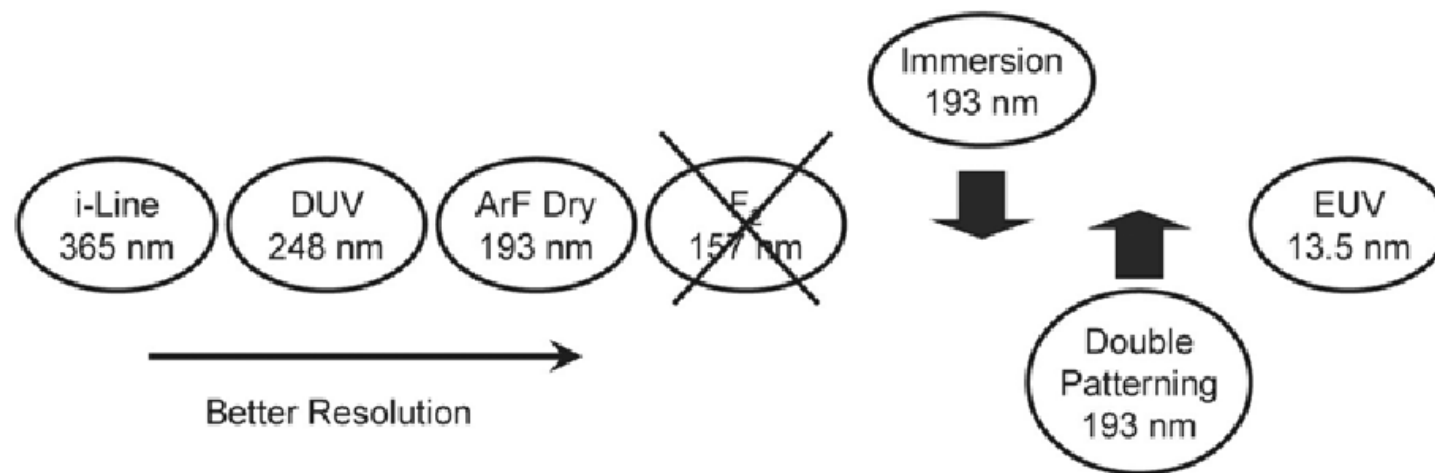


北方工大教育培训中心

曝光波长变化



集成电路先进制造工艺技术 中级培训班

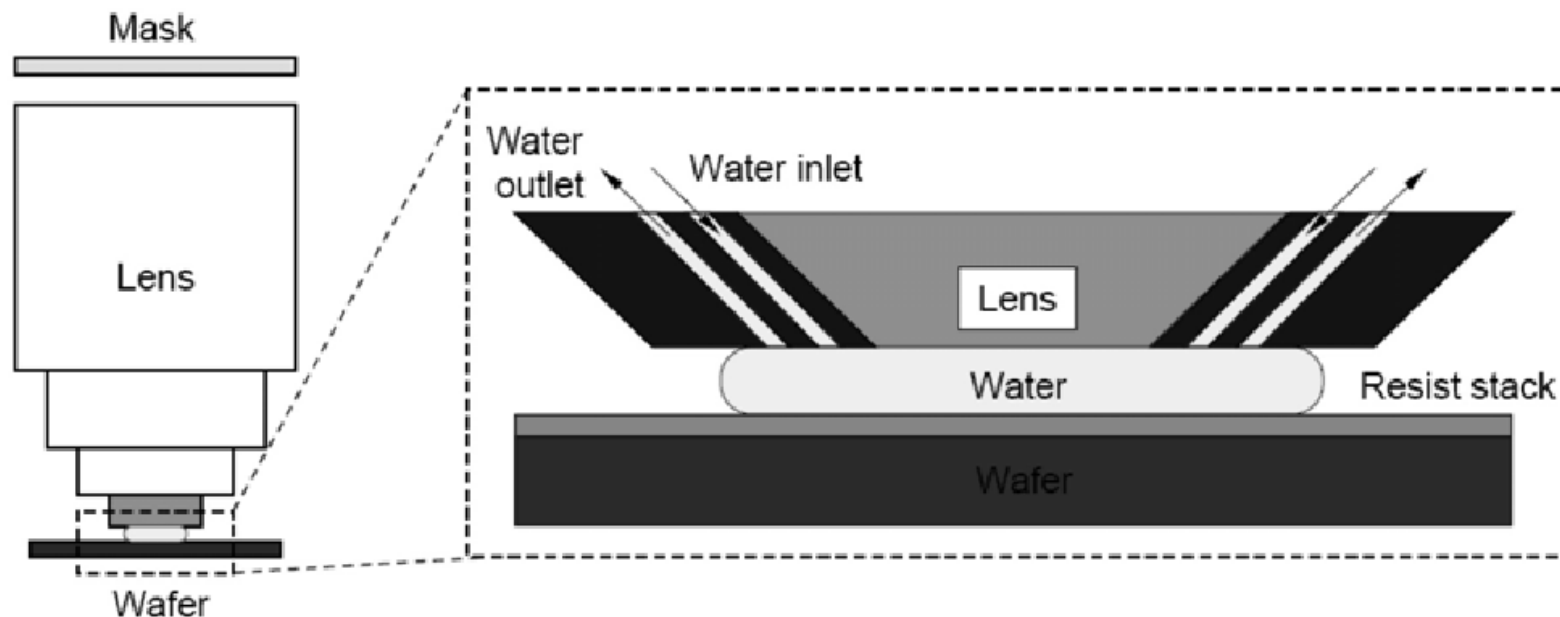


随着对分辨率要求越来越高，曝光波长也从365nm降低到193nm。由于157nm波长技术达不到使用需求，工业界采用了浸没式曝光和二次曝光技术，保障了分辨率的持续减小。

浸没式曝光原理



集成电路先进制造工艺技术 中级培训班



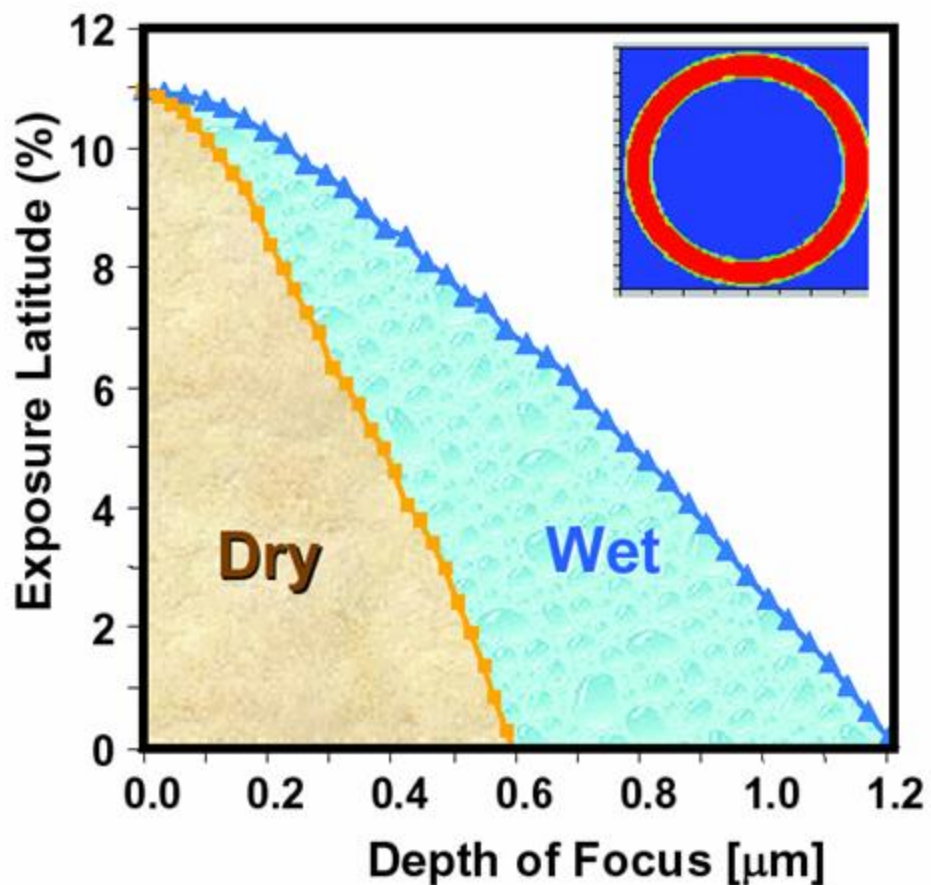
浸没式曝光是将水冲进曝光镜头与硅片之间，入射光线自然而然地就会穿透比空气折射率更高的液体，通过改变折射率 n 来达到改变曝光数值孔径 Na 的目的。这种方式本身并没有提高特定投影图像的分辨率，但是它却能够赋予光刻机的镜头更高的数值孔径。

浸没式曝光提高DOF

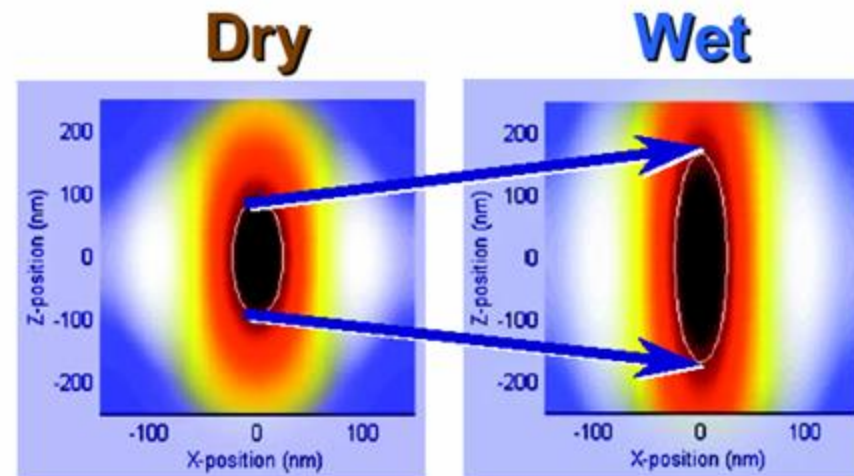


IMECAS

集成电路先进制造工艺技术 中级培训班



65nm Dense lines
Numerical Aperture = 0.93
Annular Illumination : 0.96/0.76



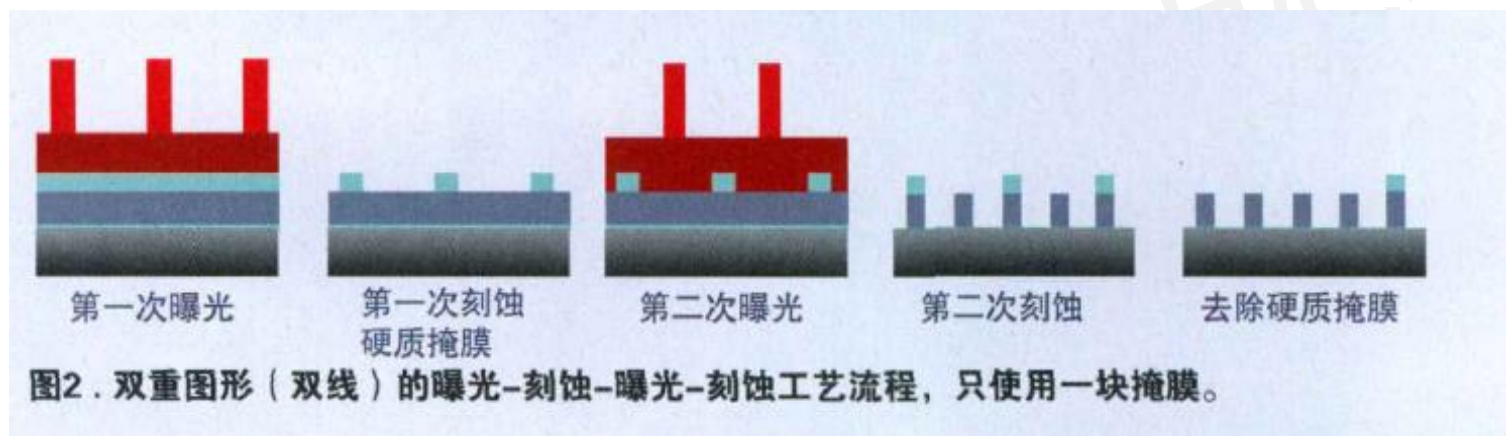
Aerial Image

双重光刻技术(Double Patterning)作为一种有效的光刻分辨率增强技术被广泛的应用于22nm, 20nm, 14nm技术节点。当前主流的1.35NA的193nm浸没式光刻机能够提供36-40nm的半周期(half-pitch)分辨率,可以满足28nm逻辑技术节点的要求,如果小于该尺寸,就需要双重曝光甚至多重曝光技术。

双重光刻技术主要的实现方式有三种:

- 曝光——刻蚀——曝光——刻蚀(Lithography-Etch-Lithography-Etch), LELE的基本原理就是把原来一层光刻图形拆分到两个或多个掩膜上,利用多次曝光和刻蚀来实现原来一层设计的图形。
- 曝光——冻结——曝光——刻蚀(Litho-freeze-Litho-Etch)
- 自对准双重成像技术(self-aligned double patterning), SADP的原理是一次光刻后,再在第一次光刻图形周围通过淀积侧墙,通过刻蚀实现对空间图形的倍频。

LELE光刻技术



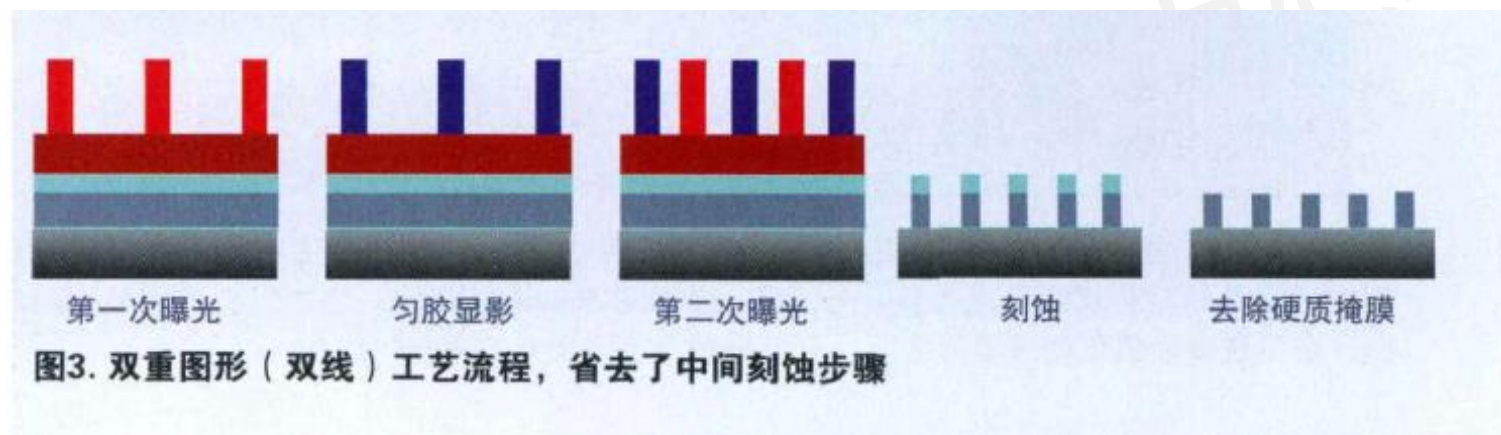
LELE光刻技术优点：

1. 不需要开发任何新材料

LELE光刻技术缺点：

1. 工艺复杂
2. 对套刻要求很高

LFLE光刻技术



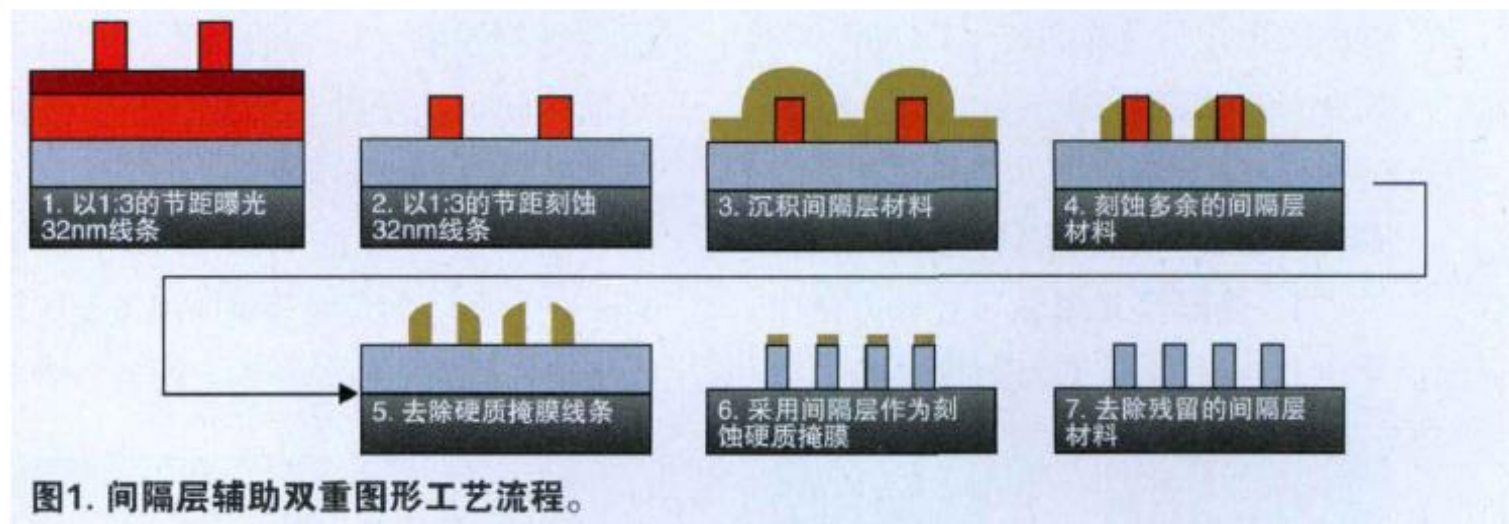
LFLE光刻技术优点：

1. 工艺简单，所有工艺均可以在光刻内部完成

LFLE光刻技术缺点：

1. 需要开发新的光刻胶冻结技术
2. 对套刻要求很高

SADP光刻技术



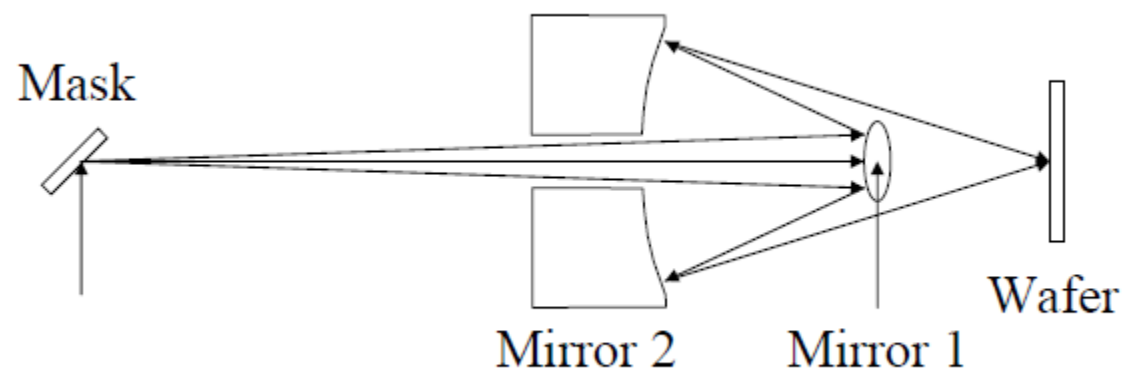
SADP光刻技术优点:

1. 只需要一次光刻，对套刻要求较低

SADP光刻技术缺点:

1. 必须符合一定规则的设计才能使用
2. 需要增加一道切割工艺把线条分开

- $\lambda = 10 - 14 \text{ nm}$, 更高的分辨率
- 材料的强烈吸收, 其光学系统必须采用反射形式
- 22 nm 及以下

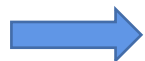


目 录



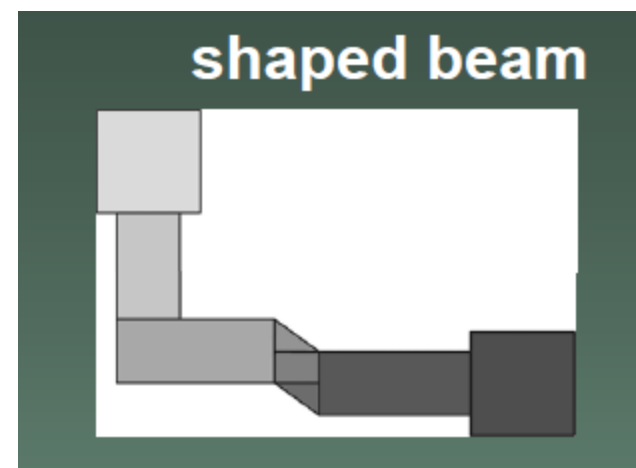
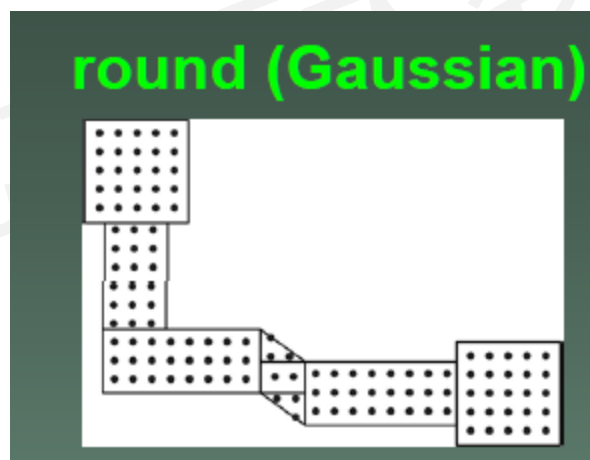
集成电路先进制造工艺技术 中级培训班

- 光刻简介
- 套刻偏差降低
- 分辨率提升
- 浸没式光刻
- 电子束光刻



北方工大教育培训中心

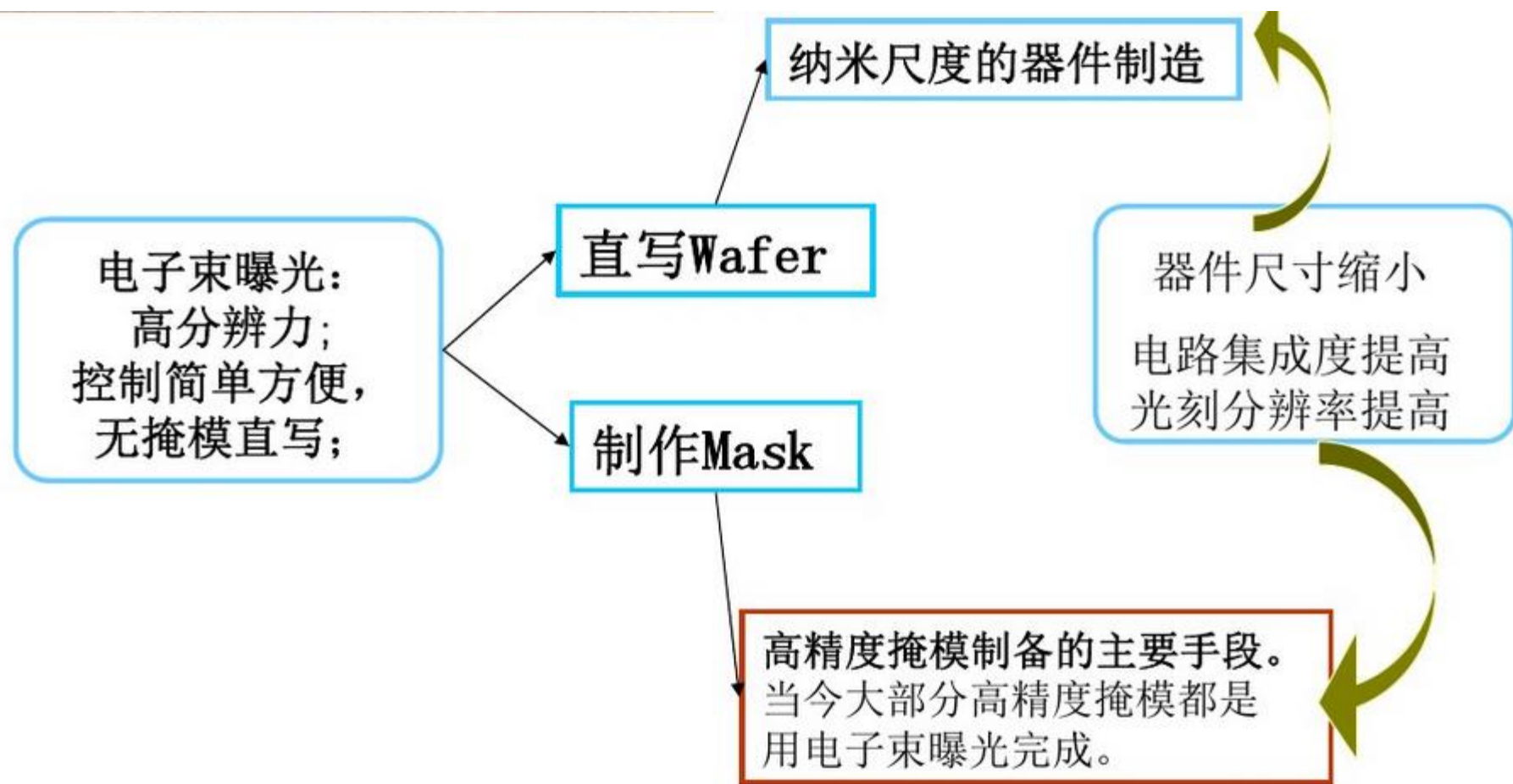
电子束曝光机价格非常昂贵（大于100万美元），在研究中，经常会使用SEM改装成电子束曝光机，价格较为低廉（10万美元）。按照电子束束斑形状来分，分为Gaussian beams和shaped beams两种。



- ◆ 线宽更小，电子束成像的束点 $<10\text{nm}$
- ◆ 精确控制光刻胶的曝光剂量和能量
- ◆ 通过电磁透镜精确和快速控制电子束的偏转和调制
- ◆ 不需要物理掩膜
- ◆ 在小面积晶圆上实现精确对准定位
- ◆ 低缺陷密度
- ◆ 焦深DOF较大，因为电子束在不平整表面的连续聚焦能力强

- ◆ 曝光效率太低
- ◆ 电子束的散射和邻近效应，更高的分辨率 $<10\text{nm}$ 难度增大
- ◆ 电子束必须要在高真空系统中才能正常运动
- ◆ 系统造价昂贵

北方工大教育培训中心



电子束曝光机的主要指标



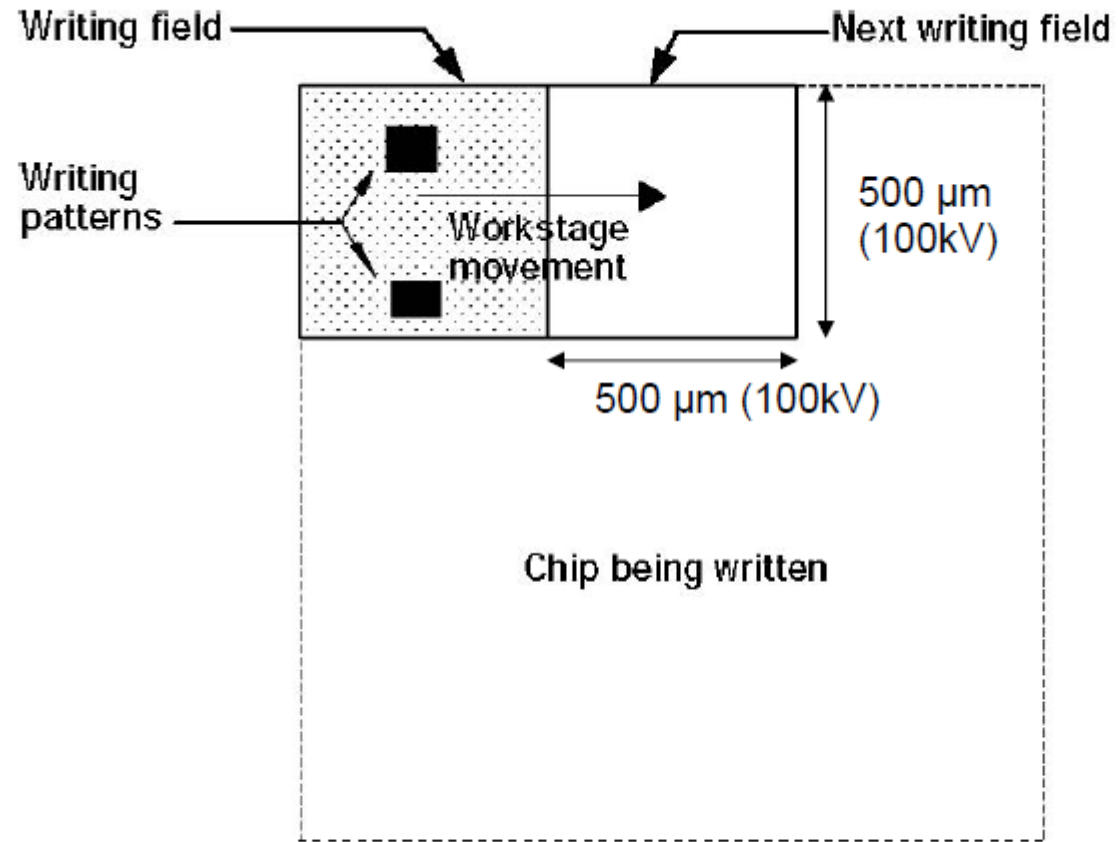
IMECAS

集成电路先进制造工艺技术 中级培训班

- ◆ 最小束斑
- ◆ 加速电压
- ◆ 电子电流
- ◆ 扫描速度
- ◆ 扫描场大小
- ◆ 工作台精度
- ◆ 套刻精度
- ◆ 场拼接精度

	JEOL JBX-5000LS	JEOL JBX-6300FS	JEOL JBX-9300FS	Leica VB6-HR	Leica VB6-UHR
电子枪灯丝	LaB ₆ 单晶	ZrO/W (肖特基)热场发射	ZrO/W TFEG	Field Emission	Field Emission
加速电压	50 kV / 25 kV	100 kV / 50 kV / 25 kV	50kV / 100 kV	50kV~100kV	50kV~100kV
最小束斑尺寸	8nm	2nm	4nm		
极限分辨率	30nm	8nm		15~20nm	3~5nm
场拼接误差	60nm	30nm		50nm	20nm
晶片尺寸	最大100mm圆片	最大200mm圆片	最大300mm圆片	最大200mm圆片	最大200mm圆片
束斑形状	高斯圆形束	高斯圆形束	高斯圆形束	高斯圆形束	高斯圆形束
电子束偏转方式	矢量扫描 16bit DAC	矢量扫描 19bit DAC	矢量扫描	矢量扫描	矢量扫描
电流密度	最大50 nA/cm ²		最大4000nA/cm ²		

Field Stitching

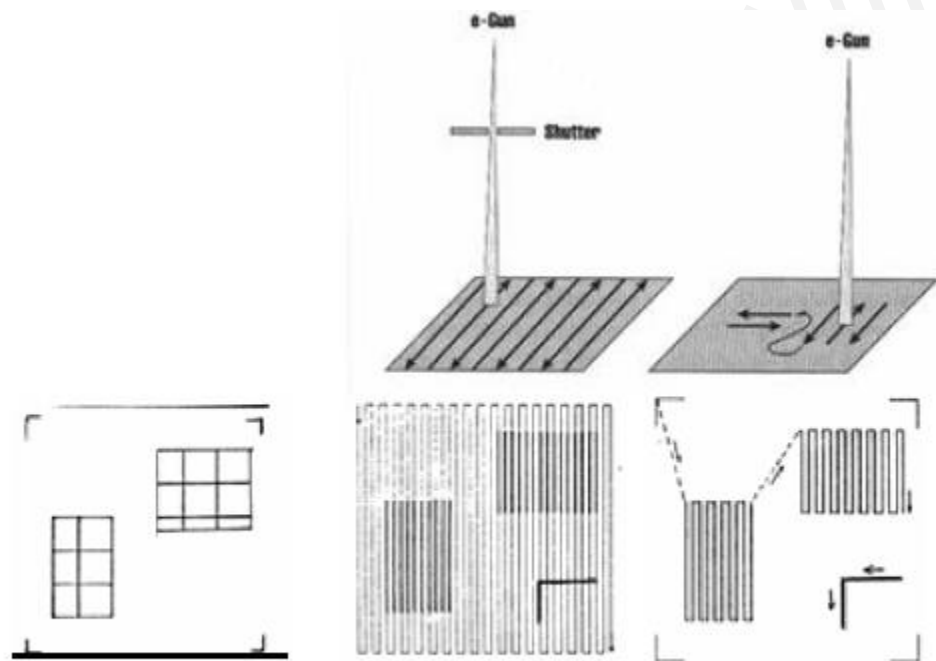


电子束扫描主要由以下三种方式：

矢量扫描 (Vector scan) Gaussian beams

光栅扫描 (Raster scan) Gaussian beams

shaped beams

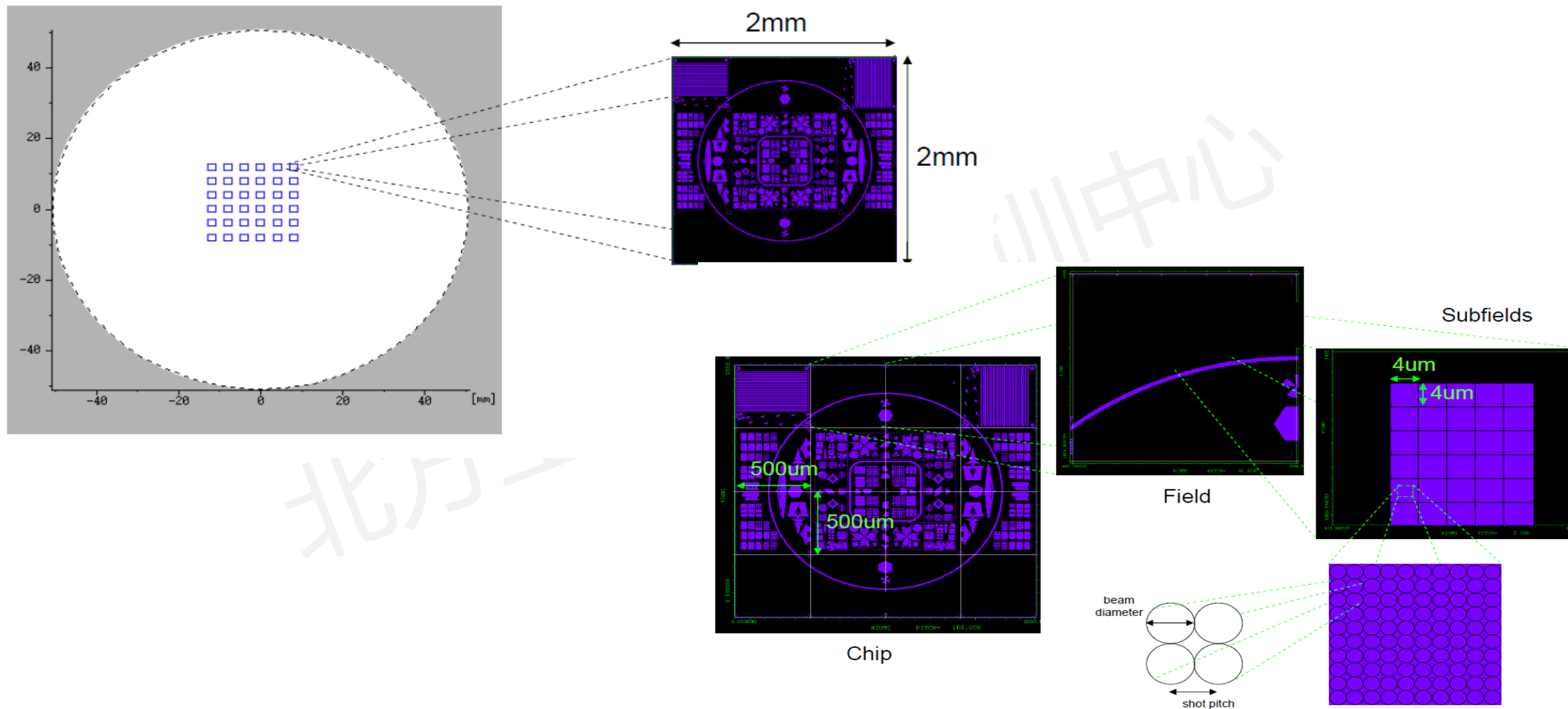


Shaped Beam

Rastor Scan

Vector Scan

4" Wafer with Chips



$$D = (I * t) / A$$

where

D = dose ($\mu\text{C}/\text{cm}^2$)

I = current (A)

t = time (sec)

A = exposure area (cm^2)

$$t = (D * A) / I$$

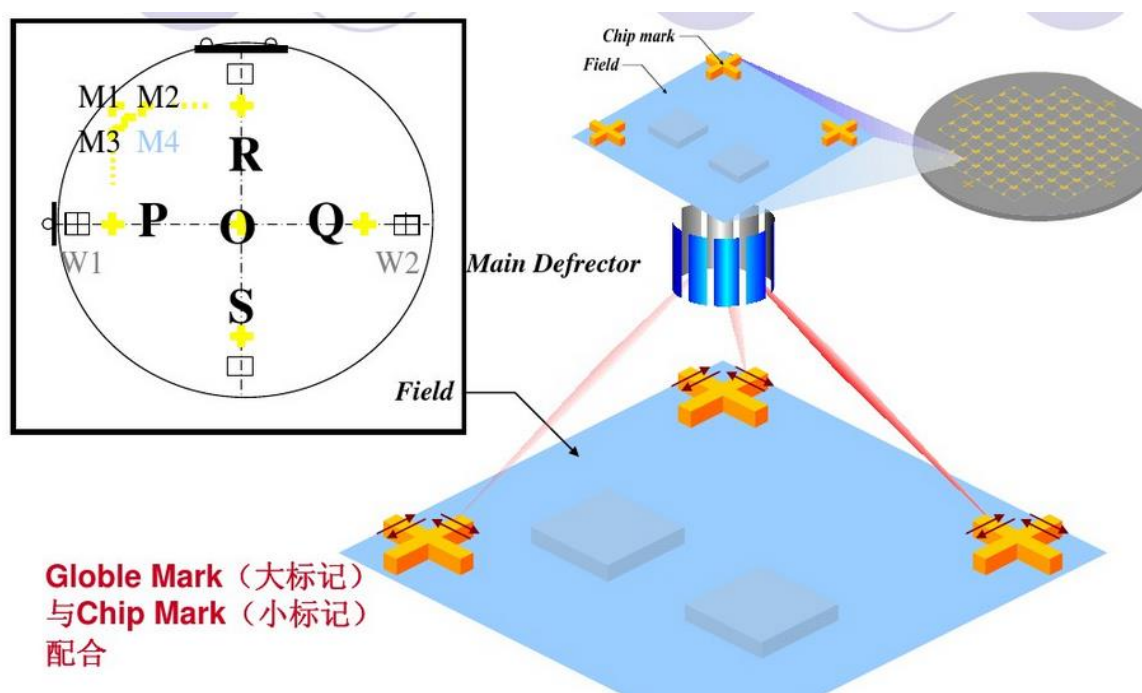
if $D = 200 \mu\text{C}/\text{cm}^2$
 $A = 1 \text{ cm}^2$
 $I = 2\text{nA}$

then $t = 27 \text{ hours } 46 \text{ min}$

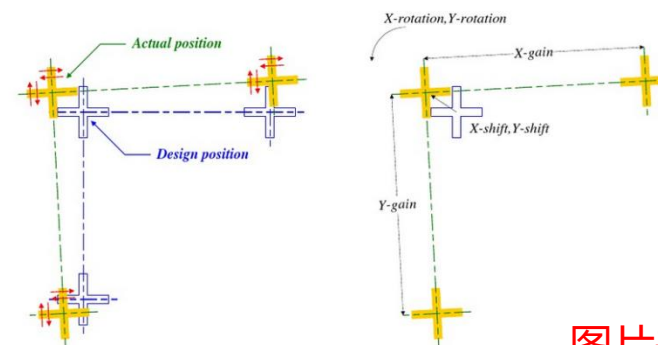
套刻系统



集成电路先进制造工艺技术 中级培训班



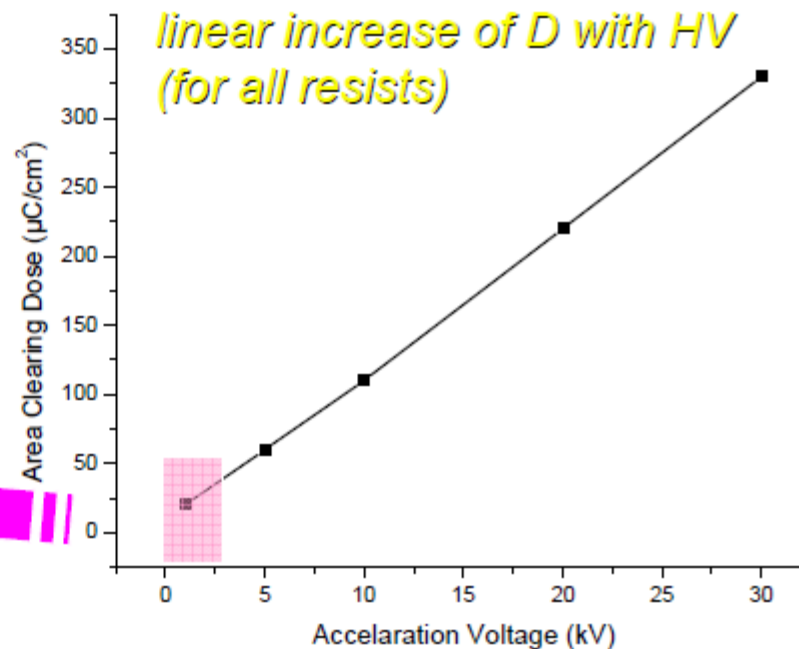
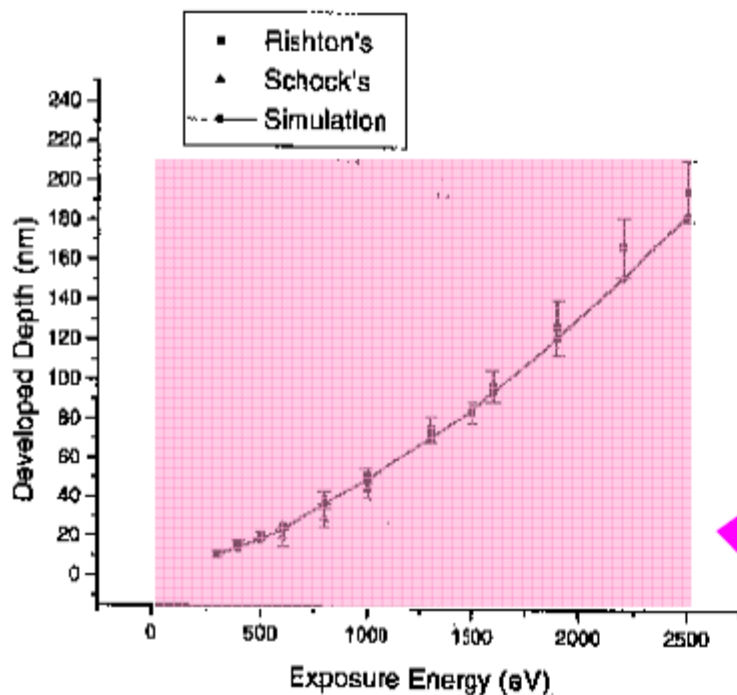
Globe Mark (大标记)
与**Chip Mark** (小标记)
配合



图片来源于公开资料

- 硅槽标记（深度 $2\sim 5\ \mu\text{m}$ ）
- 金属标记（金、钛等， 250nm 高度以上）
- 标记必须表面平整
- 标记通过专门的标记版引入
- 在某步工艺中同时引入

加速电压 vs 曝光剂量



当加速电压降低时，光刻胶的敏感度增加。

使用较低的加速电压会减少曝光时间，但同时也会降低分辨率

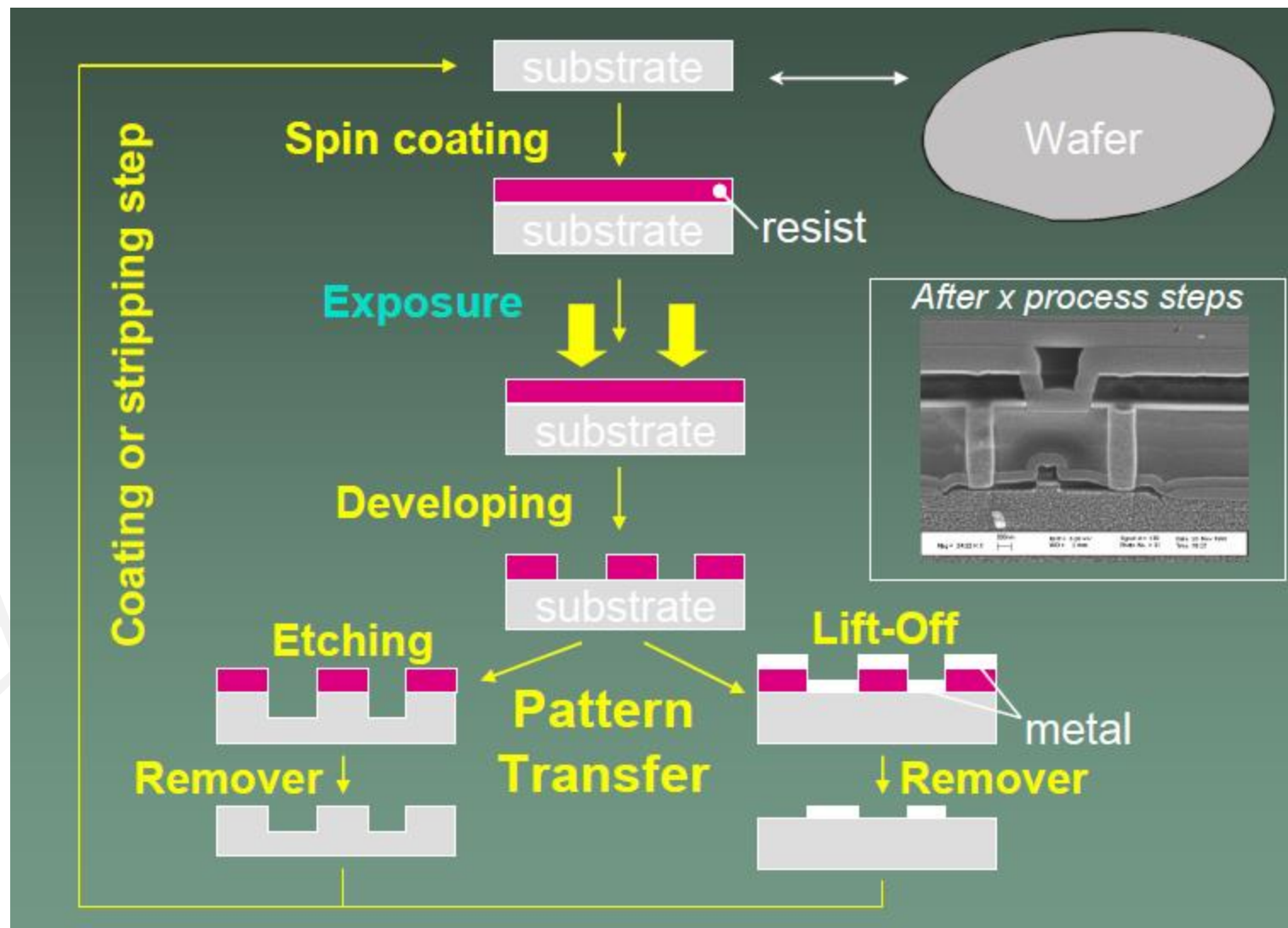
	10 kV	20 kV	30 kV
Areas	100 $\mu\text{C}/\text{cm}^2$	200 $\mu\text{C}/\text{cm}^2$	300 $\mu\text{C}/\text{cm}^2$
Lines	300 pC/cm	600 pC/cm	900 pC/cm
Dots	0.1 pC	0.2 pC	0.3 pC

(developer: MIBK + IPA, 1:3)

北方

	<u>Low</u>	<u>High</u>
Acceleration voltage (penetration depth)	<ul style="list-style-type: none">+ Clear surface structures+ Less damage+ Less charge up+ Less edge effect- Lower resolution	<ul style="list-style-type: none">+ Higher resolution- Unclear surface structures- More edge effects- More sample damage (heating)
Aperture (I_{beam})	<ul style="list-style-type: none">+ Higher resolution+ Less damage (heating)+ Larger depth of focus- Grainy image	<ul style="list-style-type: none">+ Smooth image+ Good Signal to noise- More damage (heating)- Lower resolution- Smaller depth of focus

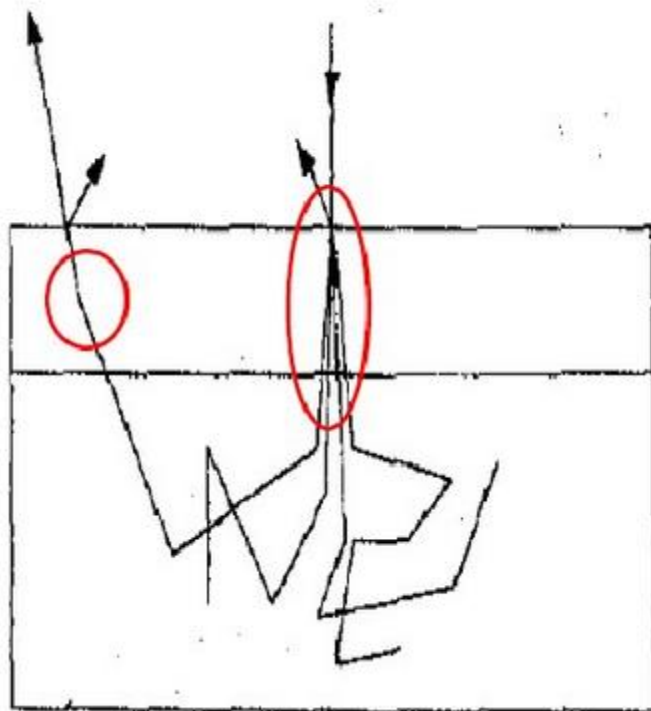
Process Steps



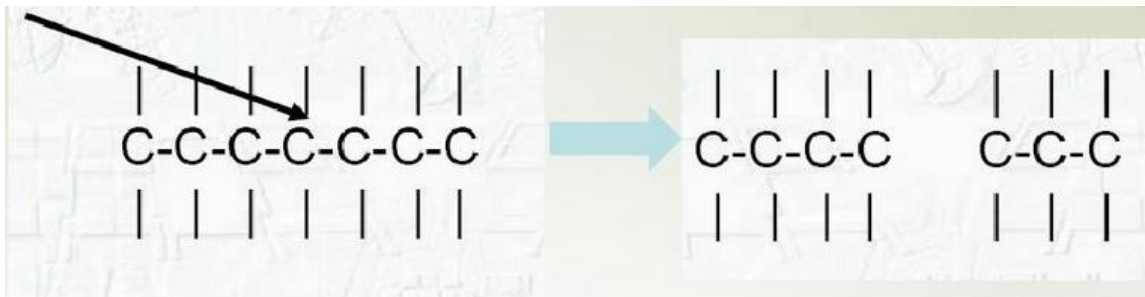
大多数的抗蚀剂曝光只需要几个eV能量的电子

对电子束敏感的聚合物

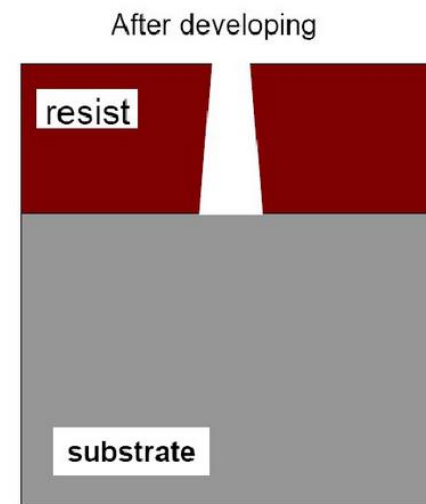
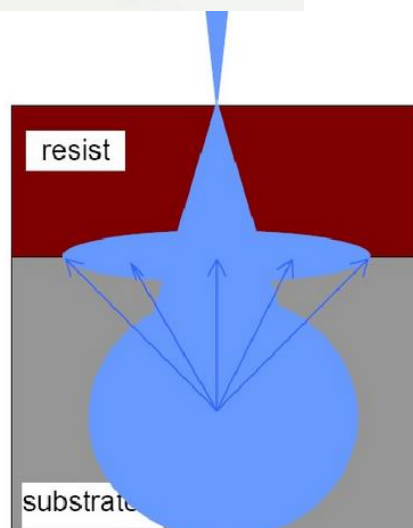
对抗蚀剂起曝光作用的是二次电子



正性电子束胶



正抗蚀剂：入射粒子将聚合物链打断，曝光的区域变得更容易溶解，显影完毕后，曝光图形阴影部分的胶都溶解了。



优势：高灵敏度、高分辨率 and 对比度，
抗干法刻蚀能力强

缺点：对后烘条件要求苛刻，正抗蚀剂
的表面易受空气中的化学物质污染。

化学放大胶由于其灵敏度高和良好的抗干法腐蚀性而引起人们重视。Shipley公司生产的SAL-601系列化学放大胶是一种优良的负性电子束抗蚀剂，它主要由以下几部分组成：强碱聚合物、酚醛清漆树脂、酸性发生剂、交链剂。

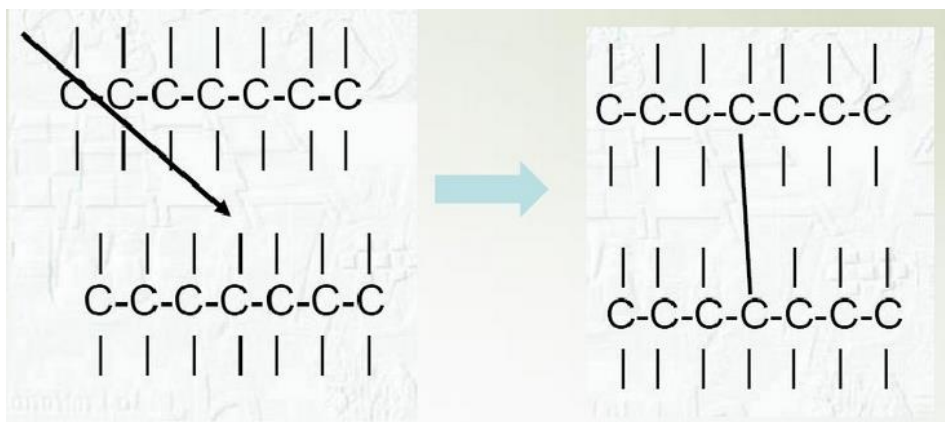
其他可用于深紫外曝光或电子束曝光的化学放大胶还有AZPF514、AZPN114、SUCCESS、ARCH、APEX-E、UV3、UV5、UVN30、NEB-22、NEB-31、SPECCTRAL等。

负性电子束胶

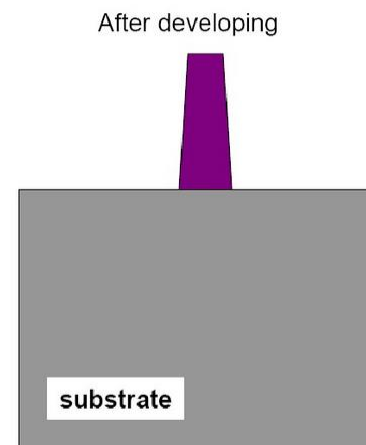
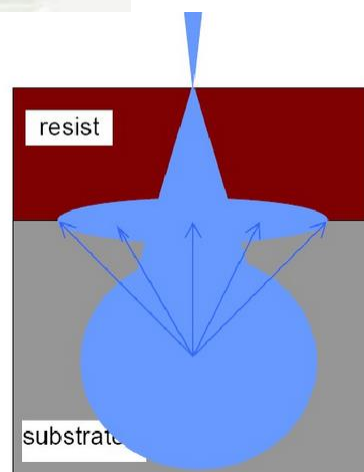


IMECAS

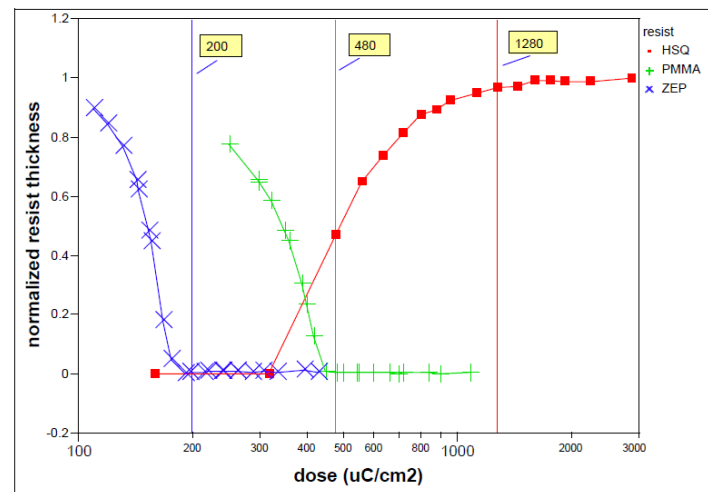
集成电路先进制造工艺技术 中级培训班



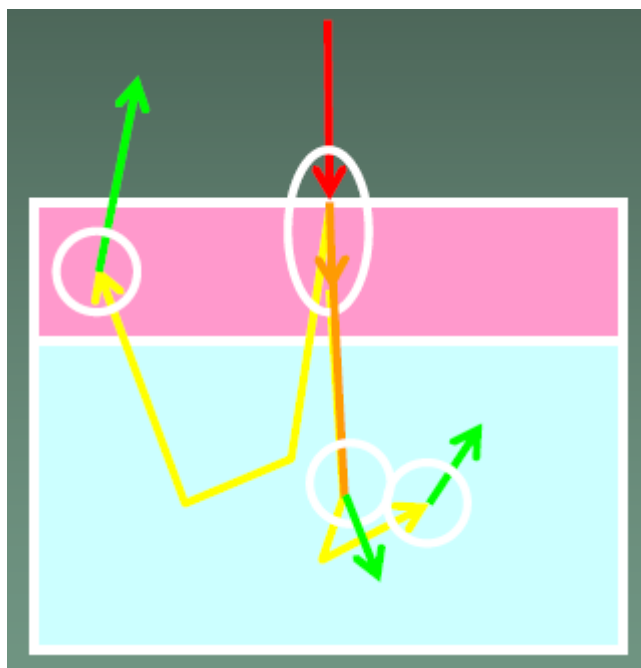
负抗蚀剂：入射粒子将聚合物链接起来，曝光的区域变得更不容易溶解，显影完毕后，曝光图形阴影以外部分的胶都溶解了。



- PMMA
 - 优点：分辨率高（10nm），对比度大，利于剥离技术，价格低
 - 缺点：灵敏度较低（300-1000C/cm²），耐刻蚀能力差
- PMMA-MMA
 - 灵敏度大为提高，分辨率降低（200nm），与PMMA胶结合，易实现多层T型剥离结构
- ZEP-520
 - 优点：分辨率高（~20nm），灵敏度较高（50-200 C/cm²），耐刻蚀
 - 缺点：去胶较难
- HSQ
 - 负胶，极高的分辨率（<10nm），邻近效应小，灵敏度很低（~2500 C/cm²）



- 正胶&负胶：选用正胶或者负胶取决于那种可以曝光面积最小
- 电子束胶性能选择：分辨率，电子束胶敏感度、抗刻蚀性等
- 兼容性：是否需要特殊的烘烤条件、是否需要特殊显影液。尽量避免使用化学放大胶：化学放大胶对曝光后烘烤条件要求很严格
- 去胶工艺：是否可以兼容



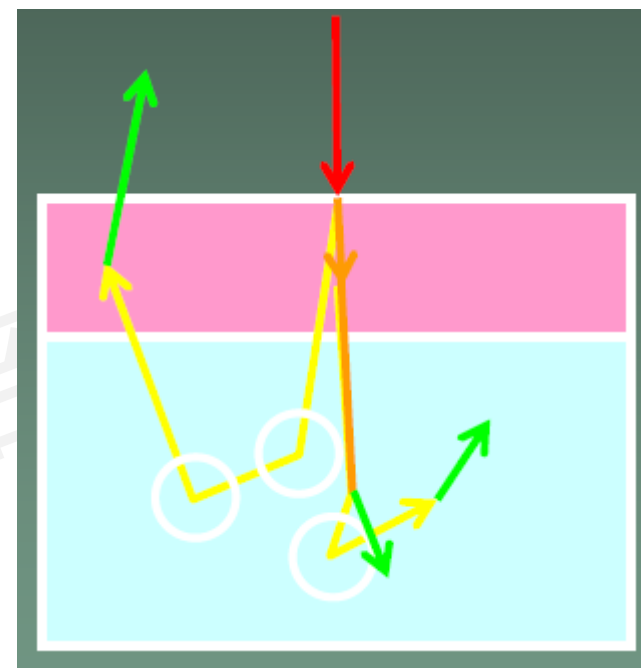
前散射:

经常发生

角度小

非弹性碰撞

产生于能量较低的二次电子



背散射:

偶尔发生

角度大

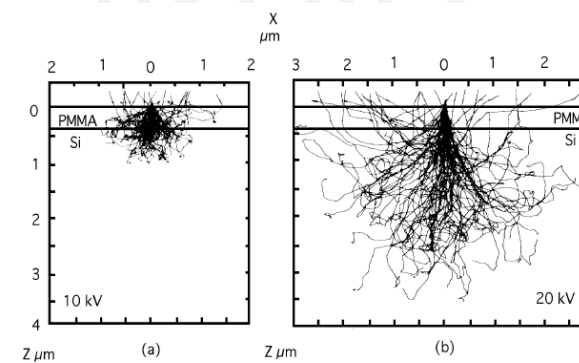
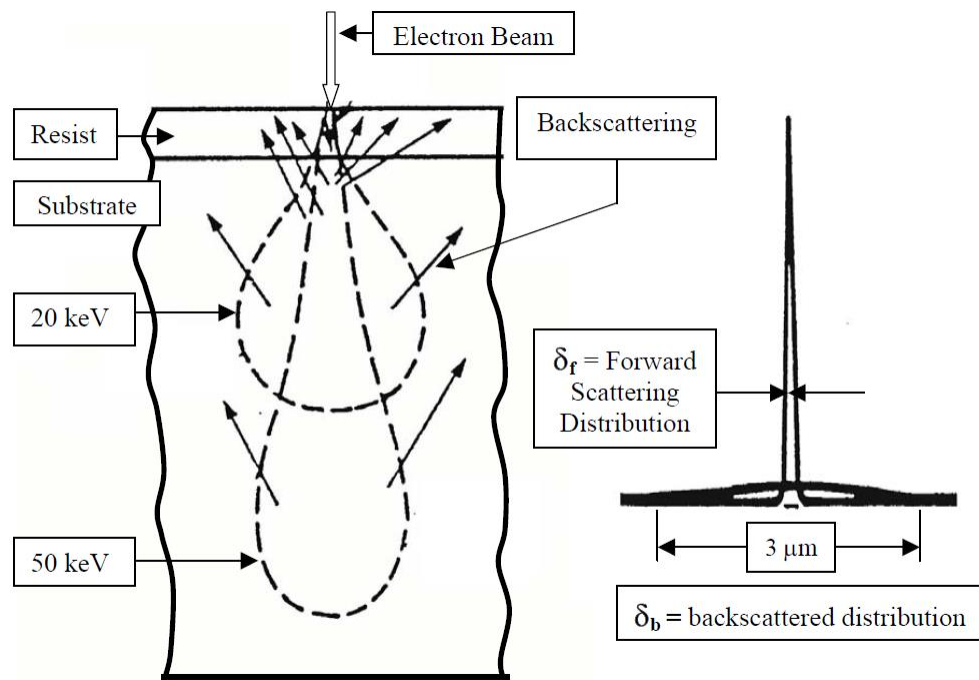
弹性碰撞

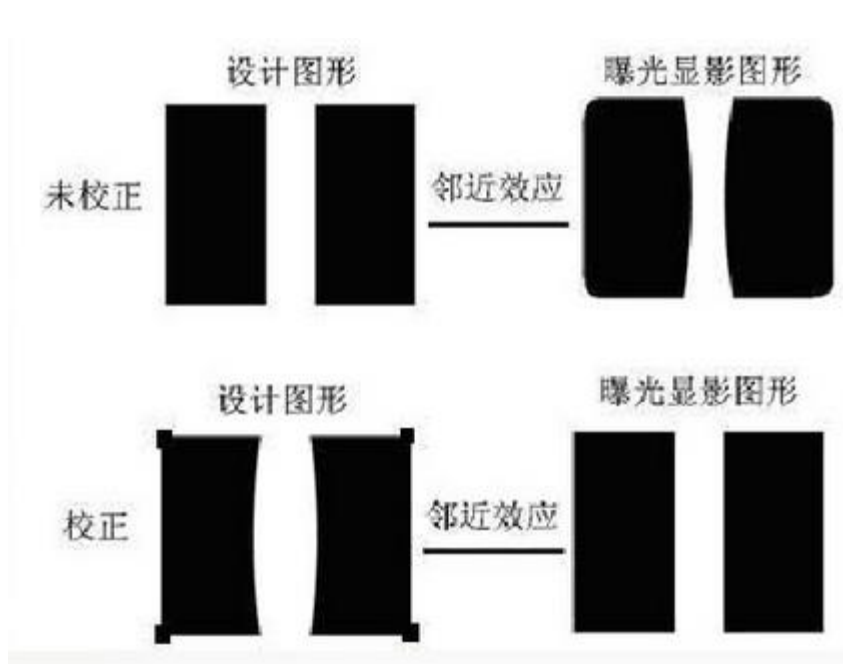
电子散射



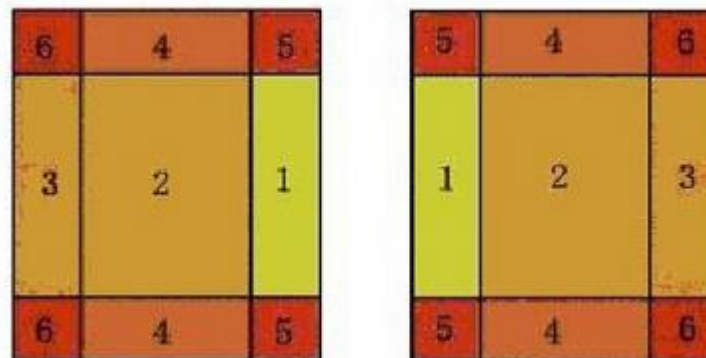
IMECAS

集成电路先进制造工艺技术 中级培训班





几何尺寸校正



$$\begin{aligned}
 a_{11}Q_1 + a_{12}Q_2 + L + a_{1N}Q_N &= \bar{\epsilon}A_1 \\
 a_{21}Q_1 + a_{22}Q_2 + L + a_{2N}Q_N &= \bar{\epsilon}A_2 \\
 &M \quad M \quad M \quad M \\
 a_{N1}Q_1 + a_{N2}Q_2 + L + a_{NN}Q_N &= \bar{\epsilon}A_N
 \end{aligned}$$

剂量校正